



中华人民共和国国家标准

GB/T 12750—2006/IEC 60748-11:1990
代替 GB/T 12750—1991

半导体器件 集成电路 第 11 部分：半导体集成电路分规范 (不包括混合电路)

Semiconductor devices—Integrated circuits—
Part 11: Sectional specification for semiconductor integrated circuits
excluding hybrid circuits

(IEC 60748-11:1990, IDT)

2006-08-23 发布

2007-02-01 实施

中华人民共和国国家质量监督检验检疫总局
中国国家标准化管理委员会 发布

前　　言

《半导体器件 集成电路》分为如下几个部分：

- GB/T 16464—1996 半导体器件 集成电路 第1部分：总则(idt IEC 60748-1:1984)
- GB/T 17574—1998 半导体器件 集成电路 第2部分：数字集成电路(idt IEC 60748-2:1985)
- GB/T 17940—2000 半导体器件 集成电路 第3部分：模拟集成电路(idt IEC 60748-3:1986)
- IEC 60748-4 半导体器件 集成电路 第4部分：接口集成电路
- IEC 60748-5 半导体器件 集成电路 第5部分：半定制集成电路
- IEC 60748-11 半导体器件 集成电路 第11部分：半导体集成电路分规范(不包括混合电路)

本标准为第11部分，等同采用IEC 60748-11:1990《半导体器件 集成电路 第11部分：半导体集成电路分规范(不包括混合电路)》(英文版)。

本标准代替GB/T 12750—1991《半导体集成电路分规范(不包括混合电路)》，本标准除等同IEC 60748-11外，还将1995年和1999年的IEC两次修改单内容纳入本标准。

本标准与GB/T 12750—1991相比，存在如下技术性差异：

- 为保持本标准中涉及到的IEC标准体系的统一性和完整性，引用文件一律引用IEC原文。
- 删除了GB/T 12750—1991中的附录A“加速试验程序”。
- 增加了规范性附录“起草空白详细规范的指南和格式”。
- 表7中顺序按照IEC原文改为A、B和D。
- 12.5.3.1条中增加相关系数的一个公式。
- 表9中改变了采用LTPD的B、C和D组试验的抽样要求。

为便于使用，本标准做了如下编辑性修改：

- a) 删除国际标准中的前言。
- b) 将IEC原文前言中的引用文件纳入本标准附录B的引用文件中。
- c) 按照GB/T 1.1的要求编制国家标准，将IEC原文中涉及到的表号和页码重新加以编排。
- d) 原文C组试验的“*”没有标注原出处，现明确在C5分组。
- e) 为了达到表9中涉及到的分组与B组分组的一致性，去掉不存在的B5a分组。

本标准的附录A为规范性附录，附录B为资料性附录。

本标准由中华人民共和国信息产业部提出。

本标准由全国半导体器件标准化技术委员会归口。

本标准起草单位：中国电子技术标准化研究所(CESI)。

本标准主要起草人：王琪。

半导体器件 集成电路

第 11 部分: 半导体集成电路分规范

(不包括混合电路)

1 范围

本分规范适用于已封装的半导体集成电路,包括多片集成电路,但不包括混合电路。

2 总则

本规范应与有关的总规范一起使用,并为评定包括数字、模拟及接口电路在内的半导体集成电路,规定了质量评定程序、检验要求、筛选顺序、抽样要求、试验和测量程序的详细内容。

所有用确定工艺制造的器件允许应用能力批准程序(见 IEC QC 001002 11.7,但目前集成电路的能力批准程序尚在考虑之中)来代替鉴定批准程序。

如果需要且技术上可行,则对用上述确定工艺生产的任一型号或一组型号产品可以补充应用质量一致性检验规则(见 IEC 60747-10 3.6 和本规范 5 章~9 章)。

本规范的所有要求在未被新条款“能力批准程序”(在考虑中)的要求修改前,将继续有效。

2.1 有关文件

IEC 60747-10/QC 700000:1984。

2.2 温度推荐值

IEC 60748-1 VI,5。

2.3 电压推荐值

IEC 60748-1 VI,6。

2.4 与制造过程有关的定义

2.4.1 生产线

生产线定义为一套包括一个或多个下述制造阶段的工艺操作:

- 1) 扩散;
- 2) 芯片制备;
- 3) 装配;
- 4) 最终加工和最终电测试;
- 5) 筛选(适用时)。

注:这些阶段不含质量评定程序。

1) 扩散

该阶段是从制造的初始阶段到划片前最后一道工序这一制造工艺操作。

2) 芯片制备

该阶段是将晶圆划分为芯片的制造工艺操作。就本规范而言,在制造厂方便时,可将这一阶段划入扩散阶段或者装配阶段。

3) 装配

该阶段是芯片粘接、引线键合和封装这一制造工艺操作。

4) 最终加工和最终电测试

该阶段是批放行前的最后一道制造工艺操作,包括: