



摘要

本论文设计工作来源于西安电子科技大学的科研项目“电源管理类集成电路关键技术的理论研究与设计”，作者承担的是一款 2MHz 高效率电压模同步降压型 DC-DC 转换器芯片 XD3012 的设计。

论文首先介绍了国内外电源管理技术的发展概况；接着仔细分析了降压型 DC-DC 转换器的基本结构和工作原理；然后对芯片进行了系统级的研究与设计，设定了电特性指标，分析了不同模式下的系统环路并设计了补偿网络；继而对芯片的关键子模块进行了电路设计与仿真验证；最后给出了芯片的整体性仿真结果。

XD3012 的工作频率为 2MHz，并采用一种新颖的片内频率补偿技术，与传统补偿方案相比，该补偿不但稳定了环路，而且结构简单易于集成，减少了芯片的引脚数，节省了 PCB 面积，同时对误差放大器也进行了优化设计，以得到更好的负载阶跃响应；内部集成的软启动电路有效避免了芯片启动时产生的浪涌电流和输出电压过冲，实现了输出电压从零到调整值的平坦上升；芯片 XD3012 设置的轻载模式实现了宽负载范围内的高效率；芯片内置了完善的短路、过温、过流、欠压锁定等保护电路使芯片的工作更加安全、稳定。

XD3012 的设计采用 0.5 μm CMOS 工艺，并使用 Cadence 和 Hspice 仿真平台进行了前仿真验证，结果表明芯片很好地实现了其预设功能，性能良好。

关键词：高效率 电压模 同步 降压型 DC-DC 片内补偿

Abstract

A 2MHz high efficiency voltage-mode control synchronous Buck DC-DC converter XD3012 is designed on the basis of the project “Theoretical Research and Design of Key Techniques for Power Management IC”.

Firstly, the developments of domestic and foreign power management technology are introduced. Meanwhile the basic structure and operational principle of Buck DC-DC converter are discussed. Then the system of XD3012 is designed, including introduction of electrical characteristics, system stability analysis and design of compensation network. Afterward, the design and simulation of key sub-circuits are presented. Finally, the simulation waves of the whole chip are given.

The frequency of XD3012 is 2MHz and a novel on-chip frequency compensation circuit for voltage-mode control DC-DC converter is presented. Compared with the traditional compensation structure, this method realizes high closed-loop stability. Meanwhile, full on-chip integration is also achieved due to its simple structure. Hence, the number of off-chip components and the board space are greatly reduced. The structure of error amplifier is also optimized to get a better transition response. The internal soft-start technique eliminates the rush current and overshoot of the output voltage efficiently and makes the output voltage rising from zero to regulation smoothly. The XD3012 has a light-load mode, which maintains high efficiency over the wide load range. The integrated protection circuits, such as short protection, thermal shutdown protection, over-current protection, under-voltage lockout, make the operation of the chip more secure and stable.

The design and simulation of XD3012 are completed by using Cadence and Hspice software based on the 0.5 μ m CMOS process. The simulation results show that the performance in application is excellent and can meet the prospective specifications.

**Keywords: High Efficiency Voltage-Mode Control Synchronous
Buck DC-DC Internal Compensation**

第一章 绪论

本章首先介绍了便携式电源管理技术目前的发展概况,接着分析了电源管理类芯片的发展趋势,最后叙述了论文的研究内容和章节安排。

1.1 便携式电源管理技术简介

电源管理技术是上世纪六七十年代的产物,随着地球能源的日益紧缺,电源管理技术也越来越受到电子设计工程师们的关注。同时集成电路技术的飞速发展,使电源管理技术不断与现代控制理论、材料科学、电机工程、微电子技术等许多新理论、新技术密切结合,正逐步发展成为一门多学科互相渗透的综合性技术学科^[1]。

自上世纪八十年代以来,便携式电子设备得到了迅速的推广,如手机、掌上电脑、数码照相机和笔记本电脑等。这些便携式设备的广泛应用大大方便了我们的生活,提高了我们生活的效率和质量。然而,其依赖电池供电所导致的有限的使用时间极大地制约了便携式电子设备的应用。为延长这些设备的独立工作时间,各国电源管理专家对电源管理技术进行了深入的研究,取得了许多重大成果^[2]。

目前,便携式电子设备在独立使用时均依靠电池(包括化学电池和太阳能电池)提供能量,在功耗一定的前提下,其工作时间直接由电池的容量决定。为延长供电时间,便携式电子设备往往需要采用大体积的电池供电,这增加了设备的整体重量与体积。所以如何在更小巧的体积下实现更长时间工作,是目前便携式电子设备的一个突出矛盾和难点。为解决此问题,各式各样的新型电池不断出现,尽管新型电池的容量不断提高,体积不断缩小,但由于便携式设备的功能日趋复杂,对能量利用率的要求日益提高,如何更加有效地利用电池储能,成为当前电源管理技术的关键。

故便携式设备的电源管理要在系统方案设计之初就对功耗、成本、体积等多种因素综合考虑并按照特定需要进行最佳折衷。一般来讲,电源管理主要从提高电能的转换效率和提高电能的使用效率两个方面对电能的利用率进行优化处理。

一、提高电能的转换效率

根据电能转化方式的不同,电源管理类产品一般分为线性调整器(Linear Converter)和开关型转换器(Switching Converter)两类^{[3][4]}。

1. 线性调整器^[5]

线性调整器也称串联调整器,通过在输入端和输出端之间串联一个调整晶体

管, 将输入电压转化为大小可调的直流输出电压。该串联的调整晶体管工作在其电压-电流特性曲线的线性区, 类似可变电阻, 其作用在于承受输出不需要的过剩电压。故该过剩电压即为 $V_{IN} - V_{OUT}$ 的差值, 因为压差通常为正值, 所以线性调整器原理上是降压型的, 这是此类电源管理器最明显的局限性。

除了原理上是降压型外, 线性调整器还有另外一个缺点, 即效率低。器件的瞬时功率损耗定义为 $V \times I$, 其中 V 为器件的瞬时压降, I 为流过器件的瞬时电流。在串接晶体管稳定工作的条件下, V 和 I 均不随时间变化, 且由于晶体管与负载串联, 所以 V 等于 $V_{IN} - V_{OUT}$, I 等于负载电流 I_{load} 。故线性调整器的损耗 $V \times I$ 在某些条件下可以与输出有功功率 P_O 相当, 也就是效率很低。对于输入为 12V, 输出为 5V 的线性调整器, 在负载电流为 100mA 的情况下, 调整器损耗为 700mW, 此时输出有功功率为 500mW, 故调整器的效率为: $500/(500 + 700) = 41.6\%$, 这对于线性调整器而言, 是无法解决的。

然而线性调整器具有成本低、封装小、外围器件少和噪音小的特点^[5]。一般线性调整器的成本只有开关型转换器的几分之一, 同时其极低的输出电压纹波和极高的信噪比, 非常适合为对噪声敏感的射频和音频电路的供电, 线性电源避免了电磁干扰(EMI)的影响。

2. 开关型电源转换器

开关型电源转换器可以分为电感式开关电源和电容式开关电源两类。

电感式开关电源利用电感作为主要的储能元件, 为负载提供持续不断的电流, 并通过电容滤波以得到平滑的输出电压。通过不同的拓扑结构, 电感式开关电源可以完成降压、升压和负压的功能。

电感式开关电源中的晶体管工作于开关状态, 即 ON (饱和导通) 和 OFF (完全截止), 理想情况下不存在中间状态。当晶体管为 ON 状态时, 理想的晶体管两端无压降, 即 $V=0$; 当晶体管为 OFF 状态时, 无电流流过, 即 $I=0$ 。所以无论晶体管工作于哪种状态, $V \times I$ 总是零, 也就是说开关晶体管的损耗恒为零。在实际情况中, 晶体管导通时会有很小的压降, 晶体管截止时会有很小电流。所以, 电感式开关电源具有非常高的转换效率。

电感式开关电源的缺点是储能电感和滤波电容导致转换器面积较大, 输出电压的纹波较大, 同时由于功率器件的开关动作引入 EMI, 增加了印制电路板(PCB)的布线难度。然而通过提高功率器件的开关频率可以有效减小电感电容体积及输出电压纹波。

电容式开关电源即电荷泵(Charge Pump)是利用电容作为主要的储能元件, 通过内部的开关管阵列来控制储能电容的充放电^{[6][7]}。为减少由于功率器件开关造成的 EMI 和输出电压纹波, 现在的很多设计采用双电荷泵结构。电荷泵同样可以完成升压、降压和负压的功能。

电荷泵的转化效率会随着输出电压与输入电压之间的比例关系而变化,有时可以高达 90%以上,但有时也会低至 70%以下。因此在应用时,因尽量使电荷泵处于最佳转换工作条件。

电荷泵具有功耗小、成本低、结构简单,外围器件少以及高 EMI 抑制等优点,在低功耗中得到广泛应用。但是由于电荷泵在大功率时效率相对较低,限制了其使用。近年来,随着工艺水平的提高和电荷泵结构的不断改进,其效率也得到改善,使得电荷泵逐渐开始应用在大电流中。

二、提高电能的使用效率

在便携式设备中电源管理技术除了减少自身工作时的损耗,还应减少不必要的电池能量浪费、将尽量多的电能用于有效的处理中。

信号处理器是便携式设备的核心部分,它是便携式设备中主要的电能消耗源,可采用分区管理和改变工作频率及电压这两种方法减小其耗能。分区管理是在执行某项功能时,将与此项功能无关的单元关掉,以节省静态损耗。为此,便携式设备中的信号处理器往往设计多个内部时钟,以控制不同功能单元分时工作,并且不同功能块供电的电源电路设计为可关断的。

鉴于电源管理技术在便携设备中的重要作用,越来越多的新型节能技术将不断涌现,以推动便携式产品的发展^[8]。

1.2 电源管理技术的发展趋势

目前,随着便携类电子设备应用范围的扩大,电源管理类产品日益向着轻、薄、小和高效的方向发展。在未来几年,电源管理将主要呈现如下发展趋势^[9]:

1) 集成度日益提高。现在的电源管理产品尤其是开关电源,将各种数字控制驱动电路、功率器件以及保护电路完全集成,不仅提高了芯片自身的可靠性,同时减少元件间的连线和焊接,使整个产品更加紧凑,减轻了产品重量。

2) 系统化的整体规划将成为解决方案。传统的电源管理 IC 供应商一直将关注重点放在管理功率的传递上,即如何为不同的负载器件分配不同的功率,然而,这是远远不够的,需要从供电的源头电池寻求答案。这要求对电池电量的精确测量、对电池容量的准确把握,从而根据电池特征进行有效的电量管理。另外,如前所述,合理地分配元件的工作状态,关闭不必要的工作单元也是一个充满潜力的方案。

3) 软件硬件协同管理。近期已经出现了数字电源管理(DPM)技术,它的引入是为了强化对多电压的管理,并动态控制功率的转移。将数字电源管理与电源操作系统(POS)相结合以对多个电源转换模块和外部元件进行控制,从而达到更高的系统性能、更高的可靠性以及更低的功耗。它的工作原理是:通过嵌入

内核来实现对电能供应的动态控制,包括性能监控、系统配置、系统和元件的调试等。其主要难点在于必须解决嵌入式通信总线或接口的标准化问题。

4) 开关电源将成为主流。由于开关型电源管理器件在能源利用率上的杰出表现,它日益成为电源管理类产品的首选。并且随着开关频率的日益提高,开关电源的输出纹波得到了很好的改善,极大地提升了开关电源的性能。

5) 高频化。开关频率的提高,不仅能有效地减小应用中电容、电感以及变压器的尺寸,而且还可抑制干扰、减小纹波、改善电源系统单位增益带宽从而提高其动态响应性能。

6) 提高电源寿命和效率。电池的使用寿命是消费者购买产品时非常关注的一个因素,提高管理效率、延长电池使用时间是推动电源管理市场发展的关键因素之一。

7) 工艺和封装技术将是新一代电源管理器件的重要考虑因素。主要包括降低裸片尺寸,提高电容器件集成度的多层金属/聚合物工艺、大幅降低导线电阻的铜工艺、高电压工艺等;而更小的尺寸,同时具有良好散热性能的封装技术也不断涌现,如 SOT (Small Outline Transistor)、QFN (Quad Flat Non-leaded)^[10]等超小型封装技术使得电源管理类产品更加适合于便携式产品。

8) 缩短设计时间。市场竞争的日趋激烈和产品的快速更新换代使得商家不得不在尽可能短的时间内将产品推向市场,以抢占先机。

1.3 论文研究内容与章节安排

本论文以西安电子科技大学的“电源管理类集成电路关键技术的理论研究与设计”项目为背景,在综合考虑当今电源管理芯片的发展趋势和市场需求的情况下,设计了一款高效率电压模同步降压型 DC-DC 转换器 XD3012。其工作频率为 2MHz,并采用一种新颖的片内频率补偿技术。与传统补偿方案相比,该技术不但稳定了环路,降低了设计的复杂度,还有效避免了环路稳定性对输出电容 ESR 的依赖。同时,电路结构简单,易于完全集成,因此有效地减少了外围应用器件数目及印制板面积,并且跨导运放的优化设计进一步提高了环路的瞬态响应性能。内部集成的数字化软启动电路占用芯片面积小、启动时间精确,进一步简化了外围器件面积。同时 XD3012 采用电压模 PWM 环路控制方式,省去了高速度高精度的电流采样电路;内置的短路保护、过温、过流、欠压锁定等保护电路使芯片的工作更加安全、稳定。

论文共分为五章,第一章对便携式设备电源管理的基本技术和发展前景作了简要介绍;第二章主要对 DC-DC 转换器的基本拓扑结构、工作原理、功耗以及控制模式进行了详细分析;第三章对 XD3012 的系统架构进行了设计,包括系统

框架的建立、主要电特性指标的制定以及效率和稳定性分析；第四章对 XD3012 的关键子模块电路实现进行了详细分析与仿真验证；第五章给出了芯片整体电路的仿真结果；文章的最后是结束语。

第二章 DC-DC 转换器的基本工作原理

本章首先介绍了开关转换器的三种基本拓扑结构,然后详细分析了降压型 DC-DC 转换器的工作原理,最后分析了电流模控制模式与电压模控制模式各自控制环路的优缺点,最终选择了电压模控制作为 XD3012 的控制模式。

2.1 DC-DC 转换器的基本拓扑结构

DC-DC 转换器是现代高频电源的基本构件。它把已知的直流输入电压 V_{IN} 转换成所需要的或易于使用的直流输出电压 V_O 。一般通过开关晶体管将输入直流电压斩波成方波,再利用低通滤波器滤波。滤波器多采用续流电感和输出电容,利用电感储能和电容的平滑作用得到连续、稳定的直流输出电压。根据能量守恒原理,经低通滤波器滤波后的直流输出电压应该等于方波信号的平均值,故通过调节方波信号的占空比,可以得到不同的输出直流电压。DC-DC 转换器根据其输入与输出的关系,可分为三种类型:降压型转换器(Buck Converter)、升压型转换器(Boost Converter)、降压-升压型转换器(Buck-Boost Converter),分别对应了三种基本拓扑结构。

根据续流开关管的种类,DC-DC 转换器又分为同步整流型与非同步整流型。传统 DC-DC 多为非同步整流型,即采用肖特基二极管作为续流管。由于二极管在导通时需要一定的正向导通压降,导致开关器件消耗了较多的功耗,影响了开关转换器的效率。所以在现代的多数开关型转换器中,同步整流技术得到了非常广泛的应用^[10],即采用金属氧化物半导体场效应晶体管(MOSFET)代替肖特基二极管作为续流管,由于 MOSFET 在导通时具有很低的电压,故极大的提高了开关转换器的效率。正是基于高效率的考虑,XD3012 采用了同步整流技术,且在以下对各种基本拓扑的分析中,也均以同步整流技术为基础。

1. Buck 型 DC-DC 转换器^{[11][12]}

Buck 型 DC-DC 转换器的典型拓扑结构如图 2.1(a)所示^{[11][12][13]}。它由主开关管 M1、续流开关管 M2、储能电感 L、输出电容 C_{OUT} 组成。 R_{LOAD} 为负载电阻。主开关管 M1 与续流开关管 M2 之间设置电感电流换流节点称为开关节点,设为 V_{SW} 。其具体工作原理为:

首先,主开关管 M1 导通而续流开关管 M2 截止,此时电感充电,如图 2.1(b)所示^{[11][12][13]}。忽略 M1 的导通压降,则此时电感两端的电压为 $V_{L(ON)} = V_{IN} - V_{OUT} > 0$,故电感电流线性增加。根据电感的伏安关系可以得到电感电流上升阶段斜率的表达式为:

$$k_{Lr} = \frac{dI_L}{dt} = \frac{V_{L(ON)}}{L} = \frac{V_{IN} - V_{OUT}}{L} \quad (2-1)$$

当主开关管导通一定时间后, 转换器进入续流阶段。此时主开关管 M1 截止而续流开关管 M2 导通, 此时电感电流续流, 如图 2.1(c)所示。忽略 M2 的导通压降, 电感两端的电压为 $V_{L(OFF)} = -V_{OUT} < 0$, 故电感电流线性下降, 下降斜率为:

$$k_{Lf} = \frac{dI_L}{dt} = \frac{V_{L(OFF)}}{L} = \frac{-V_{OUT}}{L} \quad (2-2)$$

当电路处于稳定工作状态时, 电感电流的上升量与其下降量相等。即处于稳定状态的电感, 主开关导通时的伏秒数 (volt-second) 和主开关断开时的伏秒数在数值上相等, 其中, 伏秒数指电感上电压与其持续时间的乘积。这就是著名的伏秒平衡原理 (Volt-Second Balance) [5]。根据伏秒平衡原理可以得到:

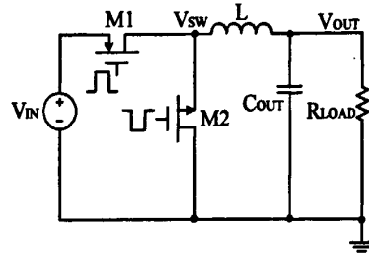
$$\begin{aligned} (V_{IN} - V_{OUT}) \cdot t_{ON} &= V_{OUT} \cdot t_{OFF} \\ \Rightarrow V_{OUT} &= \frac{t_{ON}}{t_{ON} + t_{OFF}} V_{IN} = DV_{IN} \end{aligned} \quad (2-3)$$

式(2-3)中 t_{ON} 、 t_{OFF} 分别表示主开关管的导通和关断时间, D 为主开关管 M1 的导通时间与工作周期的比值, 称为占空比。因为 $D \leq 1$, 所以输出电压总是小于输入电压。

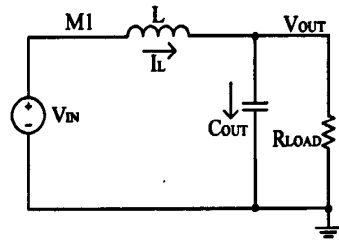
2. Boost 型 DC-DC 转换器^{[11][12]}

Boost 型 DC-DC 转换器的典型拓扑结构如图 2.2(a)所示^{[11][12]}。它由主开关管 M1、续流开关管 M2、储能电感 L、输出电容 C_{OUT} 组成。 R_{LOAD} 为负载电阻。主开关管 M1 与续流开关管 M2 之间设置的电感电流换流节点称为开关节点, 设为 V_{SW} 。其具体工作原理为:

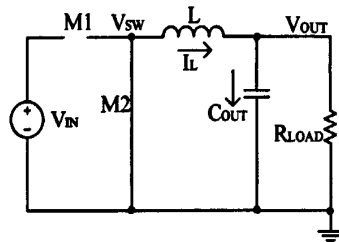
首先, 主开关管 M1 导通而续流开关管 M2 截止, 此时电感充电, 如图 2.2(b)所示^{[11][12]}。忽略 M1 的导通压降, 则此时电感两端的电压为 $V_{L(ON)} = V_{IN} > 0$, 电感电流线性增加。电感电流上升阶段斜率的公式为:



(a) Buck 型 DC-DC 的拓扑结构



(b) M_1 导通状态下的等效结构



(c) M_1 截止状态下的等效结构

图 2.1 Buck 型 DC-DC 各状态结构

$$k_{Lr} = \frac{dI_L}{dt} = \frac{V_{L(ON)}}{L} = \frac{V_{IN}}{L} \quad (2-4)$$

当主开关管导通到达一定占空比时, 转换器进入续流阶段。此时主开关管 M1 截止而续流开关管 M2 导通, 此时电感电流续流, 如图 2.2(c)所示^{[11][12]}。忽略 M2 的导通压降电感两端的电压为 $V_{L(OFF)} = V_{IN} - V_{OUT} < 0$, 故电感电流线性下降, 下降斜率为:

$$k_{Lf} = \frac{dI_L}{dt} = \frac{V_{L(OFF)}}{L} = \frac{V_{IN} - V_{OUT}}{L} \quad (2-5)$$

根据伏秒平衡原理可以得到:

$$\begin{aligned} V_{IN} \cdot t_{ON} &= (V_{OUT} - V_{IN}) \cdot t_{OFF} \\ \Rightarrow V_{OUT} &= \frac{1}{1-D} V_{IN} \end{aligned} \quad (2-6)$$

从式(2-6)可以看出 Boost 型转换器的输出总是高于输入。

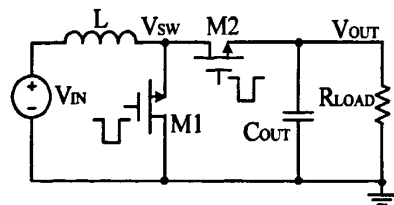
3. Boost-Buck 型 DC-DC 转换器^{[11][12][14]}

Boos-Buck 型 DC-DC 转换器的典型拓扑结构如图 2.3(a)所示。它由主开关管 M1、续流开关管 M2、储能电感 L、输出电容 C_{OUT} 组成。 R_{LOAD} 为负载电阻。主开关管 M1 与续流开关管 M2 之间设置的电感电流换流节点称为开关节点, 设为 V_{sw} 。其具体工作原理为:

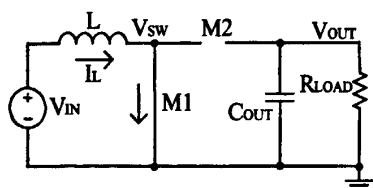
首先, 主开关管 M1 导通而续流开关管 M2 截止, 此时电感充电, 如图 2.3(b)所示^[14]。忽略 M1 的导通压降, 则此时电感两端的电压为 $V_{L(ON)} = V_{IN} > 0$, 电感电流线性增加。电感电流上升阶段斜率的公式为:

$$k_{Lr} = \frac{dI_L}{dt} = \frac{V_{L(ON)}}{L} = \frac{V_{IN}}{L} \quad (2-7)$$

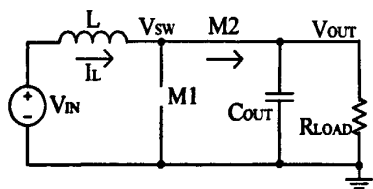
当主开关管导通到达一定占空比时, 转换器进入续流阶段。此时主开关管 M1 截止而续



(a) Boost 型 DC-DC 的拓扑结构

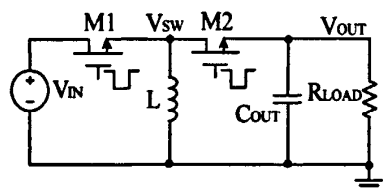


(b) M₁ 导通状态下的等效结构

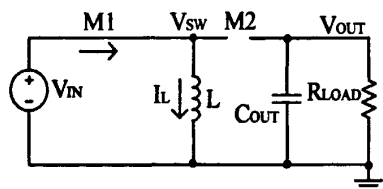


(c) M₁ 截止状态下的等效结构

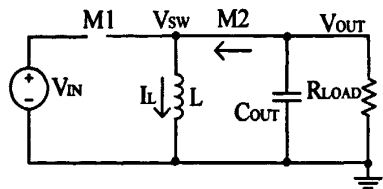
图 2.2 Boost 型 DC-DC 各状态结构



(a) Boost-Buck 型 DC-DC 的拓扑结构



(b) M₁ 导通状态下的等效结构



(c) M₁ 截止状态下的等效结构

图 2.3 Boost-Buck 型 DC-DC 各状态结构

流开关管 M2 导通, 此时电感电流续流, 如图 2.3(c)所示。忽略 M2 的导通压降电感两端的电压为 $V_{L(OFF)} = V_{OUT} < 0$, 故电感电流线性下降, 下降斜率为:

$$k_{Lf} = \frac{dI_L}{dt} = \frac{V_{L(OFF)}}{L} = \frac{V_{OUT}}{L} \quad (2-8)$$

根据伏秒平衡原理可以得到:

$$\begin{aligned} V_{IN} \cdot t_{ON} &= V_{OUT} \cdot t_{OFF} \\ \Rightarrow V_{OUT} &= -\frac{D}{1-D} V_{IN} \end{aligned} \quad (2-9)$$

从式(2-9)可以看出当占空比 $D > 50\%$ 时, Boost-Buck 型转换器的输出总是高于输入, 反之则输出低于输入。

2.2 降压型 DC-DC 稳态分析

芯片 XD3012 是一款 Buck 型 DC-DC 转换器, 为了后续电路的设计, 下面详细分析 Buck 型 DC-DC 转换器稳态时的工作原理。根据 Buck 型 DC-DC 转换器稳定工作时, 电感电流是否连续可将其分为连续导通模式(CCM, Continuous Conduction Mode)与非连续导通模式(DCM, Discontinuous Conduction Mode)。CCM 的特点是, 在整个工作周期中, 电感电流均不为零。DCM 的特点是, 在工作周期的一部分时间中, 电感电流为零, 即电感电流在每个周期中均从零开始增加。

为分析稳态特性, 现作以下假设^[4]:

(1) 主开关管和续流开关管均可瞬间地导通和截止, 且导通时漏源极间压降为零, 截止时漏电流为零。

(2) 电感始终工作在线性区且寄生电阻为零。

下面分别对这两种模式进行详细分析^{[15][16][17]}。

1. 连续导通模式^{[11][12]}

对于 Buck 型电路, 因为在开关管导通或关断时都有能量通过电感传递到输出端, 并且在稳定工作时, 电容的平均电流为零, 所以电感的平均电流始终和负载电流相等。在 CCM 下, Buck 型 DC-DC 的每个工作周期可分为两个阶段, 其主要信号波形如图 2.4 所示。充电阶段, 主开关管 M1 导通, 续流开关管 M2 截止, 电感充电, 电感中的电流呈线性增加, 当电感电流大于负载电流时, 输出电容 C_{OUT} 充电, 多余能量暂时储存在电容中。

经过 t_{ON} 时间后, 控制信号使主开关管 M1 截止、续流管 M2 导通, 转换器进入续流阶段。此时, 因为电感上的电流不能突变, 故电感两端电压反相而电流仍按照开始的方向经输出电容到地再到续流管续流, 参见图 2.1(b) 所示。此时, 电感中的电流呈线性减少, 当电感电流小于负载电流时, 输出电容 C_{OUT} 向负载放电, 以维持负载电流恒定。经过 t_{OFF} 时间后, 控制信号再次使主开关管导通、续流开关管截止, 则转换器又进入充电阶段, 重复上述过程。

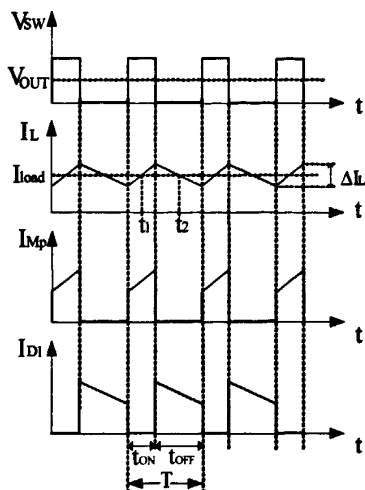


图 2.4 CCM 下的主要信号波形

在充电阶段, 电感两端的电压 $V_{L(ON)}$ 可以表示为:

$$V_{L(ON)} = V_{IN} - V_{OUT} \quad (2-10)$$

由此, 可以得到电感电流在充电时的表达式:

$$i_{L(ON)}(t) = \frac{1}{L} \int (V_{IN} - V_{OUT}) dt = \frac{V_{IN} - V_{OUT}}{L} t + I_{Lmin} \quad (2-11)$$

$i_{L(ON)}(t_{ON}) - i_{L(ON)}(t_0)$ 可得充电期间电感电流正增量为:

$$\Delta I_{L(ON)} = \frac{V_{IN} - V_{OUT}}{L} t_{ON} = \frac{V_{IN} - V_{OUT}}{L} DT \quad (2-12)$$

其中 t_0 和 T 分别表示开关周期的起始时间和一个开关周期的总时间长度。

同理, 在续流阶段, 电感两端的电压 $V_{L(OFF)}$ 可以表示为:

$$V_{L(OFF)} = -V_{OUT} \quad (2-13)$$

由此, 可以得到电感电流在续流时的表达式:

$$i_{L(OFF)}(t) = \frac{1}{L} \int -V_{OUT} dt = -\frac{V_{OUT}}{L} t + I_{Lmax} \quad (2-14)$$

$i_{L(OFF)}(T) - i_{L(OFF)}(t_{ON})$ 可得放电期间电感电流负增量为:

$$\Delta I_{L(OFF)} = -\frac{V_{OUT}}{L} t_{OFF} = -\frac{V_{OUT}}{L} (1-D)T \quad (2-15)$$

因为在稳态时, 一个开关周期结束时电感电流中的值应该精确等于开关电流开始时的电流值, 故电感电流的正增量 $\Delta I_{L(ON)}$ 和负增量 $\Delta I_{L(OFF)}$ 必须相等, 利用式

(2-12)和式(2-15), 可以得到 CCM 下 Buck 型 DC-DC 的电压转换关系:

$$V_{OUT} = DV_{IN} \quad (2-16)$$

同时, $\Delta I_{L(ON)}$ 也叫做电感电流纹波。电感电流纹波与其平均值的比值称为电流纹波率, 用 r 表示, 一般将电流纹波率设取在 0.3~0.5 之间^[18]。由式(2-12)可见, 在工作状态一定的情况下, r 仅取决于 L 的大小, 所以一般可以根据 r 来选取电感。

以上关于 Buck 型 DC-DC 输入输出关系的推导中忽略了对输出电压交流分量 $V_{OUT(AC)}$ 的考虑, 而在实际应用中, 由于开关状态的转换且输出电容的值有限, 转换器的输出电压必然存在一定的交流纹波, 其大小取决于输出电容值 C_{OUT} 以及输出电容的等效串联电阻值(ESR)。其中输出电容充放电产生的纹波的 $\Delta V_{OUT(C)}$ 可以通过对充电电流的积分得到。从图 2.4 可以看出, 在 t_1 到 t_2 时, 电感电流高于负载电流, 此时电容充电, 输出电压升高:

$$\Delta V_{OUT(C)} = \frac{1}{C_{OUT}} \cdot \int_{t_1}^{t_2} I_C dt = \frac{1}{2} \cdot \frac{\Delta I_{L(ON)}}{2} \cdot \frac{T}{2} \cdot \frac{1}{C_{OUT}} = \frac{(V_{IN} - V_{OUT})DT^2}{8LC_{OUT}} \quad (2-17)$$

而 ESR 上产生的纹波 $\Delta V_{OUT(ESR)}$ 为:

$$\Delta V_{OUT(ESR)} = \Delta I_L \cdot R_{ESR} = \frac{V_{IN} - V_{OUT}}{L} \cdot DTR_{ESR} \quad (2-18)$$

其中 R_{ESR} 为输出电容的等效串联电阻值。

根据式(2-17)和(2-18)可得 Buck 型 DC-DC 转换器的输出电压纹波 ΔV_{OUT} 为:

$$\Delta V_{OUT} = \Delta V_{OUT(C)} + \Delta V_{OUT(ESR)} = \frac{(V_{IN} - V_{OUT})TD}{L} \cdot \left(\frac{T}{8C_{OUT}} + R_{ESR} \right) \quad (2-19)$$

一般 DC-DC 转换器的输出电容选用陶瓷电容、电解电容和钽电容。当所选的输出电容 ESR 较小(如陶瓷电容)时, 则输出电压的纹波主要由 $\Delta V_{OUT(C)}$ 决定; 相反, 若选择的输出电容 ESR 较大(如电解电容或钽电容)则输出电压纹波主要由 $\Delta V_{OUT(ESR)}$ 决定。本文所设计的 XD3012 选择了陶瓷电容作为输出电容, 因此 C_{OUT} 的大小可由下式决定:

$$C_{OUT} = \frac{V_{OUT}T^2}{8L \cdot \Delta V_{OUT}} \cdot (1 - D) \quad (2-20)$$

2. 非连续导通模式^{[11][12]}

当转换器的负载电流减小到低于电感电流纹波值的一半时, 电感电流在主开关管 M_1 截止期间内会降低到零, 形成的电流将不连续, 称为非连续导通模式(DCM), 在 DCM 的情况下, Buck 型 DC-DC 的每个工作周期可分为三个阶段, 其主要信号波形如图 2.5 所示。

充电阶段, 主开关管 M_1 导通, 续流开关管 M_2 截止, 电感充电, 电感中的电流呈线性增加。当电感电流大于负载电流时, 输出电容 C_{OUT} 充电, 多余能量暂时储存在电容中, 设充电阶段维持时间为 $t_1 = D_1 \cdot T$ 。

续流阶段, 主开关管 M1 截止、续流管 M2 导通。与 CCM 情况一样, 电感两端电压反相, 电流仍按照初始方向经输出电容到地再到续流管续流。此时, 电感中的电流呈线性减少, 当电感电流小于负载电流时, 输出电容 C_{OUT} 向负载放电, 以维持负载电流恒定, 设续流阶段维持时间为 $t_2 = D_2 \cdot T$ 。

放电阶段, 主开关管 M1 和续流管 M2 均截止。此时, 电感电流下降到零, 电感所存储的能量已在前两个阶段完全释放, 而主开关管 M1 还未导通, 故完全依靠输出电容 C_{OUT} 放电以维持输出, 该阶段的持续时间为: $t_3 = (1 - D_1 - D_2) \cdot T$ 。其中 D_1 为功率管导通时间与整个周期的比值, D_2 为电感 L 电流下降到零所用时间与整个周期的比值。

充电阶段电感电流增量可表示为:

$$\Delta I_{L(ON)} = \frac{1}{L} \int (V_{IN} - V_{OUT}) dt = \frac{V_{IN} - V_{OUT}}{L} D_1 T \quad (2-21)$$

由图 2.5 可以看到电感电流 I_L 在每个工作周期中都是从零开始上升的, 所以在 DCM 中电感电流纹波 $\Delta I_{L(ON)}$ 与电感峰值电流 I_{PEAK} 相等。

续流阶段电感电流增量可表示为:

$$\Delta I_{L(OFF)} = -\frac{1}{L} \int V_{OUT} dt = -\frac{V_{OUT}}{L} D_2 T \quad (2-22)$$

与 CCM 下相似, 充电阶段电感电流的正增量 $\Delta I_{L(ON)}$ 与续流阶段电感电流的负增量 $\Delta I_{L(OFF)}$ 相等, 从式(2-21)、(2-22)可得:

$$(V_{IN} - V_{OUT}) \cdot t_1 = V_{OUT} \cdot t_2 \Rightarrow \frac{V_{OUT}}{V_{IN}} = \frac{D_1}{D_1 + D_2} \quad (2-23)$$

在 DCM 模式中, 电感电流的平均值仍然等于负载电流, 即:

$$I_{L_AVG} = I_{LOAD} \Rightarrow \frac{\Delta I_L}{2} \cdot \frac{D_1 T + D_2 T}{T} = \frac{V_{OUT}}{R_{LOAD}} \quad (2-24)$$

电感电流的纹波可用式(2-21)表示, 将式(2-21)代入式(2-24)可得:

$$\frac{V_{OUT}}{R_{LOAD}} = \frac{D_1 (D_1 + D_2) T}{2L} \cdot (V_{IN} - V_{OUT}) \quad (2-25)$$

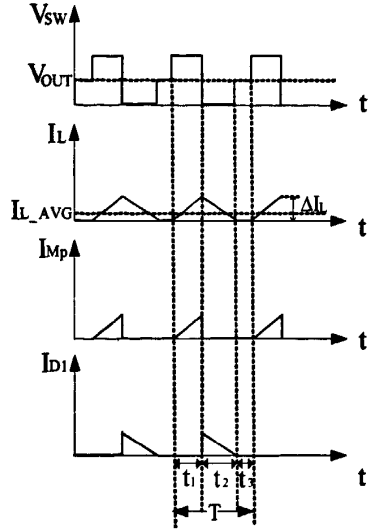


图 2.5 DCM 下的主要信号波形

利用式(2-23)和式(2-25)消去 D_2 可以得到非连续导通模式下 Buck 型 DC-DC 转换器输出电压和输入电压之间的直流关系:

$$D_1 = \sqrt{\frac{8TL/R_{LOAD}}{\left(\frac{2V_{IN}}{V_{OUT}} - 1\right)^2 - 1}} \quad (2-26)$$

对比 CCM 与 DCM 下主开关管导通占空比的表达式可以看出, CCM 下的占空比 D 仅与输入电压和输出电压的比值有关; 而 DCM 下, 占空比 D 不仅与输入电压和输出电压有关, 还同时受到电感值、开关频率和负载电阻影响。

值得一提的是, 在正常工作时, Buck 型 DC-DC 很少工作于不连续导通模式, 而且对于采用同步整流技术的 DC-DC 转换器, DCM 不是必然的工作状态。

3. 临界导通

由以上分析可知, 以负载电流的大小可决定转换器处于不同的导通模式, CCM 与 DCM 切换的临界条件为 $I_O = 1/2 \Delta I_L$ 。

临界条件的负载电流为:

$$I_o = \frac{TV_{OUT}(V_{IN} - V_{OUT})}{2V_{IN}L} \quad (2-27)$$

2.3 系统控制模式的选择

2.3.1 占空比控制模式选择^[2]

从 Buck 型 DC-DC 转换器输出电压和输入电压之间的直流关系可知, 采用合适的环路调节机制控制主开关管的导通占空比 D , 就能获得理想的输出电压。目前常用的控制占空比 D 的模式主要有 PWM、PFM 和 PFM-PWM 混合调制三种。

1. 脉冲宽度调制模式(PWM, Pulse Width Modulation)

脉冲宽度调制是一种工作频率固定, 通过控制开关管的导通脉冲宽度来调节占空比以获得稳定的输出电压的调制模式^{[19][20]}。一般依靠转换器主环路的负反馈机制完成对开关管导通脉冲宽度的合理控制。其控制电路简单, 同时由于在这种调制模式下开关频率是固定的, 因而由于开关产生的噪声频谱带宽很窄, 只需要对开关节点的信号进行简单的滤波, 就能获得具有较小纹波的输出电压, 大大简化了转换器外围应用电路的设计, 是目前应用在开关电源中最为广泛的一种控制模式。然而由于该控制模式静态功耗大, 导致采用此模式调制的 DC-DC 转换器在轻负载下效率很低, 在一定程度上限制了它的应用。因此 PWM 控制结构多应用于对噪声影响较为敏感的电路系统中。

2. 脉冲频率调制模式(PFM, Pulse Frequency Modulation)

脉冲频率调制是一种开关管的导通脉冲宽度固定,通过控制转换器的工作频率来调节占空比以获得稳定的输出电压的占空比调制模式^[21]。该模式电路结构简单,在轻载条件下,由于开关频率下降,使其具有轻载效率高的优点。PFM 模式的缺点是,由于工作频率随输入输出电压变化,对滤波电感的选择比较复杂,尤其在轻负载时,输出电压纹波较大。采用 PFM 模式控制的系统工作频率不固定,使芯片在应用时输出噪声、纹波的频谱在不同负载时有较大变化。

3. PFM-PWM 混合调制模式^{[22][23][24]}

PFM-PWM 混合调制模式是一种兼有脉冲频率和脉冲宽度的调制方式。该模式在大负载工作时采用 PWM 调制,在轻负载工作时自动切换为 PFM 调制,极大地提高了系统在轻负载情况下效率,同时避免了 PFM 模式中系统输出噪声和纹波频谱随负载变化的缺点,大大提高了系统性能。缺点是增加了控制电路的复杂性与电路规模。

鉴于芯片 XD3012 高效率的考虑和 PWM 调制模式低噪声的特点,本文综合 PWM 与 PFM 各自的优点,提出了一种新颖的 PWM 调制模式,使芯片在大负载下工作于 PWM 模式,在轻负载下,芯片在 PWM 模式和休眠状态下来回切换。既提高了芯片的轻载效率又使其在绝大部分负载范围内均具很小的电压纹波。

2.3.2 反馈环路控制模式选择^{[25][26][27]}

PWM 控制模式的开关频率固定,在输出电压、外接负载变化时,通过其与基准电压信号相减的差值进行负反馈来调节开关器件的导通脉冲宽度,从而获得稳定的输出电压和输出电流,构成的反馈环路也有单环和多环之分。电压模控制和电流模控制是 PWM 控制模式的两种基本方式,下面以 Buck 型 DC-DC 转换器为例,对它们的基本原理及特性进行简单介绍。

1. 电压模式控制(Voltage Mode Control)^{[28][29]}

图 2.6 是采用电压模 PWM 控制的 Buck 型 DC-DC 转换器的系统框图^[14]。系统可以分为三个部分:反馈网络、补偿模块和调制模块^[30]。其中反馈网络由电阻 R1、R2 组成,用于将输出电压按一定的比例分压以产生合适的反馈信号 V_{FB} 。补偿模块由误差放大器和补偿元件组成,误差放大器将反馈信号 V_{FB} 与高精度的基准电压 V_{REF} 比较后得到误差放大信号 V_{EA} ,该模块主要用于提供足够的环路增益通过负反馈维持输出电压恒定并补偿足够的相位裕使系统稳定。调制模块包括 PWM 比较器,驱动控制电路、开关器件以及输出 LC 滤波器。PWM 比较器将误差放大信号 V_{EA} 与一个固定频率的斜坡电压相比较,产生占空比随误差信号 V_{EA} 变化的环路控制方波信号,并通过驱动电路控制开关器件的导通与截止,从而产生具有所要求占空比的输出方波,最后通过输出滤波器平滑、滤波得到合适大小的输出电压。

电压模 PWM 控制的优点为^[1]：系统为单环反馈控制，结构简单，控制机理直接明了，易于建模分析和仿真；占空比调节不受限制，占空比变化范围广，且占空比的变化对系统稳定性没有影响；低阻抗功率输出，对于多路输出电源，具有较好的交互调节效应；尤其因为电压模反馈控制机制无需高精度和高速度的电流检测单元，而广泛应用于高频系统中。

电压模 PWM 控制的缺点为^[31]：输出电容和电感的延时作用使系统对输入电压变化的动态响应较慢；输出 LC 滤波器给控制环路增加了双极点，在环路补偿的设计中，需要将主极点低频衰减，或者增加一个零点进行补偿；同时由于环路增益是电源电压的函数，在不同的应用电压下系统增益不同，这进一步增加了环路补偿的难度。

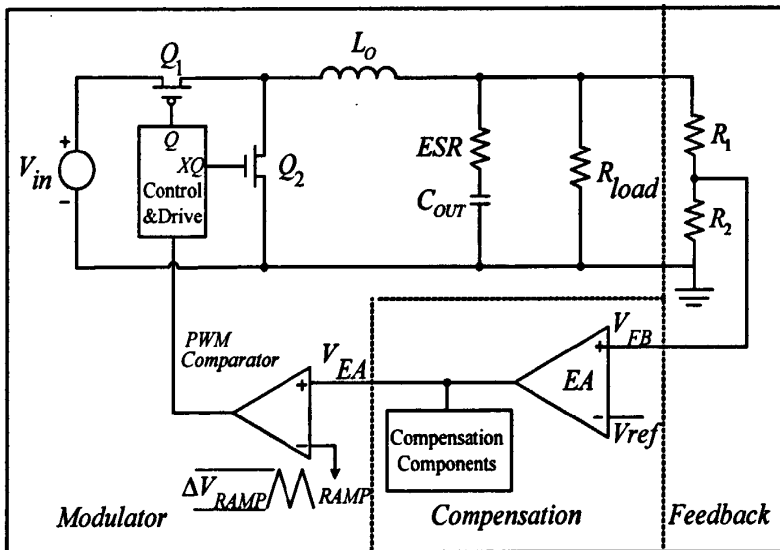


图 2.6 电压模控制 Buck 型 DC-DC 转换器的系统框图

2. 电流模式控制(Current Mode Control)

电流反馈控制环路在电压检测环路的基础上加入电流检测模块，将电感电流的变化引入系统环路，使系统在每个开关周期内同时对输出电压的变化与负载电流的变化做出响应。电流模式控制根据不同的反馈环路设计，分为峰值电流模式控制(Peak Current-Mode Control)和平均电流模式控制(Average Current-Mode Control)，其中最常使用的是峰值电流模式控制(Peak Current-Mode Control)。

采用峰值电流模 PWM 控制的 Buck 型 DC-DC 转换器的系统框图如图 2.7 所示。与电压模式控制相同的，系统也可以分为反馈网络、补偿模块和调制模块三个部分。反馈网络与补偿模块的构成与电压模基本相同，但补偿模块的输出，也就是由 EA 产生的误差放大信号 V_{EA} 送至 PWM 比较器后，并不是与固定频率的斜坡电压进行比较，而是与一个变化的、峰值代表输出电感电流峰值的梯形尖角状合成波形信号比较，得到适当脉宽的开关管控制信号。因此，峰值电流模式控

制不是用电压误差信号直接控制 PWM 脉冲宽度，而是通过控制电感峰值电流的大小来间接地控制 PWM 脉冲宽度。

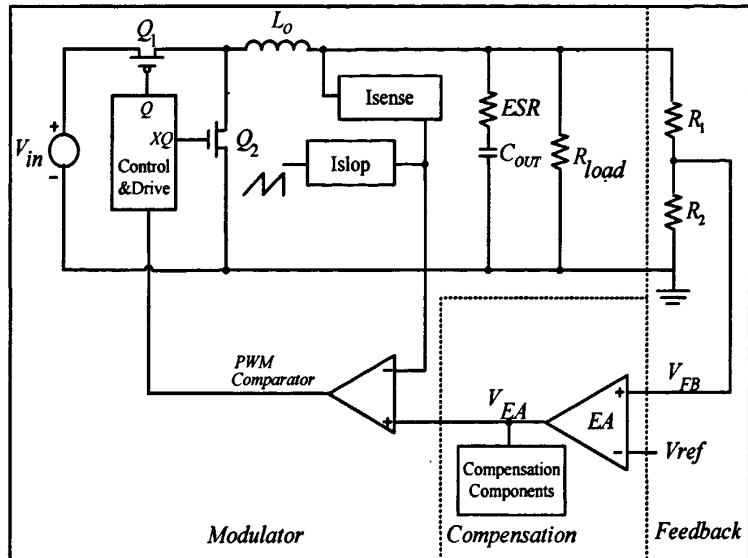


图 2.7 电流模控制 Buck 型 DC-DC 转换器的系统框图

峰值电流模式控制是一种固定时钟开启、峰值电流关断的控制方法。峰值电感电流容易传感，而且在逻辑上与平均电感电流大小变化相一致。但是，峰值电感电流不能与平均电感电流一一对应，因为在占空比不同的情况下，相同的峰值电感电流可以对应不同的平均电感电流^[1]。而平均电感电流也就是负载电流才是唯一决定输出电压大小的因素。在数学上可以证明，将斜率为电感电流下降斜率一半以上的补偿电流加在实际检测电流之上时，可以去除不同占空比对平均电感电流大小的扰动作用，使得所控制的峰值电感电流最后收敛于平均电感电流。因而一般采用峰值电流控制的系统均在电流采样信号上叠加一个斜坡补偿信号，其斜率对电流模系统的稳定性至关重要^[32]。当外加斜坡补偿信号的斜率过大时，峰值电流模式控制就会转化为电压模式控制，环路响应速度会降低，反之，斜坡补偿信号斜率如果过小，则不足以维持电流环路的稳定。

峰值电流模 PWM 控制的优点为：暂态闭环响应较快，对输入电压和负载电流的瞬态响应较快；处于电流反馈控制环路中的电感不再作为独立变量，消除了电感和输出电容形成的二阶极点，简化了环路补偿的设计；具有瞬时峰值电流限流功能，内在固有的逐个脉冲限流功能有效地保护了主开关管。

峰值电流模 PWM 控制的缺点为：存在峰值电流与平均电流的误差，占空比大于 50% 时开环不稳定，容易发生亚谐波振荡，因而需要斜坡补偿；由于电流控制信号来自输出电流，功率级谐振会给控制环带来噪声；峰值电流模控制采用主开关逐周期导通的方式，同时系统的响应时间受逻辑电路延迟、采样电路速度、主开关导通和关断时间等限制导致系统存在最大和最小占空比，同时不适合在高

频电路中工作。

可以看到电流模与电压模反馈控制各有优缺点，在应用时应根据需要选择。考虑到 XD3012 主要应用于高频系统，且高的工作频率使系统可以具有较宽的带宽，在一定程度上增加了系统的响应速度，故芯片 XD3012 选择电压模作为系统反馈环路的控制方式。

第三章 芯片 XD3012 的系统设计

本章主要对芯片 XD3012 的整体设计要求进行了分析,并对系统功能及工作原理进行了详细介绍,并在最后对影响系统性能的关键技术进行了分析。

3.1 XD3012 的系统规划

芯片 XD3012 是一款高效率,降压型同步 DC-DC 转换器,可提供高达 1A 的负载电流。芯片可在 2.75V~5.5V 的输入电压下稳定工作,并可通过调节外围反馈电阻提供 1V~3.3V 的输出电压。XD3012 的典型工作频率为 2MHz,使得外围滤波电感、电容尺寸更加小巧。独特的轻载模式使得芯片在轻载时效率高达 90%。芯片设有完善的过流、过温、欠压、短路等保护电路,确保芯片工作的可靠性,同时设有 PG 引脚,时刻监测芯片工作情况。片内软启动电路很好地抑制了浪涌电流并减小了外围器件面积。

3.1.1 芯片 XD3012 的设计要求

一、主要应用

分布式电源,便携设备,PC 设备等。

二、主要特征

- 1) 采用电压模片内频率补偿;
- 2) 低漏失电压可实现接近 100%的占空比调节;
- 3) 最大至 1A 的连续输出电流;
- 4) 内部集成 200 μ s 数字软启动电路;
- 5) 高达 95%的效率;
- 6) 关断电流低至 1 μ A;
- 7) 2MHz 的固定开关频率,减小了滤波器件尺寸;
- 8) 内置短路保护、过温关断、过流保护、输入欠压锁定等保护电路。

三、芯片引脚定义及封装信息

表 3.1 芯片 XD3012 引脚功能定义

引脚号	引脚名称	引脚功能
1	MODE	模式转换引脚, MODE 接高电平, 则芯片以 PWM 模式工作, 否则在节能模式工作。
2	EN	使能引脚, 当 EN 为高时芯片工作, 反之芯片不工作, 此引脚不能悬空。

3	VIN	输入电源引脚，连接直流电源，该引脚与地之间需连接大电容
4	SW	开关节点，连接片内两功率管的公共端与片外输出 LC 滤波器
5	FB	反馈引脚，连接芯片内部误差放大器反相输入端，将经片外反馈网络分压后的反馈信号送入系统环路。
6	PG	Power Good 引脚，标志芯片输出是否正常
7	PD	功率地引脚，接片外零电平

XD3012 采用 6 引脚 TDFN 封装，其示意图如图 3.1 所示。

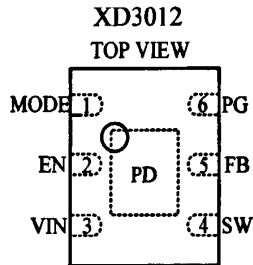


图 3.1 XD3012 的封装示意图

3.1.2 芯片 XD3012 电特性指标设计

1. 最大额定值

芯片 XD3012 关键指标最大额定值如表 3.2 所示。

表 3.2 最大额定值表

名称	绝对最大额定值
输入电源引脚电压	-0.3V ~ +6V
使能引脚电压	-0.3V ~ +6V
开关节点引脚电压	-1V ~ $V_{IN}+0.3V$
其它引脚电压	-0.3V ~ +6V
工作温度范围	-40℃ ~ 85℃
存放温度范围	-60℃ ~ 160℃
结点温度	160℃
焊接温度	260℃

2. 关键电特性指标设计

如无特殊说明，表 3.3 中的数据在下列条件下成立：环境温度 25℃，电源电压 3.6V，SYNC=0V。

表 3.3 XD3012 电特性指标

参数	符号	测试条件	设计要求			单位
			最小	典型	最大	
主开关管导通电阻	$R_{DS(ON)_P}$			180	220	$m\Omega$
续流开关管导通电阻	$R_{DS(ON)_N}$			170	220	$m\Omega$
关断电流	I_{SHUT}	$V_{EN}=0V$		5	8	μA
静态工作电流	I_Q	$V_{EN}=2V,$ $V_{FB}=1.0V$		0.5	0.8	mA
轻载判断门限	I_{LOW}			130		mA
主开关管电流限制	I_{LIM}		1.5	2		A
振荡器频率	f_{OSC1}	$V_{FB}=0.8V$	1.8	2	2.2	MHz
最大占空比	D_{MAX}			100		%
最小导通时间	t_{ON}			45		ns
EN 输入低阈值	V_{ENL}				0.4	V
EN 输入高阈值	V_{ENH}		1.4			V
VIN 欠压锁定阈值	UVLO			2.4		V
VIN 欠压锁定阈值迟滞	UVSD			180		mV
过温关断阈值	T_{SD}			160		$^{\circ}C$

3.2 XD3012 的系统功能设计

一、XD3012 的系统架构框图分析

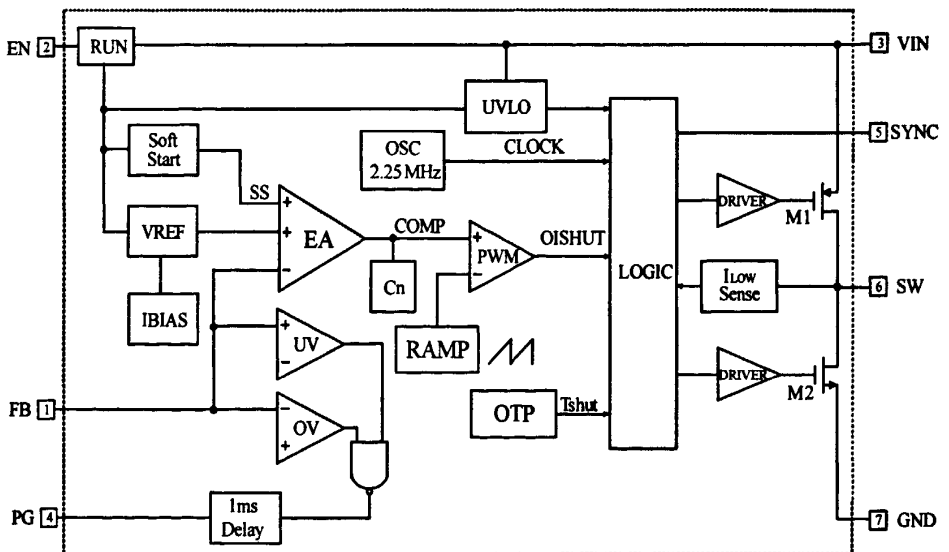


图 3.2 XD3012 的系统架构框图

图 3.2 为 XD3021 的系统架构框图, 根据系统功能的分析, 可将系统分为如下 16 个子模块:

1) 使能控制模块(RUN)

将 EN 引脚的模拟输入电平转换为芯片内部的数字使能信号, 一般使能信号的门限电平设在 1V 左右。

2) 电源欠压检测模块(UVLO)

检测电源电压是否足以支持芯片的正常工作。

3) 基准电压模块(VREF)

产生不随温度、电源变化的电压源, 为芯片内部其余模块提供稳定的高精度电压基准信号, 如系统控制环路中的误差放大器的正相输入端信号。因此, 基准电压的准确和稳定对于系统十分重要, 一旦其出现干扰或偏差, 则系统的输出和整体的偏置电流会受影响, 在设计时应尽量选择电源抑制比大的基准电路, 且在版图布线中也要特别小心。

4) 电流偏置模块(IBIAS)

产生稳定的恒流源, 为芯片内部其余模块提供零温度系数的恒流偏置, 一般通过电压基准连接成 Buffer 结构产生。

5) 软启动模块(Soft Start)

在芯片启动后, 基准电压达到正常工作值前, 软启动电压缓慢上升, 且在误差放大器的正相输入端代替基准电压控制输出缓慢启动, 抑制浪涌电流和输出电压的过冲。

6) 输出过压检测模块(OV)

检测输出是否过压, 当输出过压时控制 Power Good 模块输出低电平, 标志输出异常。

7) 输出欠压检测模块(UV)

检测输出是否欠压, 当输出欠压时控制 Power Good 模块输出低电平, 标志输出异常。

8) 振荡器模块(OSC)

产生一定频率的方波信号作为整个芯片的工作主频。

9) 斜率产生模块(RAMP)

产生频率固定斜坡电压输入 PWM 比较器的反相输入端。

10) 误差放大器模块(EA)

将输出电压的反馈信号与基准电压进行比较, 输出两者的误差放大信号以放大输出电压的变化, 供后级电路处理。

11) 补偿网络(Cn)

通过产生额外的零极点补偿系统相位裕度, 维持系统环路稳定。

12) PWM 比较器(PWM)

比较误差放大器的输出信号和频率固定的斜坡信号，产生开关管控制信号。

13) 逻辑模块(LOGIC)

根据各种控制信号决定开关管的开关动作。

14) 开关管驱动模块(DRIVER)

为开关管提供合适的驱动信号。

15) 过温关断模块(OTP)

防止大负载下过多热量聚集在芯片内，导致芯片器件烧毁。过温检测电路的阈值点设置在 160°C，并且为了避免芯片在过温阈值附近反复启动，该模块设有迟滞功能。

16) 轻载检测模块 (I_{Low} Sense)

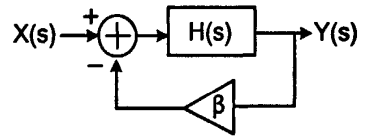
检测功率器件的输出电流，在其小于所设定的阈值时，输出控制信号到逻辑模块，控制芯片进入轻载模式。

3.3 系统稳定性分析

如前面章节所述，DC-DC 系统为闭环系统。同其它所有闭环系统一样，稳定性是确保系统可靠工作的重要指标。图 3.3 为基本闭环反馈系统框图。

该系统的传输函数为^[33]:

$$\frac{Y(s)}{X(s)} = \frac{H(s)}{1 + \beta H(s)} \quad (3-1)$$



其中 $H(s)$ 称为前馈增益， β 为反馈系数。如 图 3.3 基本负反馈系统框图

果 $\beta H(s = j\omega_1) = -1$ ，则系统“增益”将趋于无穷大，即电路在频率 ω_1 产生振荡。此条件可表示为：

$$|\beta H(s = j\omega_1)| = 1 \quad (3-2)$$

$$\angle \beta H(s = j\omega_1) = -180^\circ \quad (3-3)$$

这称为“巴克豪森判据”^[33]。即满足下列两个条件的负反馈系统，可以在某频率点 ω_1 产生振荡：其一，在 ω_1 频率下，环路的相移能够使反馈变为正反馈；其二，环路增益足以使信号建立^[33]。

从上面的分析可以看出对于任何一个闭环系统，系统稳定必须满足三条准^[33]：第一，穿越频率处（开环增益为 0dB，增益曲线过零点）总开环相移小于 180° （不包括负反馈引起的 180° ）；第二，为防止 -2 增益斜率（-40/dec）电路相位的快速变化，系统的总开环增益在穿越频率处的斜率应为 -1；第三，系统应提供所需的相位裕度（在穿越频率处，总相移小于 180° 的角度被称为相位裕度），至少应大

于 45° ，通常 60° 被认为是合适的值。

3.3.1 系统控制环路稳定性分析

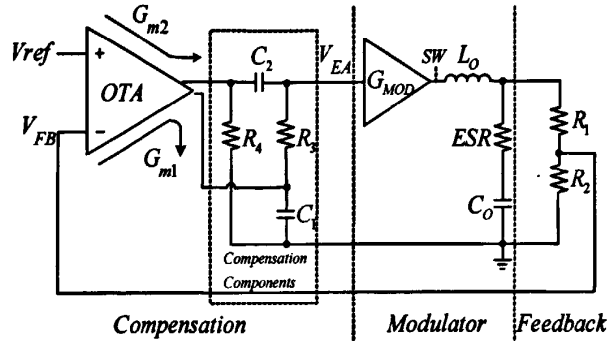


图 3.4 电压模控制降压型 DC-DC 变换器系统的简化结构框图

图 3.4 给出了该电压模控制降压型 DC-DC 变换器系统的简化结构框图。从图中可以看出系统包含一个输出 LC 滤波器^[30]。在考虑输出电容 ESR 的情况下，滤波器的传输函数可以表达为：

$$H_{LC}(s) = \frac{1 + s \cdot ESR \cdot C_o}{1 + s \cdot ESR \cdot C_o + s^2 L_o C_o} \quad (3-4)$$

从传输函数可以看出，调制模块在 $f_{LC} = 1/\sqrt{2\pi L_o C_o}$ 处有两个极点 q_{12} ，这正是输出 LC 滤波器产生的双极点。这个双极点使得系统增益在 f_{LC} 后以 $-40/\text{dec}$ 迅速下降，同时带来了电路相位的快速变化，严重违反了前文提到的稳定性准则。基于电压模 DC-DC 调制器传输函数的这种特点，系统环路必须合理补偿，以提供足够的相位裕度确保 DC-DC 在任何输出电压及负载下均能稳定工作。

3.3.2 传统补偿方法回顾

在多数情况下，电压模 DC-DC 采用传统的 II 类或 III 类补偿方式，其中传统 II 类补偿的原理图如图 3.5 所示。此结构从输入到输出的传输函数可以表达为^{[28][30]}：

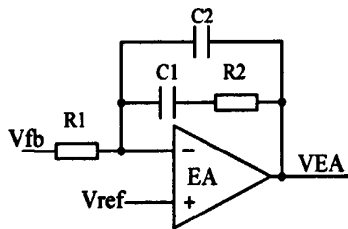


图 3.5 II 类补偿的原理图

$$H(s) = \frac{1}{R_1 C_1} \cdot \frac{s + \frac{1}{R_2 \cdot C_1}}{s \cdot (s + \frac{C_1 + C_2}{R_2 \cdot C_1 \cdot C_2})} \quad (3-5)$$

产生了两个极点 $f_{p1} = \frac{1}{2\pi R_1 C_1}$ ， $f_{p2} = \frac{1}{2\pi R_1 \frac{C_1 + C_2}{R_2 \cdot C_1 \cdot C_2}}$ 和一个零点 $f_{z1} = \frac{1}{2\pi R_2 C_1}$

由于此补偿电路自身只能产生一个零点，为了抵消 LC 滤波器双极点带来的不良影响，这种传统的二类环路补偿就必须依赖由输出电容的等效串联电阻 ESR 产

生的零点,以获得足够的相位裕度使系统稳定。然而,由于系统 LC 滤波器所产生的双极点通常靠近低频,所以应用此种补偿电路的 DC-DC 需要庞大的输出电容以获得精确的电容值和很大的 ESR 值来补偿,故其输出电容通常选择 ESR 值较大的电解电容。相比陶瓷电容而言,这种电容体积庞大且 ESR 的值常随温度变化严重,同时大的 ESR 值又会导致 DC-DC 输出电压纹波较大。

传统 III 类补偿的原理图如图 3.6 所示。此结构从输入到输出的传输函数可以表达为^{[28][30]}:

$$H(s) = \frac{1}{R_1 C_1} \cdot \frac{s + \frac{1}{R_2 \cdot C_1}}{s \cdot (s + \frac{C_1 + C_2}{R_2 \cdot C_1 \cdot C_2})} \quad (3-6)$$

产生了两个极点和两个零点:

$$f_{p1} = \frac{1}{2\pi R_1 C_1}, \quad f_{p2} = \frac{1}{2\pi R_1 \frac{C_1 + C_2}{R_2 \cdot C_1 \cdot C_2}}, \quad f_{z1} = \frac{1}{2\pi R_2 C_1}, \quad f_{z2} = \frac{1}{2\pi (R_2 + R_3) C_3} \quad (3-7)$$

这种补偿电路虽然克服了应用二类环路补偿时 DC-DC 稳定性对输出电容 ESR 值的依赖,但是此种补偿电路不仅复杂,补偿元件多,而且需要在上反馈电阻 R1 两端并联一对电阻电容,这种结构对于输出电压可调的 DC-DC 转换器而言,由于 R1 很难集成在芯片内部,影响与其并联的电阻电容的集成,导致系统应用时消耗了更多的 PCB 面积。

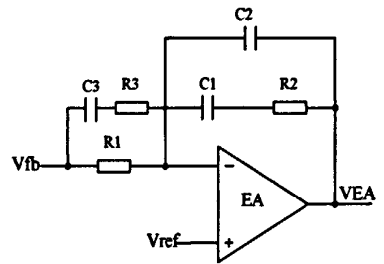


图 3.6 III 类补偿的原理图

3.3.3 可完全集成于片内的频率补偿

针对上述现有环路补偿的 DC-DC 技术的不足,本文提出了一种新颖的电压模 DC-DC 频率补偿电路。通过在内部跨导运放的两条小信号通路中构造阻容网络,此电路能够产生双零点以实现环路高稳定性,有效避免了环路稳定性对输出电容 ESR 的依赖。同时,电路结构简单,易于完全集成,因此有效地减少了外围应用器件数目及印制板面积,并且通过对跨导运放的优化设计进一步提高了环路瞬态响应性能。

1. 稳定性分析

由图 3.4 可以看出,与电流模不同,电压模控制降压型 DC-DC 变换器的闭环系统,整个控制环路仅由一个大的电压反馈环路构成,可分为三个组成部分:调制模块,补偿模块以及反馈网络^{[28][30]}。其各部分传输函数可表示如下:

(1) 调制模块

如图 3.4 所示, 调制模块的输入接补偿模块的输出 V_{EA} 。其传输函数可表示为 [28] [31]。

$$H_1(s) = G_{MOD} \cdot \frac{1 + s \cdot ESR \cdot C_O}{1 + s \cdot ESR \cdot C_O + s^2 L_O C_O} \quad (3-8)$$

$$= \frac{V_{IN}}{\Delta V_{RAMP}} \cdot \frac{1 + s \cdot ESR \cdot C_O}{1 + s \cdot ESR \cdot C_O + s^2 L_O C_O}$$

这里 V_{IN} 表示电源电压, ΔV_{RAMP} 是斜坡电压峰峰值。

(2) 反馈网络

反馈网络由两个反馈电阻组成, 用来设定不同的输出电压。因为反馈网络中没有电容, 因此反馈网络不影响系统的相位裕度, 其传输函数可表达为:

$$H_2(s) = \frac{R_2}{R_1 + R_2} \quad (3-9)$$

(3) 补偿模块

如图 3.4 所示, 本文所提出的频率补偿电路由跨导放大器和补偿元件 R_3, R_4, C_1 和 C_2 组成。因为跨导放大器有两条小信号放大通路, 故采用电路叠加法。图 3.7 显示了所述补偿电路的等效小信号模型。 G_{m1} 、 G_{m2} 分别表示两条小信号放大通路的跨导, R_{out} 表示第一条小信号放大通路的输出阻抗。

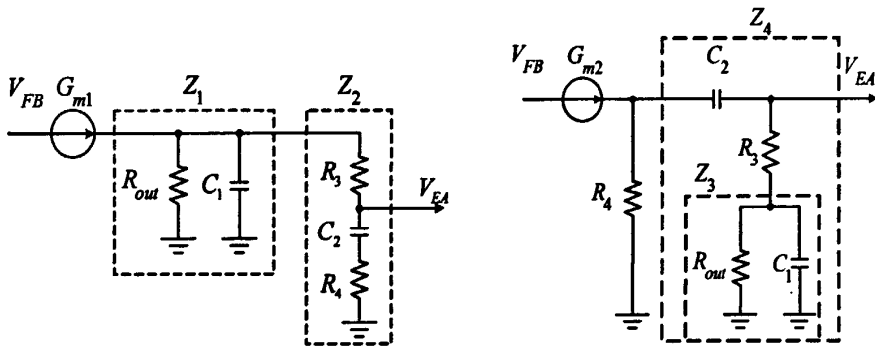


图 3.7 (a) 通路 1 等效小信号电路

图 3.7 (b) 通路 2 等效小信号电路

首先考虑通路 1 单独工作, 断开通路 2。通路 1 的等效小信号电路如图 3.7(a) 所示, 通路 1 的传输函数为:

$$H_{3_1}(s) = G_{m1} \cdot (Z_1 \parallel Z_2) \cdot \frac{(R_4 + 1/sC_2)}{Z_2}$$

$$= G_{m1} \cdot R_{out} \cdot \frac{1 + sR_4C_2}{s^2 R_{out} (R_3 + R_4) C_1 C_2 + s [R_{out} (C_1 + C_2) + R_3 C_2 + R_4 C_2] + 1} \quad (3-10)$$

如果 $C_1 \gg C_2$,

$$H_{3_1}(s) \approx G_{m1} \cdot R_{out} \cdot \frac{1 + sR_4C_2}{s^2 R_{out} (R_3 + R_4) C_1 C_2 + s [R_{out} C_1 + (R_3 + R_4) C_2] + 1} \quad (3-11)$$

其次考虑通路 2 单独工作，断开通路 1。通路 2 的等效小信号电路如图 3.6(b) 所示，通路 2 的传输函数为：

$$\begin{aligned} H_{3_2}(s) &= G_{m2} \cdot (R_4 \parallel Z_4) \cdot \frac{R_3 + Z_3}{Z_4} \\ &= G_{m2} R_4 C_2 \cdot \frac{s(sR_3 R_{out} C_1 + R_{out} + R_3)}{s^2 R_{out} (R_3 + R_4) C_1 C_2 + s(R_{out} C_1 + R_{out} C_2 + R_3 C_2 + R_4 C_2) + 1} \end{aligned} \quad (3-12)$$

如果 $C_1 \gg C_2$,

$$H_{3_2}(s) \approx G_{m2} R_4 C_2 \cdot \frac{s(sR_3 R_{out} C_1 + R_{out} + R_3)}{s^2 R_{out} (R_3 + R_4) C_1 C_2 + s [R_{out} C_1 + (R_3 + R_4) C_2] + 1} \quad (3-13)$$

从式(3-11)、(3-13)可得补偿模块的传输函数为：

$$\begin{aligned} H_3(s) &= H_{3_1}(s) + H_{3_2}(s) \\ &= \frac{s^2 G_{m2} R_{out} R_3 R_4 C_1 C_2 + s R_4 C_2 [R_{out} (G_{m1} + G_{m2}) + R_3 G_{m2}] + G_{m1} R_{out}}{s^2 R_{out} (R_3 + R_4) C_1 C_2 + s [R_{out} C_1 + (R_3 + R_4) C_2] + 1} \end{aligned} \quad (3-14)$$

从式(3-14)可以看出本文提出的补偿方法产生了两个零点和两个极点：

$$Z_1 = \frac{R_{out} (G_{m1} + G_{m2}) + R_3 G_{m2}}{G_{m2} R_{out} R_3 C_1}, \quad Z_2 = \frac{G_{m1} R_{out}}{R_4 C_2 [R_{out} (G_{m1} + G_{m2}) + R_3 G_{m2}]} \quad (3-15)$$

$$P_1 = \frac{1}{2\pi R_{out} C_1}, \quad P_2 = \frac{1}{2\pi (R_3 + R_4) C_2} \quad (3-16)$$

如图 3.8 所示，这两个零点可以产生 180° 的相位提升，足以抵消输出滤波器双极点产生的不良影响^[28]。

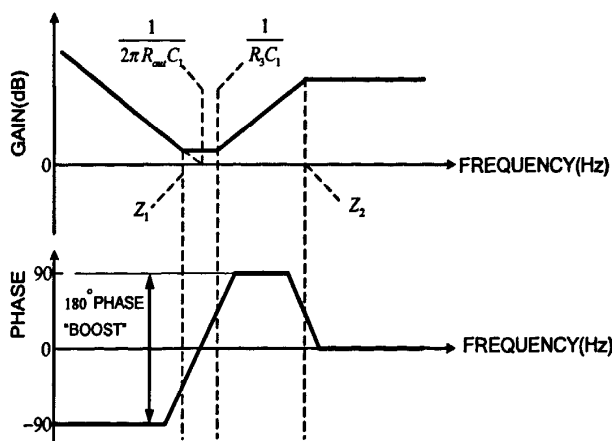


图 3.8 片内补偿网络增益及相位波特图

2. 电路设计

图 3.9 显示了本文所提出的补偿方法的晶体管级电路图。双通路 OTA 由 M1~M13, R1 和 R2 组成，而 C1, C2, R3 和 R4 对应图 3.4 中的补偿网络。其中

M3~M6, R1 和 R2 构成 OTA 的第一级放大电路, 第二级放大电路包括两条小信号通路。通路 1 由 M7~M10 组成, 通路 2 由 M11~M13 组成。跨导 G_{m1} , G_{m2} 和输出阻抗 R_{out} 可表达如下:

$$G_{m1} = g_{m3}g_{m7}(r_{o5} \parallel R_1) \frac{(W/L)_{M10}}{(W/L)_{M9}}, \quad G_{m2} = \frac{1}{2} g_{m3}g_{m11}(r_{o5} \parallel R_1) \frac{(W/L)_{M13}}{(W/L)_{M12}}, \quad R_{out} = r_{o8} \quad (3-17)$$

其中 r_{o5} 和 r_{o8} 分别表示 M5 和 M8 的沟道电阻, 可以得到它们的表达式如下:

$$r_{o5} = \frac{2}{\lambda I_{BIAS}}, \quad r_{o8} = \frac{2(W/L)_{M9}}{\lambda K(V_{GS7} - V_{TH7})^2 (W/L)_{M7} (W/L)_{M10}} \quad (3-18)$$

跨导 g_{m3} 和 g_{m7} 可表达如下:

$$g_{m3} = \sqrt{K(W/L)_{M3} I_{BIAS}}, \quad g_{m7} = K(W/L)_{M7} (V_{GS7} - V_{TH7}) \quad (3-19)$$

其中 λ 是沟道长度调制系数。从零极点的表达式可以看出, 减小 C_2 , R_3 和 R_4 不但会使 P_2 向高频移动也会使两个零点向高频移动。然而, 增加 G_{m2} 和 C_1 将使两个零点向低频移动而使极点向高频移动。

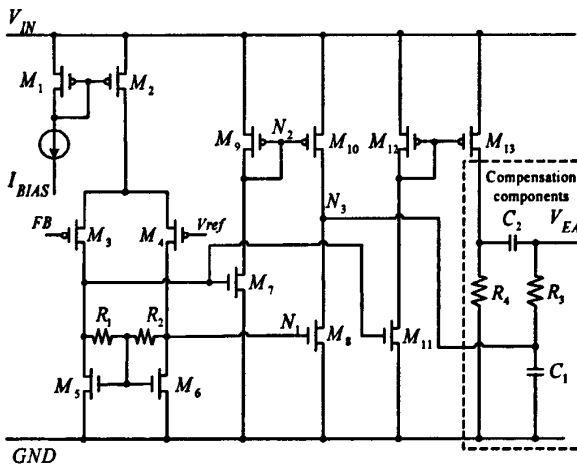


图 3.9 EA 及补偿网络晶体管级电路图

图 3.10 是 DC-DC 转换器的波特图。图中分别绘制了调制模块, 补偿模块, 反馈网络以及系统整体的增益曲线。从图中可以看出, 变换器增益是调制模块, 补偿模块以及反馈网络增益之和。因为零极点的位置均由片内补偿元件决定 (与输出电容 ESR 无关), 故设计者可以灵活的设置

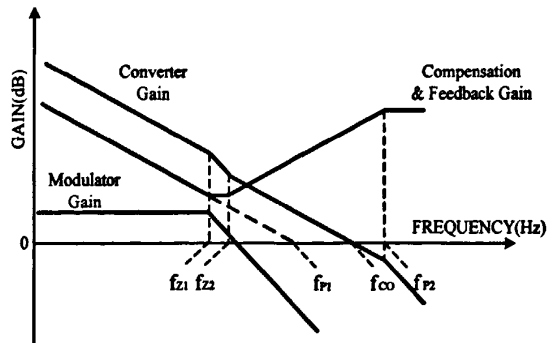


图 3.10 DC/DC 转换器的波特图

CD 段曲线的频域, 以使整个系统在理想的带宽处以 -1 斜率穿越。根据采样定理, 为保证系统稳定, 穿越频率 f_{co} 必须小于开关频率的 1/2, 但实际上, 为避免开关

纹波对输出的干扰通常将 f_{CO} 选在开关频率的 1/10 处^[34]。同时为了使输出电压纹波较小, 输出电容一般选用 4.7 μ F~22 μ F 的陶瓷电容。

3. 仿真结果

为验证补偿性能, 基于 0.5 μ m CMOS 工艺, 运用 Hspice 对芯片 XD3012 的控制环路进行了仿真验证。图 3.11(a)所示是不同 ESR 值下, 补偿后系统的开环响应的仿真结果。当 ESR=1m Ω 时, 相位裕度是 61.6° 并随 ESR 值的增加而增加。图 3.10 (b)显示了 V_{IN} 分别为 2.7V, 3.6V 和 5.5V 时, 系统稳定性的仿真结果。结果显示补偿后的系统在这三种情况下均达到 60° 的相位裕度, 交越频率 120KHz。

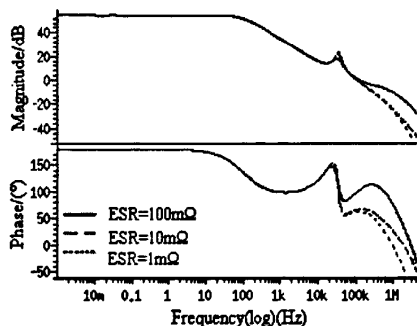


图 3.11 (a) 不同 ESR 系统开环仿真结果

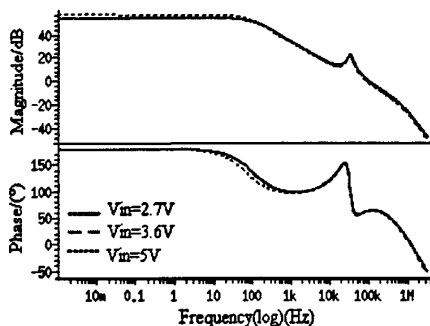


图 3.11 (b) 不同输入系统开环仿真结果

3.4 芯片 XD3012 轻载高效率实现

相对于传统的线性稳压器, 开关型稳压器最大的优越性在于它极高的效率。随着各类电池供电的便携式电子产品的广泛应用, 电源管理类芯片的效率在很大程度上决定了电子产品的待机时间, 所以高效率的设计在近几年已成为电源管理类产品研究热点之一。

转换器的效率定义为输出功率 P_{OUT} 与输入功率 P_{IN} 的比值, 可表示如下^{[5][18]}:

$$\eta = \frac{P_{OUT}}{P_{IN}} \cdot 100\% = \frac{P_{OUT}}{P_{OUT} + P_{LOSS}} \cdot 100\% \quad (3-20)$$

其中 P_{LOSS} 代表总的功率损耗。理想状态下 DC-DC 转换器的开关器件能够瞬时的导通和截止, 不存在中间状态; 并且在开关导通时, 其上电压为零, 而当开关截止时, 其上电流为零, 故无论转换器工作在哪个状态, 开关器件均不消耗功率。同时, 理想状态时外围的电感和电容均不包含阻性元件, 故外围器件也不消耗功率。

但实际情况是, 开关既不可能瞬间地导通和截止, 也不可能在导通或截止时, 使导通电压或关断电流完全为零, 同时由于外围的电感电容器件均包含阻性元件, 所以在实际工作时, 开关器件和外围滤波器件均会产生功率损耗。一般情况下, 可将转换器的损耗分为三个部分, 即开关损耗、导通损耗和静态损耗。

3.4.1 芯片 XD3012 主要功耗分析

1. 开关损耗

在实际情况下，转换器的功率器件不能瞬时地导通与截止，故在每个工作周期内，由于驱动功率器件导通与关断而产生的损耗称为开关损耗。该损耗主要由功率器件的栅极寄生电容充放电引起。可以表示为：

$$P_{Gate} = V_{IN} Q_{GATE} f_{SW} \quad (3-21)$$

式(3-21)中的 Q_{GATE} 是功率器件由于状态切换而对栅极寄生电容充放电消耗的总电荷； f_{SW} 为功率管开关频率。设栅极等效电容为 C_{GATE} （包括栅氧化层电容 C_{ox} ，栅源交叠电容 C_{gs} ，栅漏交叠电容 C_{gd} 等），由于 Q_{GATE} 可以进一步表示为电压与电容的乘积，因此有：

$$P_{Gate} = V_{IN}^2 C_{GATE} f_{SW} \quad (3-22)$$

2. 导通损耗

在实际情况下，转换器的功率器件在导通时等效电阻并不为零，同时输出滤波器件（如电感的非零电阻 DCR 和电容的等效串联电阻 ESR）本身也含有寄生阻性元件，故由于电流流过这些阻性元件产生的能量损耗称为导通损耗。通常阻性元件产生的损耗可表示为：

$$P_C = I_{rms}^2 R \quad (3-23)$$

其中 I_{rms} 代表流过阻性元件的均方根电流。

a. 功率管导通电阻损耗

功率管的导通电阻由功率管导通时的沟道电阻、铝线的寄生电阻和 Bonding 线的金属电阻三部分组成。其中导通时的功率管可认为工作在深线性区，其导通阻抗由 W/L 和栅源电压决定，所以在一定的应用下，功率器件的面积决定了其导通损耗。铝线电阻和 Bonding 线的寄生电阻大小分别由版图布局、Bonding 线长度以及工艺决定。

功率管沟道电阻上的损耗可以表示为：

$$P_{on} = I_{ds(rms)}^2 R_{ds(on)} \quad (3-24)$$

在 CCM 模式下，主功率管 M1、续流功率管 M2 的导通均方根电流平方项分别为：

$$I_{ds(rms)(MH)}^2 = I_{rms(DC)}^2 + I_{rms(AC)}^2 = DI_o^2 + \frac{1}{12} D \Delta I_L^2 \quad (3-25)$$

$$I_{ds(rms)(ML)}^2 = I_{rms(DC)}^2 + I_{rms(AC)}^2 = (1-D)I_o^2 + \frac{1}{12} (1-D) \Delta I_L^2 \quad (3-26)$$

其中 I_o 为直流负载电流, ΔI_L 为电感电流峰峰值, D 为占空比。

在 DCM 模式下, 主功率管 M1、续流功率管 M2 的导通均方根电流平方项分别为:

$$I_{ds(rms)(MH)}^2 = I_{rms(DC)}^2 + I_{rms(AC)}^2 = \frac{1}{3}D_1 I_{peak}^2 \quad (3-27)$$

$$I_{ds(rms)(ML)}^2 = I_{rms(DC)}^2 + I_{rms(AC)}^2 = \frac{1}{3}D_2 I_{peak}^2 \quad (3-28)$$

其中 D_1 为充电时间即 M1 导通的时间与周期之比, D_2 为续流时间即 M2 导通的时间与周期之比, I_{peak} 为电感的峰值电流。

b. 电感 DCR 损耗

实际的电感模型通常用理想电感与非零电阻(DCR)串联表示。由 DCR 产生的损耗可表示为:

$$P_{DCR} = I_{(rms)}^2 R_{DCR} \quad (3-29)$$

在连续与不连续模式下, 流过电感的均方根电流可分别表示为:

$$I_{rms(CCM)}^2 = I_o^2 + \frac{1}{12} \Delta I_L^2 \quad (3-30)$$

$$I_{rms(DCM)}^2 = \frac{1}{3} (D_1 + D_2) I_{peak}^2 \quad (3-31)$$

根据式(3-29)、(3-30)和(3-31)可以分别得到电感 DCR 在 CCM 与 DCM 下功耗的表达式:

$$P_{DCR_CCM} = (I_o^2 + \frac{1}{12} \Delta I_L^2) R_{DCR} \quad (3-32)$$

$$P_{DCR_DCM} = \frac{1}{3} (D_1 + D_2) I_{peak}^2 R_{DCR} \quad (3-33)$$

c. 输出电容 ESR 损耗

实际的电容模型通常用理想电容与等效串联电阻(ESR)表示。电容的电流即电感电流与负载电流之差引起。一般情况下这个损耗很小, 通常可忽略。

3. 静态损耗

静态损耗由于芯片内部各模拟模块消耗电流引起的。可以表示为:

$$P_Q = I_Q V_{IN} \quad (3-34)$$

其中, I_Q 表示芯片的静态电流。可见, 静态损耗与负载电流无关, 它随着电源电压的升高而增大。

综合以上对三种损耗的分析, 可以看出在重载时, 导通损耗占主要地位, 在轻载时, 系统的损耗主要由开关损耗和静态损耗决定, 可以通过降低开关频率和

芯片静态电流来降低芯片损耗，提高轻载效率。

3.4.2 芯片 XD3012 轻载高效率实现

在便携式应用中，DC-DC 在轻负载下效率的高低很大程度上决定了便携式产品系统的待机时间。因此，在最近几年，低功耗、高效率的设计成为了众多便携式应用的研究热点之一。

如前所述，DC-DC 转换器的功耗一般由导通损耗、开关损耗以及芯片内部模拟电路的静态损耗三部分组成。其中导通损耗主要是电流流过功率管的导通电阻所消耗的能量，随芯片负载电流的增大而增大；开关损耗是在每个工作周期内，由于驱动功率管栅电容充放电而产生的动态损耗；静态损耗是芯片内部模拟电路在工作时的消耗；可见，开关损耗和静态损耗均与芯片负载电流大小无关。所以，芯片在重载时，导通损耗是主要损耗，而在轻载时，开关损耗和静态损耗构成了系统的主要损耗。由于便携式设备待机时的效率主要取决于 DC-DC 在轻负载状况下的功耗，提高 DC-DC 在轻负载时的效率，即可有效延长便携式设备的电池使用时间。

1. 整体分析

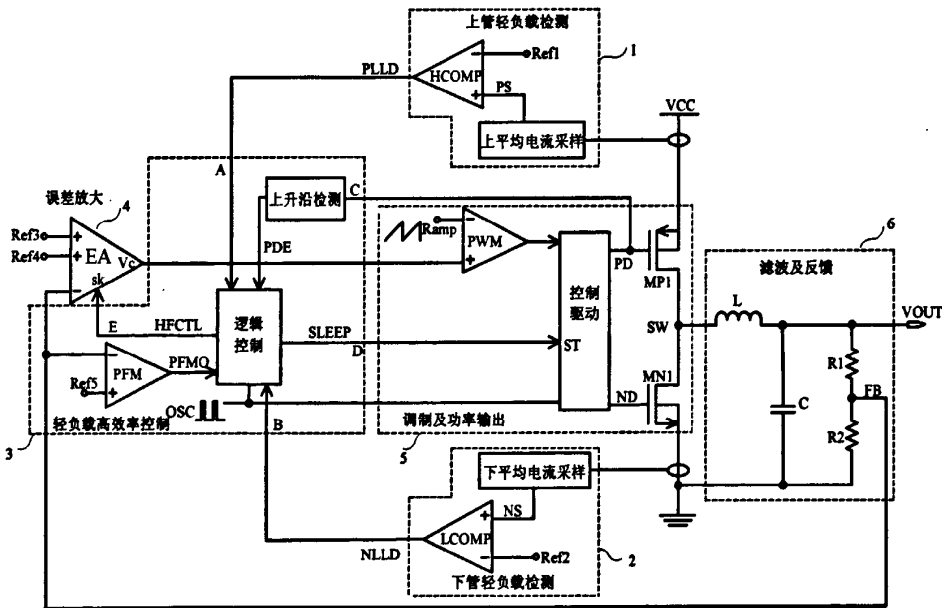


图 3.12 轻负载高效率 DC-DC 模块结构图

传统脉冲宽度调制模式 PWM 控制的 DC-DC 降压型转换器的系统框图如图 2.6 所示，该转换器通过 PWM 比较器产生功率 MOS 管的栅端控制信号，工作频率恒定，虽然可在中等负载到大负载时实现高效率，但在轻负载情况下，由于 PWM 控制模式的工作频率固定不变，与频率相关的开关损耗并没有随着负载的减小而减小，且芯片内部各模拟电路一直工作，静态损耗也没有减小，因此导致整个 DC-DC 转换器的轻载效率极低，在应用时缩短了便携式电子设备的电池使用时间。

为了解决传统 PWM 控制在轻负载状况下功耗的降低的问题, XD3012 采用了一种新颖的控制模式, 轻载高效率的实现架构如图 3.12 所示。专门为 DC-DC 系统增加一个轻载工作模式, 在此控制模式中, 系统将在正常工作状态与休眠状态下来回切换。对于工作在休眠模式下的系统, 芯片内部大多数模拟模块如振荡器, PWM 比较器, 部分误差放大器等关断, 系统的静态电流极低, 由于开关管也不再导通, 导通损耗为零, 开关频率下降, 所以系统在轻载时可以达到极高的效率。

2. 具体工作原理

参照图 3.12, 本文所采用的控制系统包括: 上管轻载检测器 1、下管轻载检测器 2、轻载高效率控制器 3、误差放大器 4、调制及功率输出器 5 和滤波及反馈器 6。其中, 上管轻载检测器 1 通过上平均电流采样单元对流过功率 MOS 管 MP1 的平均电流进行采样, 再将采样得到的电流信号转化为采样电压信号 PS; 然后通过上比较单元 HCOMP 将这个采样电压 PS 与固定基准电压 Ref1 比较; 由于该采样电压信号 PS 均随着负载电流的增大而减小, 故当负载电流减小到一定值时, 采样电压 PS 将高于基准电压 Ref1, 上管轻载判断信号 PLLD 由逻辑低电平变为逻辑高电平, 即上管轻载判断信号 PLLD 有效。下管轻载检测器 2 的工作原理与上管轻载检测器 1 的工作原理相同, 其输出下管轻载判断信号 NLLD 也是通过比较采样电压信号 NS 与固定基准电压 Ref2 得到的, 即当采样电压 NS 高于基准电压 Ref2 时, 下管轻载判断信号 NLLD 由逻辑低电平变为逻辑高电平, 此时下管轻载判断信号 NLLD 有效。

由于当 DC-DC 转换装置以小于 20% 的小占空比工作时, 上功率管 MP1 的导通时间很短, 使上平均电流采样单元无法对流过功率管 MP1 的平均电流进行正确采样, 导致上管轻载检测器 1 输出的上管轻载判断信号 PLLD 不能及时切换到有效状态, 即上管轻载检测器 1 检测失误; 反之, 当 DC-DC 转换装置以超过 80% 的大占空比工作时, 下功率管 MN1 的导通时间很短, 使下平均电流采样单元无法对流过下功率管 MN1 的平均电流进行正确采样, 导致下管轻载检测器 2 输出的下管轻载判断信号 NLLD 不能及时切换到有效状态, 即下管轻载检测器 2 检测失误, 所以此控制机制使上、下两个轻载检测器同时工作, 只要上、下两个轻载检测器的输出信号有一个为有效状态, 则认为 DC-DC 转换装置的负载电流属于轻负载电流, 保证了轻载检测器在 DC-DC 转换装置工作于各种工作占空比时, 均能准确判断出轻负载电流。

为提高 DC-DC 转换装置的轻负载效率, 此控制机制具有轻载工作模式。上管轻载判断信号 PLLD、下管轻载判断信号 NLLD、上升沿检测单元的输出信号 PDE 和 PFM 比较器的输出信号 PFMO 同时接入到轻载高效率控制器 3 中的逻辑控制单元; 当上管轻载判断信号 PLLD 或下管轻载判断信号 NLLD 有效时, 逻辑控制单元通过其中的计数模块对上升沿检测单元的输出信号 PDE 计数; 当连续计数满 2N

时, 计数模块输出 Light 信号为逻辑高电平, DC-DC 转换装置进入轻载工作模式; 反之当上管轻载判断信号 PLLD 和下管轻载判断信号 NLLD 同时无效, 并且计数模块对信号 PDE 连续计数个数满 N 时, 计数模块输出 Light 信号为逻辑低电平, DC-DC 转换装置退出轻载工作模式, N 为任意正整数。

当 DC-DC 转换装置工作于轻负载模式时, 逻辑控制单元通过休眠控制模块输出基准切换信号 HFCTL 到误差放大器 4, 此时, 基准切换信号 HFCTL 为逻辑高电平, 控制误差放大器 4 的有效正相输入端从其第一正相输入端切换到第二正相输入端, 同时通过计数模块对上升沿检测单元的输出信号 PDE 计数, 当计数值达到 8 后, 检测上、下管轻载判断信号 PLLD 和 NLLD, 若这两个轻载判断信号的其中之一变为有效, 则休眠控制模块输出的休眠信号 SLEEP 转为逻辑高电平, 即休眠信号有效, 控制整个 DC-DC 转换装置进入休眠状态, 此时, 大部分的工作电路被关闭, 整个转换装置的静态电流随之下降到正常工作时的十分之一, 两功率管均截止, 故转换器的静态损耗大幅下降, 开关损耗为零, 使 DC-DC 转换装置在休眠状态下的整体损耗很小, 同时基准切换信号 HFCTL 切换为逻辑低电平, 控制误差放大器 4 的有效正相输入端复位到第一正相输入端。

由于 DC-DC 转换装置工作于休眠状态时, 上、下两个功率管均截止, 导致 DC-DC 转换装置的输出电压 V_{OUT} 下降, 下降幅度记为 V_f , 滤波及反馈器 6 的输出信号 FB 也随之下降。当 FB 的值低于 PFM 比较单元的正相输入端电压 $Ref5$ 时, PFM 比较单元的输出信号 PFMO 由逻辑低电平切换为逻辑高电平, 控制休眠信号 SLEEP 切换为逻辑低电平, 即休眠信号无效, DC-DC 转换装置退出休眠状态, 此时所有电路恢复工作, 上、下功率管 MP1、MN1 交替导通, 并且, 误差放大器 4 的有效正相输入端重新切换为第二正相输入端, 由于第二正相输入端所接的基准电压 $Ref4$ 高于其第一正相输入端所接的基准电压 $Ref3$, DC-DC 转换装置的输出电压 V_{OUT} 在 DC-DC 转换装置退出休眠模式后将上升一定幅度, 记为 V_r , 通过调节基准电压 $Ref4$ 与 $Ref3$ 的差值, 可以使此上升幅度 V_r , 正好抵消输出电压 V_{OUT} 在休眠状态时下降的幅度 V_f , 从而使轻负载时输出电压 V_{OUT} 的平均值维持恒定。

可见, 此控制机制的轻载工作模式使 DC-DC 转换装置在工作与休眠两种状态下交替工作, 利用休眠状态下转换装置极低的功率损耗大大提高了整个转换装置在轻载工作模式时的效率。

3. 仿真结果

为验证轻载工作性能，基于 $0.5\mu\text{m}$ CMOS 工艺，运用 Hspice 对芯片 XD3012 的轻载工作情况进行了仿真验证。图 3.13 所示是工作于轻负载下的系统对应 50mA 负载电流的仿真波形图。可以看出，系统根据负载电流大小在工作与休眠两状态间来回切换，在连续工作几个 PWM 周期后能够自动切换进入休眠状态。根据能量守恒原理，此时电感电流的平均值仍然等于负载电流值，所以休眠时间随负载电流的增大而减小。

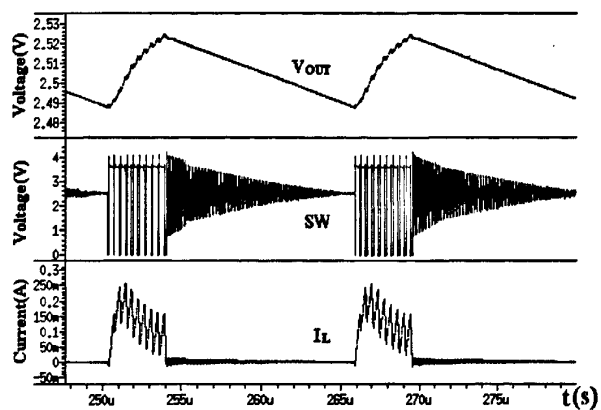


图 3.13 XD3012 轻负载工作波形图

第四章 芯片 XD3012 关键子模块电路的设计

本章根据 XD3012 系统功能和电特性指标的要求, 对系统关键子模块电路的设计思想进行了详细的理论分析并用 Hspice 在 $0.5\mu\text{m}$ CMOS 工艺下进行了仿真验证。

4.1 带隙基准电压源设计

一、功能描述

基准电压源是许多模拟电路和数模混合集成电路中必不可少的单元, 系统的正常工作及稳定的性能都离不开独立于温度和电源变化的稳定的基准电压, 尤其对于电源管理类电路, 因为系统的输出和基准电压成比例, 所以基准电压的精度在很大程度上决定了输出电压的精确程度。

二、设计原理

带隙基准电压源的设计原理是根据硅材料的带隙电压与电源和温度无关的特性, 通过将两个具有相反温度系数的电压进行线性组合来得到零温度系数电压^[35], 同时如果所得到的基准与温度无关, 那么通常它也与工艺无关^[33]。对于正、负温度系数电压的选择, 由于在半导体工艺的各种不同器件参数中, BJT 管的特性参数被证实具有最好的重复性, 并且具有能提供正温度系数和负温度系数的严格定义的量, 所以一般采用 BJT 管的 B-E 结, 产生负温度特性电压, 正温度系数电压由两个工作在不同电流密度下的 BJT 管 B-E 结电压的差值产生^{[36][37]}。

1. 负温度系数

对于 BJT 管, 其集电极电流 I_C 可以表示为:

$$I_C = I_S \exp(V_{BE} / V_T) \quad (4-1)$$

其中 V_T 是热电压, 可写为: kT/q , I_S 是反向饱和电流, 正比于 $\mu k T n_i^2$, 其中 μ 为少数载流子迁移率, k 为波尔兹曼常数, T 为绝对温度, n_i 为硅的本征载流子浓度。故 BJT 的 B-E 结电压可以表示为:

$$V_{BE} = V_T \ln(I_C / I_S) \quad (4-2)$$

式(4-2)对温度 T 的取倒数可得:

$$\frac{\partial V_{BE}}{\partial T} = \frac{\partial V_T}{\partial T} \ln \frac{I_C}{I_S} - \frac{V_T}{I_S} \frac{\partial I_S}{\partial T} \quad (4-3)$$

因为反相饱和电流 I_S 可以表示为:

$$I_s = bT^{4+m} \exp \frac{-E_g}{kT} \quad (4-4)$$

其中 b 为一个比例系数, $m \approx -3/2$, $E_g \approx 1.12eV$ 为硅的带隙能量。故可得:

$$\frac{\partial I_s}{\partial T} = b(4+m)T^{3+m} \exp \frac{-E_g}{kT} + bT^{4+m} \left(\exp \frac{-E_g}{kT} \right) \left(\frac{E_g}{kT^2} \right) \quad (4-5)$$

将式(4-5)代入式(4-3)得:

$$\begin{aligned} \frac{\partial V_{BE}}{\partial T} &= \frac{V_T}{T} \ln \frac{I_C}{I_s} - (4+m) \frac{V_T}{T} - \frac{E_g}{kT^2} V_T \\ &= \frac{V_{BE} - (4+m)V_T - E_g/q}{T} \end{aligned} \quad (4-6)$$

式(4-6)给出了在给定温度 T 下基极-发射极电压负温度系数的表达式, 从该式可以看出, B-E 结的温度系数与其本身的大小和温度有关。

2. 正温度系数

两个工作在不同电流密度下的 BJT 管, 它们的 B-E 结电压差值, 即与绝对温度成正比。 ΔV_{BE} 的典型产生电路如图 4.1 所示, MOS 管 M0~M2 的宽长比相同, 导致流过两晶体管的集电极电流相同, 设晶体管 Q1 与晶体管 Q2 的发射结面积比为 $1:n$, 则晶体管 Q1 与晶体管 Q2 的 V_{BE} 之差为:

$$\begin{aligned} \Delta V_{BE} &= V_{BE1} - V_{BE2} \\ &= V_T \ln \frac{I_o}{I_s} - V_T \ln \frac{I_o}{nI_s} \\ &= V_T \ln n \end{aligned} \quad (4-7)$$

式(4-7)对温度 T 的取倒数可得:

$$\frac{\partial \Delta V_{BE}}{\partial T} = \frac{k}{q} \ln n \quad (4-8)$$

由式(4-8)可以看出 ΔV_{BE} 为正温度系数, 且此温度系数与温度无关。

3. 基准产生电路

如前所述, 与温度无关的基准电压源是通过按一定比例叠加正负温度系数电压得到的, 其典型架构如图 4.2 所示。其中, 运算放大器构成负反馈维持 X、Y 两点电压相等, 则 R1 两端的电压就是 ΔV_{BE} , 流过 R1 的电流为 $V_T \ln(n)/R_1$ 。可以得到基准输出电压为:

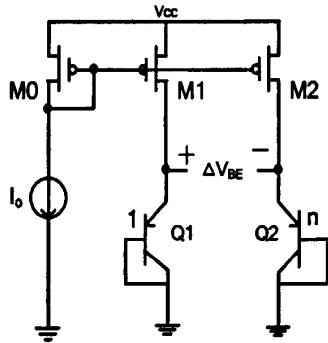


图 4.1 PTAT 电压产生电路

$$V_{OUT} = V_{BE2} + (V_T \ln n) \left(1 + \frac{R_2}{R_1} \right) \quad (4-9)$$

合理调节电阻的比率，使输出电压中的正、负温度系数刚好抵消，就可以在输出端得到具有零温度系数的基准电压。

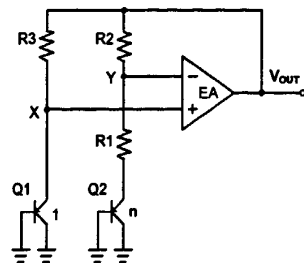


图 4.2 带隙基准等效原理图

三、电路设计

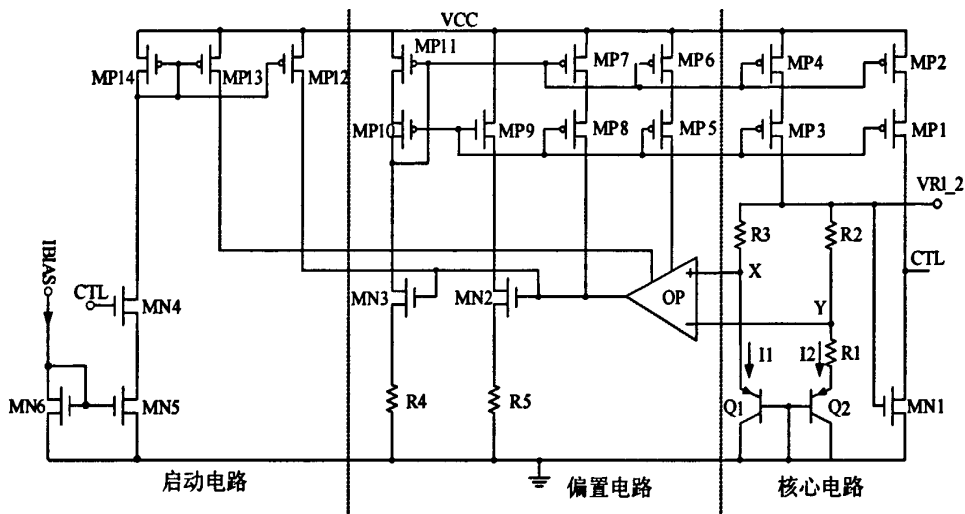


图 4.3 基准模块晶体管级电路图

图 4.3 显示了带隙基准模块的晶体管级电路图。此带隙基准电压源的设计采用了自偏置的基准结构，即除启动电路外，基准电压不需要外界提供任何偏置电流。如图所示，该电路可分为启动电路、偏置电路和核心电路三部分。其中运放 OP、电阻 R1~R3、BJT 管 Q1 和 Q2 构成了基准的核心产生电路，运放 OP 维持 X、Y 两点电压相等，R1 两端的电压为正温度系数电压 ΔV_{BE} ，输出 VR1_2 的表达式与式 (4-9) 相同。PMOS 管 MP1~MP11 组成的有源电流镜为核心电路提供偏置电流。

具体的反馈调节原理为：当输出电压 VR1_2 受到扰动升高时，由于 Q2 的发射极面积是 Q1 的 24 倍，所以电压在 Y 点的变动大于电压在 X 点的变动，致使 Y 点电压略高于 X 点电压。由于 Y 点是运放 OP 的反相输入端，故 OP 的输出下降，导致 NMOS 管 MN2、MN3 的栅极电压下降，镜像电流减小，Q1 和 Q2 的集电极电流也减小，故 VR1_2 的电压降低。类似的，当 VR1_2 电压降低时，反馈环路同样可以强制其升高，使 VR1_2 始终稳定在一个平衡点上。

由于此基准的闭合环路中存在“简并”偏置点，即存在一个环路电流为零的稳定工作状态，所以必须引入启动电路使其摆脱“简并”偏置点。启动电路的工作原理如下：环路开始启动时，由于基准电压 VR1_2 为低，此时 NMOS 管 MN1 截止，CTL 为逻辑高电平，使 MN4 导通，故 IBIAS 为基准环路提供启动电流。当

基准环路稳定、电压基准 VR1_2 维持在 1.2V 时, NMOS 管 MN1 导通使 CTL 变为逻辑低电平, MN8 关断阻止 IBIAS 继续为基准环路提供偏置电流, 基准环路启动结束。

四、仿真结果

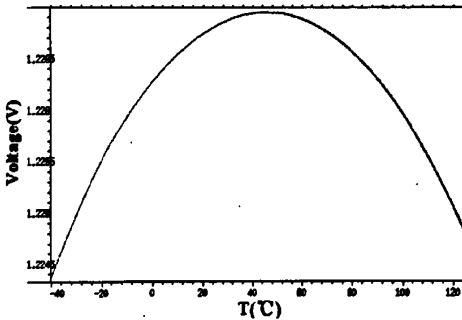


图 4.4 (a)基准电压温度特性图

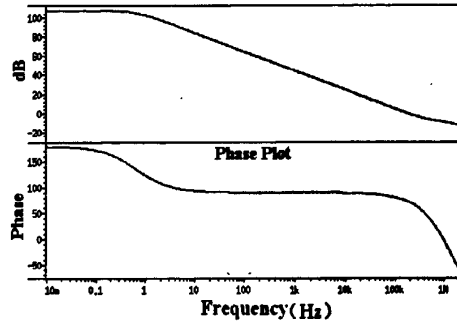


图 4.4 (b)基准电压开环响应波特图

图 4.4 展示了基准模块的仿真特性曲线。其中图 4.4(a)为 1.2V 基准电压在 -40℃~125℃ 范围内, 随温度的变化特性。从图中可见, 基准电压在全温范围内, 约变化 2mV, 其温度系数为 $10.1 \text{ ppm}/^\circ\text{C}$ 。表明基准电压随温度的变化较为理想。图 4.4(b)为基准环路的开环响应波特图。从图中可见, 基准模块单位增益带宽约为 100KHz, 其相位裕度大于 60° , 表明该模块稳定性满足指标要求。

4.2 振荡器模块设计

一、功能描述

对于 PWM 控制的 DC-DC, 其工作周期固定, 需要芯片本身能够提供精确的主频。振荡器模块产生精确地时钟信号, 作为整个系统的主频。

二、设计原理^[38]

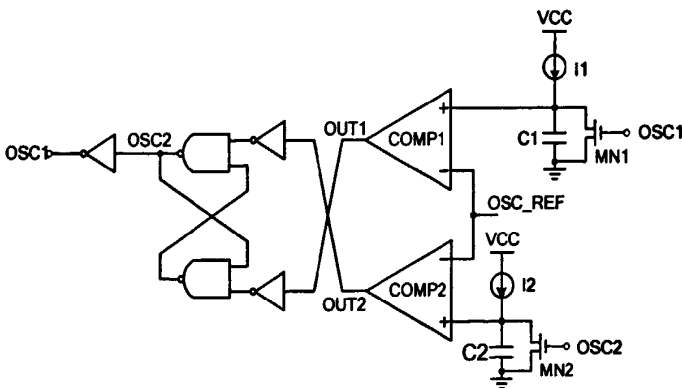


图 4.5 振荡器模块等效原理图

图 4.5 所示是振荡器模块的等效原理图。此模块根据对电容 C1、C2 恒流充电放电的原理在两比较器的输出端产生高低交错的数字信号，再经触发器整形形成 OSC 震荡时钟信号，图中的 OSC_REF 为基准电压信号。

振荡器在初始状态下，电容 C1 两端电压为高电平，而电容 C2 两端电压为低电平，故比较器 COMP1 的输出 OUT1 为逻辑 1，比较器 COMP2 的输出 OUT2 为逻辑 0。经触发器后信号 OSC1 为逻辑 1，OSC2 为逻辑 0。此时 NMOS 管 MN1 导通，MN2 截止，电容 C1 放电，C2 充电，故 C1 两端电压在很快降低，C2 两端电压上升。当 C2 两端电压高于比较器 COMP2 的反相输入端电压 OSC_REF 时，输出 OUT2 翻转，OSC1 变为逻辑 0，OSC2 为逻辑 1。此时，NMOS 管 MN2 导通，MN1 截止，电容 C2 充电结束开始放电，而电容 C1 重新开始充电。振荡器模块的主要信号波形参照图 4.6 所示。

类似的，当 C1 两端的电压高于比较器 COMP1 的反相输入端电压 OSC_REF 时，输出 OUT1 翻转，OSC1 变为逻辑 0，OSC2 为逻辑 1，一个振荡周期结束。从以上过程可以看出，当电容 C1 充电，C2 放电时，振荡器输出 OSC1 为逻辑 1；反之当电容 C1 放电，C2 充电时，振荡器输出 OSC2 为逻辑 0。两电容充电的时间由电容自身的大小和充电电流决定，当电容 C1 和 C2 大小相等且充电电流也相同的情况下，可在输出端得到占空比为 50% 的时钟信号。

根据上面的分析，电容 C1 的充电时间可以表示为：

$$T_1 = \frac{C1 \cdot OSC_REF}{I_1} \quad (4-10)$$

使 C2 与 C1 完全对称，则 C2 的充电时间与 T_1 相等，故振荡器的周期可表示为：

$$T = 2T_1 = \frac{2C1 \cdot OSC_REF}{I_1} \quad (4-11)$$

三、电路设计

如图 4.7 所示为振荡器模块的晶体管级电路图。其中 MP1、MP2 和 MP3 构成有源电流镜，将基准电流 B_OSC 镜像后，为两个比较器提供尾电流，同时流过 R1 以产生基准电压 OSC_REF。

PMOS 管 MP6~MP8 以及 NMOS 管 MN2~MN5 构成第一比较器 COMP1，设

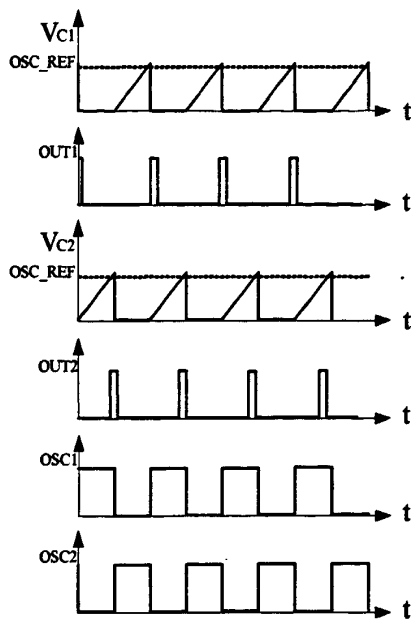


图 4.6 振荡器模块主要信号波形图

计采用两级放大结构以提高比较器速度。NMOS 管 MN6 是开关管，当 OSC1 为逻辑 1 时，此开关管导通，电容 C1 迅速放电。同理，PMOS 管 MP11~MP13 以及 NMOS 管 MN7~MN10 构成第二比较器 COMP2，NMOS 管 MN11 是开关管，当 OSC1 为逻辑 0 时，此开关管导通，电容 C2 迅速放电。

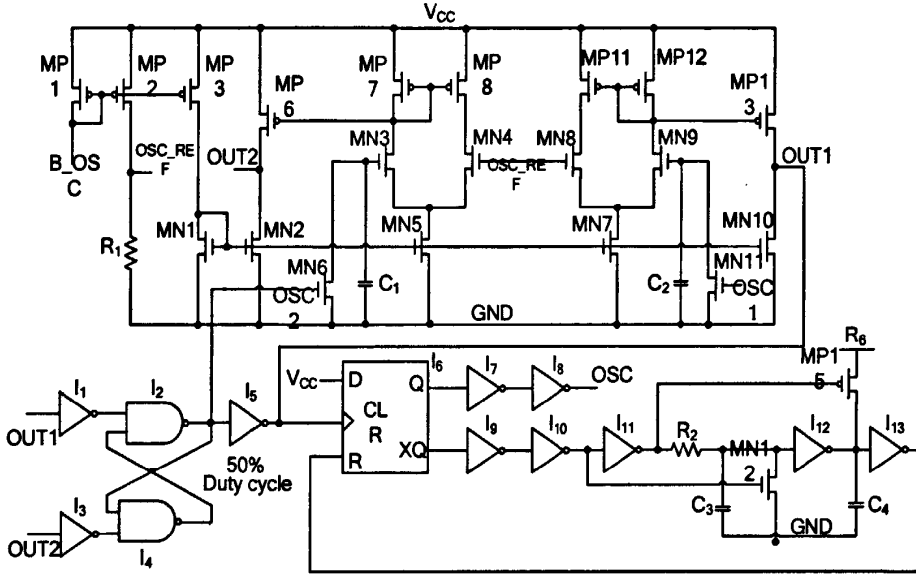


图 4.7 振荡器模块晶体管级电路图

因为 OSC1 及 OSC2 均为占空比为 50% 的方波信号，对于 DC-DC 控制环路而言，由于一般主开关管的驱动逻辑需要利用系统时钟信号设定主开关管的最小导通时间，所以 50% 占空比的方波信号并不利于后续使用，需要进行一定处理。

D 触发器 I6、反相器 I9~I13、NMOS 管 MN12、PMOS 管 MP15 和电容 C4 一起构成整形电路。其主要信号波形图参见图 4.8 所示。触发器为上升沿触发，其输入始终为逻辑高电平，在时钟信号 OSC1 的上升沿到来时，Q 端输出逻辑 1，XQ 端输出逻辑 0，电阻 R2 和电

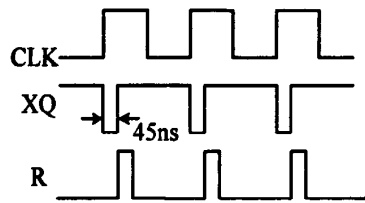


图 4.8 整形电路主要信号波形图

容 C3 为 XQ 端到 R 端的通路增加了延时，所以 R 清零端将在一定的时延后，随 XQ 端信号翻转。此时，触发器输出将被清零，直到下一个时钟周期开始。通过调整电阻 R2 和电容 C3 的大小可以灵活的设定延迟时间，此延迟时间即为振荡器模块最终输出信号 OSC 为逻辑 1 的时间长度。OSC 信号的最终输出波形见图 4.8 所示。此信号后续通过简单的处理即可限定主开关管的最小导通时间，方便了主开关管逻辑驱动电路的设计。

四、仿真结果

图 4.9 振荡器模块主要信号的仿真波形图，仿真条件为 25°C 的典型模型仿真。从图中可以看出两电容的输出信号 Vcap1、Vcap2 交替充电，产生高低交错的震荡信号 OSC，振荡器周期约为 0.5 μ s，故振荡器频率为 2MHz。占空比为 90%。

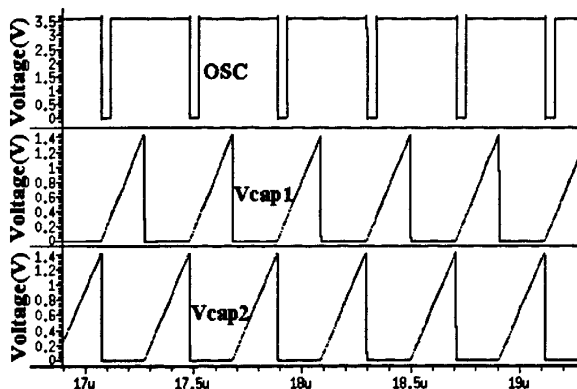


图 4.9 振荡器模块仿真波形图

4.3 斜坡产生模块设计

一、功能描述

如前所述，芯片 XD3012 采用电压模控制机制，由于电压模控制环路自身的特点，系统必须产生一个固定的斜坡电压信号以和误差放大器的输出端相比，产生用于驱动开关管的方波信号。本模块用于输出在一定电源电压下斜率固定的斜坡电压信号，并随电源电压变换其幅值，以维持系统控制环路稳定。

二、设计原理

图 4.10 所示是斜坡产生模块的等效原理图。此模块通过运算放大器构成的 Buffer 结构控制电容的充放电以产生斜坡电压信号，斜坡电压最低点与 Buffer 输入端电压相等。

该斜坡产生模块的主要信号波形如图 4.11 所示。运放 OP 的反相输入端和其输出端相连，构成 Buffer 结构，使运放输出端电压和其正相输入端电压 VR1_2 相等。信号 A 和 XA，B 和 XB 分别是两组相反的数字信号，同时 B 的相位比 XA 滞后。当信号 B 为逻辑 0，A 为逻辑 1 时，电容 C1 通过电流源 I1 和 PMOS 管 MP1

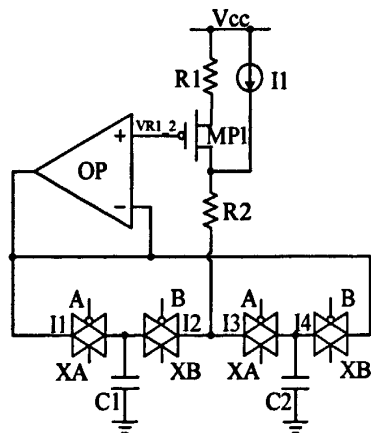


图 4.10 斜坡产生模块等效原理图

充电，电容 C2 通过 Buffer 结构放电，使电容 C2 两端的电压与基准电压 VR1_2 相等，同时，由于传输门 I2 此时打开，故 RAMP 信号与电容 C1 两端电压相等，如图 4.9 所示。反之当信号 A 为逻辑 0，B 为逻辑 1 时，电容 C2 通过电流源 I1 和 PMOS 管 MP1 充电，电容 C1 通过 Buffer 结构放电，其电压与基准电压 VR1_2 相等。同样，由于传输门 I3 此时打开，故 RAMP 信号与电容 C2 两端电压相等，如图 4.9 所示。

如第三章环路稳定性分析所述,电压模控制的 DC-DC 转换器,其系统控制端到输出端的增益可表示为:

$$G_{MOD} = \frac{V_{IN}}{\Delta V_{RAMP}} \quad (4-12)$$

其中 ΔV_{RAMP} 是斜坡电压最高与最低点的绝对值之差。所以如果斜坡电压的上升幅度固定不变,那么对于不同的电源电压,系统控制环路的总增益将改变,这对系统环路的稳定性将十分不利,故芯片 XD3012 在此模块中设计了前馈电路,使斜坡电压 RAMP 的上升幅度随电源电压的增大而增大,从而维持系统控制端到输出端的增益即式(4-12)值不变。

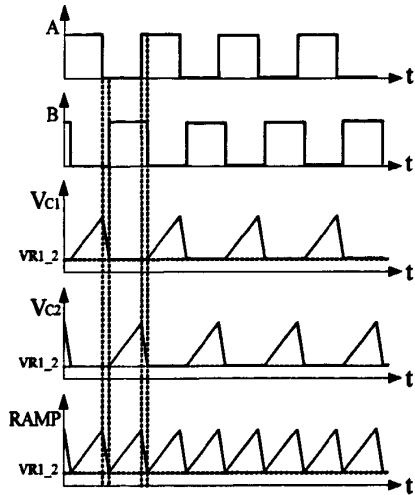


图 4.11 斜坡产生模块主要信号波形图

当电源电压 V_{cc} 上升时,由于 PMOS 管 MP1 的栅极电压接基准电压 $VR1_2$,故其栅极电位几乎不变,而其源极随电源电压 V_{cc} 上升,导致 MP1 栅源电压增加,漏源电流增大,从而电容 $C1$ 、 $C2$ 的充电电流增大,由于电容的充电时间与电源无关的数字信号 A、B 决定,所以斜坡电压的上升幅度随电源电压的升高而增大。

三、电路设计

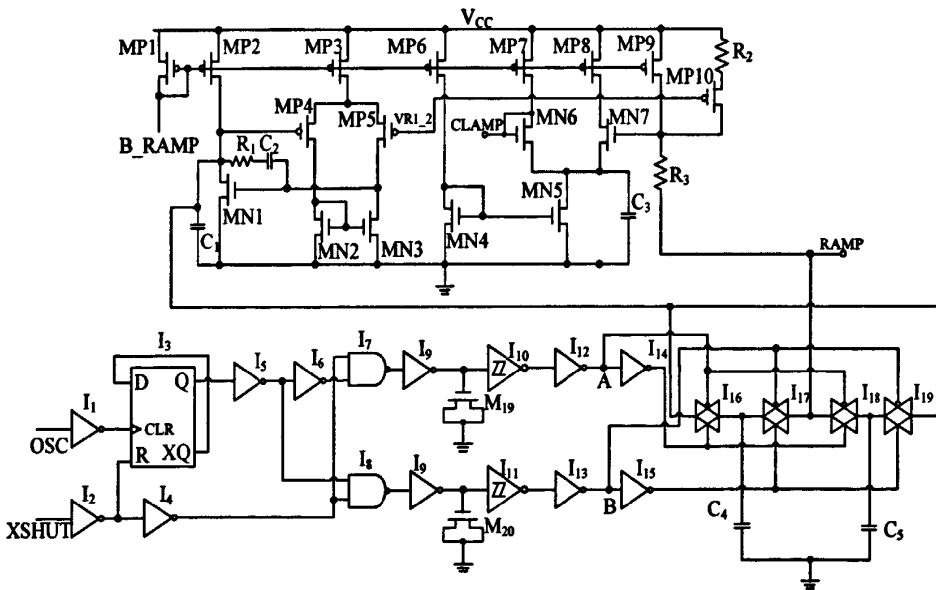


图 4.12 斜坡模块晶体管级电路图

如图 4.12 所示为振荡器模块的晶体管级电路图。其中 PMOS 管 MP2~MP5、NMOS 管 MN1~MN3 构成运算放大器 OP,采用两级放大结构,MP3~MP5 及 MN2~MN3 构成第一级放大电路,MP2 和 MN1 构成第二级放大电路,电阻 R1 和电容 C2 为两级电路提供级间密勒补偿。

PMOS 管 MP1、MP6、MP7、MP8 和 MP9 构成有源电流镜，为此模块提供偏置电流，其中 MP9 为斜坡产生电容 C4、C5 提供固定的充电电流。前馈电路由 PMOS 管 MP10 和电阻 R2 构成，其原理前面已经阐明，这里不再赘述，通过调节电阻 R2 的大小，可以控制 MP10 的电流随电源电压变化量的大小，以使斜坡电压上升量与电源电压的比值保持恒定。

图 4.12 还给出了传输门控制信号的产生电路。因为在系统的整个工作周期内都需要与误差放大器输出相比的斜坡信号，故传输门的开关控制信号的周期应是系统工作周期的两倍。采用 D 触发器作为分频器，其输出通过反相器 I5 和 I6 整形，同时产生一对逻辑相反的方波信号。MOS 管 M19 和 M20 源漏极短接成电容器，和施密特触发器 I10、I11 为传输门的控制信号 A、B 增加时延。

此外，为提高工作于非正常状态下的 DC-DC 转换器的性能，本模块还产生了 CLAMP 钳位信号，此钳位信号略高于斜坡信号 RAMP 的峰值，将通过钳位比较器（图 4.12 中未画出）限制误差放大器输出的最高值，即误差放大器的输出信号不能高于钳位信号 CLAMP。从而，一旦系统发生短路导致反馈电压极低时，钳位信号将限制误差放大器的输出，使其不能过高。这样当短路解除时，系统可以迅速恢复正常工作。

NMOS 管 MN5、MN6、MN7 和电容 C3 构成了斜坡电压信号 RAMP 的峰值采样电路。因为芯片 XD3012 需保证 100% 占空比工作，故通过电阻 R3 抬高 RAMP 峰值后再对其进行采样。当 RAMP 信号上升到其峰值时，NMOS 管 MN7 导通，电容 C3 充电，由于 MN6 和 MN7 流过的电流相等，故其栅源电压也可近似认为相等。所以此时信号 CLAMP 与 RAMP 峰值相等，当 RAMP 略有下降时，因为电容 C3 保持了原有的电位，所以 MN7 截止，CLAMP 电压保持，故 CLAMP 仅仅采样了 RAMP 的峰值电压。

四、仿真结果

为验证斜坡产生模块性能，分别在电源电压为 2.7V、3.6V 和 5V 的三种情况下，对此模块进行了仿真验证，其结果如图 4.13 所示，仿真条件为 25℃ 的典型模型仿真。从图中可以看出，斜坡电压斜率随电源电压的上升而增大，使 DC-DC 调制模块的增益稳定。

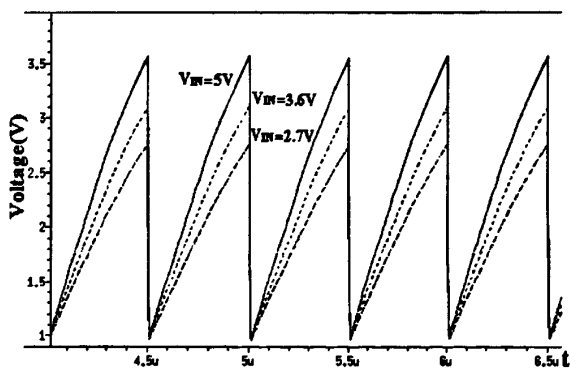


图 4.13 斜坡产生模块仿真波形图

4.4 输入软启动模块设计

一、功能描述

在 DC-DC 转换器的启动阶段, 由于环路响应的原因, 输出电压不可能瞬间建立, 导致反馈引脚电压远远小于基准电压, 致使误差放大器工作在非平衡状态, 其输出信号过高, 环路以 100% 占空比工作。这时将有很大的浪涌电流流入输出电容, 输出电压也将产生较大过冲。此时较大的浪涌电流还有可能损耗开关管和其它器件^[39]。

软启动电路在 DC-DC 启动时, 提供缓慢变化的电压信号, 在误差放大器的输入端代替基准电压与反馈电压相比, 以限制 DC-DC 工作占空比, 达到消除浪涌电流和电压过冲的目的。

二、设计原理^{[39][40][41]}

芯片 XD3012 采用数字软启动电路, 图 4.14 所示是斜坡产生模块的等效原理图。该设计利用计数器产生随系统时钟变化的计数信号, 以控制流过电阻 R0 电流的大小, 从而使电阻 R0 两端电压即软启动电压, 随系统时钟精确增大。其设计简洁, 电路小巧, 省去了传统软启动电路的充电电容, 便于完全集成, 简化了 DC-DC 转换器的应用电路。

当 DC-DC 启动时, 使能信号 EN 翻转为逻辑 1, 计数器清零结束, 开始随系统时钟 CLK 计数。k0~kn 为计数器输出, 当 ki(计数器的第 i 位输出)为逻辑 1 时, 其所对应的开关 Ki 闭合, 流过电阻 R0 上的电流增大。设电流 I0、

I1...In 的比例为: 1:2...:2n, 则流过电阻 R0 的软启动电流可以表示为:

$$\begin{aligned} I_{SOFT} &= I_0(k_0 + 2k_1 + 4k_2 + \dots + 2^n k_n) \\ &= I_0 \sum_{i=0}^n 2^i k_i \end{aligned} \quad (4-13)$$

其中, i 是介于 1 和 n 之间的正整数。可推出软启动电压 Vsoft 的表达式为:

$$V_{SOFT} = I_0 R_0 \sum_{i=0}^n 2^i k_i \quad (4-14)$$

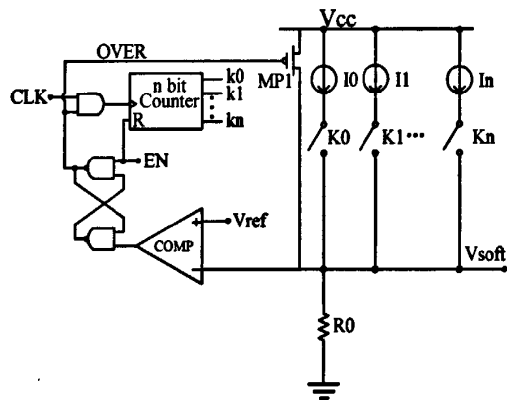


图 4.14 软启动模块等效原理图

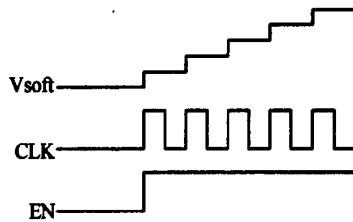


图 4.15 软启动模块主要信号波形图

可以看出, 此软启动电路实际为一个电流型 DAC, DAC 的位数为 $n+1$, 分辨率为 $I_0 R_0$, 从图 4.15 所示的软启动电路主要波形图可以看出, 该分辨率决定了软启动电压每个周期的上升幅度, 通过调整电流和电阻大小可以控制软启动电压的精度。

当 DC-DC 启动完成时, 因为系统的输出电压已经建立, 反馈也已经正常, 故误差放大器的有效端应该从软启动信号切换回基准信号, 此时应切断软启动电流以减小不必要的系统损耗并给软启动电压附以确定状态。因此, 本模块增加了软启动电压检测电路。

当软启动电压 V_{soft} 上升超过预设的基准电压 V_{ref} 时, 比较器 COMP 翻转, 并通过 RS 触发器锁存其信号, 输出固定的软启动完成信号 OVER, 已屏蔽计数器时钟, 切断软启动电流同时将软启动电压拉到电源。至此, 启动过程完成。

三、电路设计

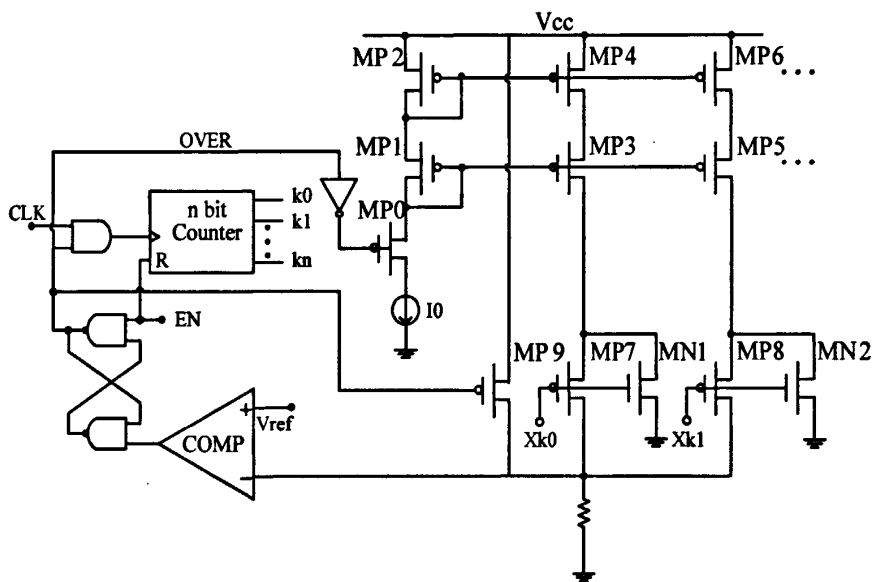


图 4.16 软启动模块晶体管级电路图

如图 4.16 所示为软启动模块的晶体管级电路图。其中 I_0 是基准电流源, 该模块中所有电流镜均采用共源共栅结构, 以提高镜像精度。其中电流镜的镜像比例均以二倍递增。

为了避免开关导通瞬间电流产生的尖峰, 特别增加了 NMOS 管 MN1 和 MN2, 在任一开关管关闭时, 维持所对应通路上的电流, 使镜像管始终工作在饱和区, 消除了因镜像管突然开启而引起的毛刺。

当软启动电压达到预设值时, 比较器 COMP 翻转, 标志信号 OVER 为低电平, PMOS 管 MP0 截止, MP9 导通, 在切断软启动电流的同时将软启动信号拉为高电平。

四、仿真结果

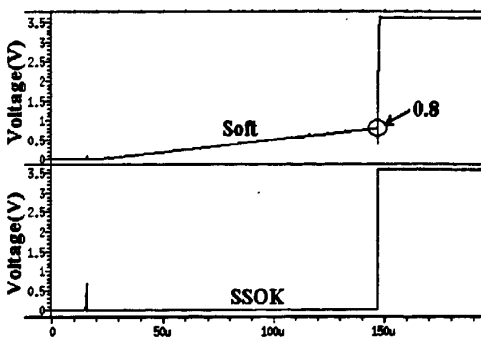


图 4.17 (a)软启动电路工作波形图

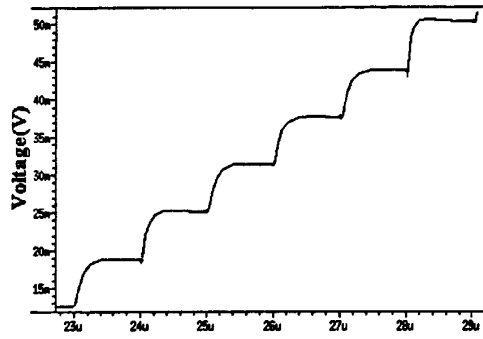


图 4.17 (b)软启动信号局部放大图

图 4.17(a)所示是软启动模块的仿真波形图，从图中可以看出当软启动电压达到预设值 0.8V 时，软启动检测信号 SSOK 翻转为逻辑高电平，软启动信号被瞬间拉升至电源电压，软启动过程结束。

图 4.17(b)所示为软启动信号 Soft 的局部放大波形图，从图中可以看出 DAC 切换平稳，噪声较小，Soft 信号上升斜率恒定，很好的实现了设计要求。

4.5 欠压保护模块设计

一、功能描述

此模块能检测电源电压，当电源电压低于启动值时输出保护信号，使芯片停止工作。为防止芯片工作状态在电源电压位于门限值附近时来回切换，此模块在输出保护信号时还设有迟滞功能。

二、设计原理^[36]

欠压保护模块的设计思路是：首先对电源电压采样，得到大小合适且随电源电压变化的采样电压，然后将采样电压与一个固定的基准电压比较，当采样电压低于基准电压时输出欠压保护信号 UVLO。同时改变采样比例，为电源电压恢复增加裕度，防止欠压保护信号 UVLO 在电源电压位于门限值附近时来回切换。

另外，当电源电压过低时，由于电压基准模块不能正常工作，导致误差放大模块输出错误信号，故本模块设计了深欠压锁定电路，保证在电源电压极低时，欠压保护模块仍然有效。

三、电路设计

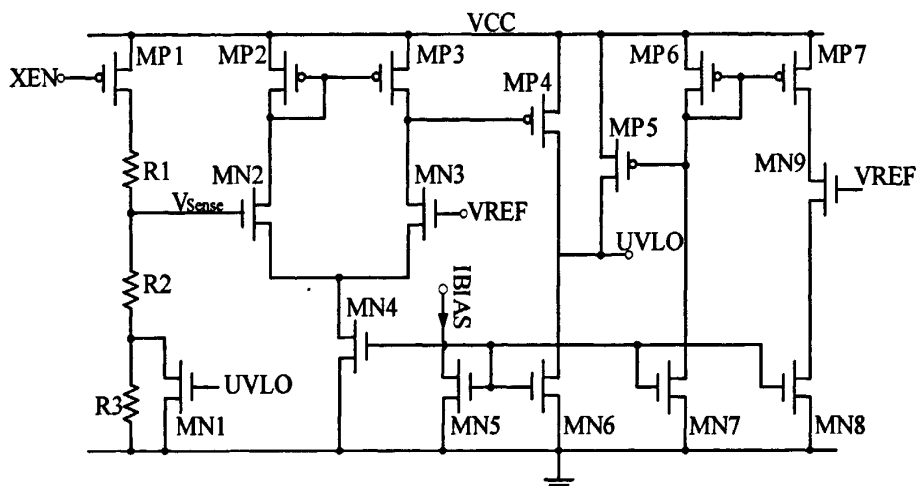


图 4.18 欠压保护模块晶体管级电路图

如图 4.18 所示为欠压保护模块的晶体管级电路图。其中 EN 为使能信号，当其为逻辑 0 时，PMOS 管 MP1 导通，由电阻 R1、R2 和 R3 构成的分压网络对电源电压 VCC 进行采样，以得到适合下一级电路输入的采样电压。假设初始时刻芯片电源电压正常，欠压保护信号 UVLO 为逻辑 0，NMOS 管 MN1 截止，则电压采样比例为：

$$V_{Sense} = \frac{R_2 + R_3}{R_1 + R_2 + R_3} VCC \quad (4-15)$$

PMOS 管 MP2、MP3、MP4 和 NMOS 管 MN2、MN3、MN4、MN6 构成两级放大的比较器，该比较器反相端接采样电压 V_{Sense} ，正相端接基准电压 $VREF$ ，NMOS 管 MN5 为比较器提供偏置电流，当采样电压低于基准电压时，比较器输出翻转，UVLO 变为高电平，欠压信号也有效。同时 NMOS 管 MN1 导通，采样比例缩小为：

$$V_{Sense} = \frac{R_2}{R_1 + R_2} VCC \quad (4-16)$$

由于采样比例缩小而基准电压不变，故当电源电压恢复时，只有比原先未发生欠压的情况下更高的电源电压，才能得到和原采样比例下相同的采样电压。即使比较器翻转的电源电压门限变高，相当于引入了迟滞。该迟滞量可以表示为：

$$V_{DELAY} = \left(\frac{R_2 + R_3}{R_1 + R_2 + R_3} - \frac{R_2}{R_1 + R_2} \right) VCC \quad (4-17)$$

对于低压工艺的 DC-DC 转换器，迟滞量一般设为 200mV。

如前所述，当电源电压过低时，由于基准信号已无法维持，过低的基准电压信号将导致欠压保护信号出错。本模块中 PMOS 管 MP6、MP7 和 NMOS 管 MN7、

MN8、MN9 构成深欠压模块，当基准电压过低时，NMOS 管 MN9 截止，PMOS 管 MP6、MP7 电流为零，MP5 栅极电压为低电平，MP5 导通，强制欠压保护信号 UVLO 为高电平，欠压保护信号有效。

四、仿真结果

为验证斜坡产生模块性能，在电源电压为 1V~3.6V 的范围内，对此模块进行了仿真验证，其结果如图 4.19 所示，仿真条件为 25℃ 的典型模型仿真。从图中可以看出，欠压门限为 2.4V，比较门限的迟滞量为 200mV。

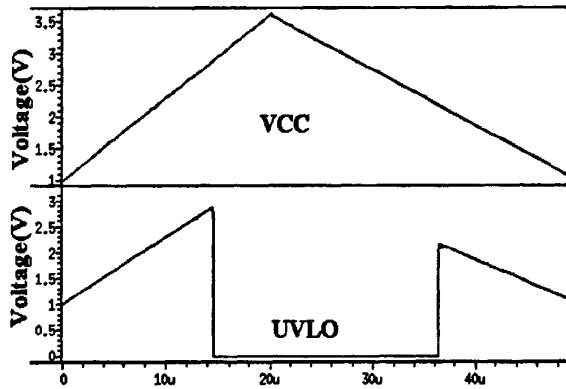


图 4.19 欠压保护模块仿真波形图

第五章 芯片 XD3012 整体性能仿真验证

本章首先介绍了芯片 XD3012 的典型应用, 然后对 XD3012 整体电路的功能和性能进行了整体仿真验证, 包括芯片的启动、关断、短路恢复、模式切换、负载瞬态响应等。

5.1 芯片 XD3012 典型应用

一、系统典型应用电路

芯片 XD3012 的典型应用电路如图 5.1 所示。其中 MODE 引脚为模式选择引脚, 当其为高电平时, 芯片在轻载时可切换到轻载模式, 轻载模式下的系统根据负载电流大小, 在正常工作与休眠模式之间自由切换, 极大地提高了轻载时的效率; 当 MODE 引脚为低电平时, 芯片一直以 FPWM 模式工作, 具有很小的输出电压纹波, 适用于对电源噪声敏感的场所。EN 引脚为使能引脚, 当其接高电平时芯片正常工作, 反之系统则处于关断状态。

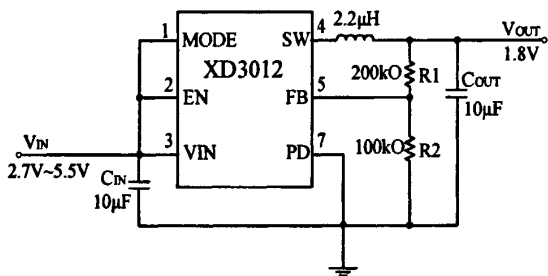


图 5.1 芯片 XD3012 整体仿真电路图

二、系统应用器件的选择

(1) 输入、输出电容的选择

电容作为存储能量和传递能量的元件, 在开关电源中可吸收电压纹波, 起平滑电压的作用。

对于输入电容 C_{IN} , 其主要是为了降低来自上一级的纹波和噪声, 故较大的电容会使系统工作更加稳定, 但将引起 PCB 面积的损耗。另外, 由于降压型 DC-DC 转换器常存在脉冲电流, 为了各保证器件的正常工作, 同时防止对应用系统中其余电路的干扰, 输入电容应选用等效串联阻抗小的电容, 如陶瓷电容。

对于输出电容, 由于芯片 XD3012 所采用的新颖的片内补偿技术, 使输出电容等效串联电阻 ESR 值对其种类的选取不再至关重要, 故输出电容大小仅考虑转换器频率、成本及输出电压纹波等因素。

(2) 电感的选择

电感是 DC-DC 转换器应用中的重要储能元件, 大的电感可以降低输出电流和输出电压纹波且增大芯片的带载能力, 但同时也会在实际应用时耗费过多的 PCB 面积。设计者总是希望在获得更小的纹波, 更强的带载能力的同时减小 PCB 尺寸, 故在选择电感时, 需要折中考虑电流峰值、电流纹波、电感的尺寸、电感的直流等效电阻(DCR)和电感的饱和电流等因素。

通常在设计时, 一般将输出纹波电流的峰峰值设为电感最大带载电流值的 20%~40%, 并且确保电感的饱和电流大于其工作电流的最大值。电感的计算公式可表示为:

$$L = \frac{V_{OUT}}{f_s \Delta I_L} \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \quad (5-1)$$

其中 V_{IN} 为输入电压, V_{OUT} 为输出电压, f_s 为转换器工作频率, ΔI_L 为纹波电流的峰峰值。电感的纹波电流可计算如下:

$$\Delta I_L = \frac{V_{OUT}(V_{IN} - V_{OUT})}{f_s L V_{IN}} \quad (5-2)$$

电感峰值电流的计算公式为:

$$I_{L_PEAK} = I_{OUT(max)} + \frac{\Delta I_L}{2} \quad (5-3)$$

5.2 芯片整体仿真验证

为验证芯片 XD3012 整体功能, 本设计基于 0.5 μm CMOS 工艺, 采用 Hspice 软件对芯片的启动、关断、负载阶跃以及轻载工作等各项功能进行了仿真验证, 结果显示芯片工作情况良好, 达到了预期的设计要求。由于篇幅有限, 本文没有逐一列出所有情况的仿真波形, 仅给出关键功能的仿真验证波形加以说明。

一、软启动验证

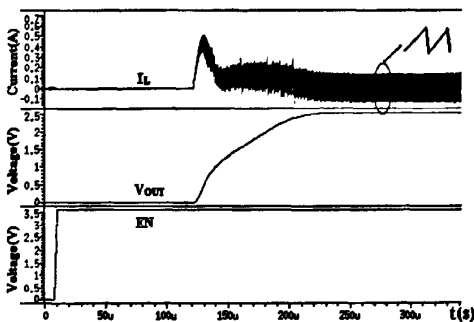


图 5.2 (a) 芯片 XD3012 空载启动波形

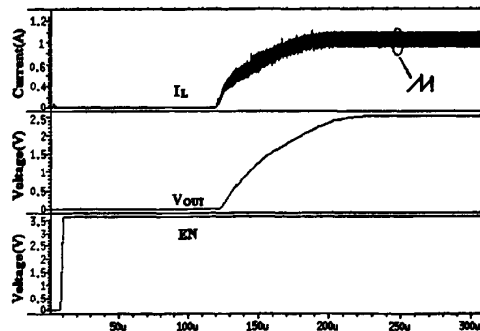


图 5.2 (b) 芯片 XD3012 带载启动波形

芯片 XD3012 所设置的基于 DAC 控制的片内软启动电路, 可以有效防止芯片

启动时的浪涌电流和输出电压过冲。图 5.2(b)为芯片负载电流为 1A 时的软启动仿真波形图。由图可见，软启动时间约为 200 μ s，启动平稳。

二、关断验证

图 5.3 是芯片的使能关断波形。由图中可见，当 EN=0V 时，芯片功率开关管关断，电感电流 I_L 迅速降到 0A，由于输出电容的储能， V_{OUT} 电压缓慢降至 0V，此时关断电流 I_{shut} 约为 0.1 μ A。

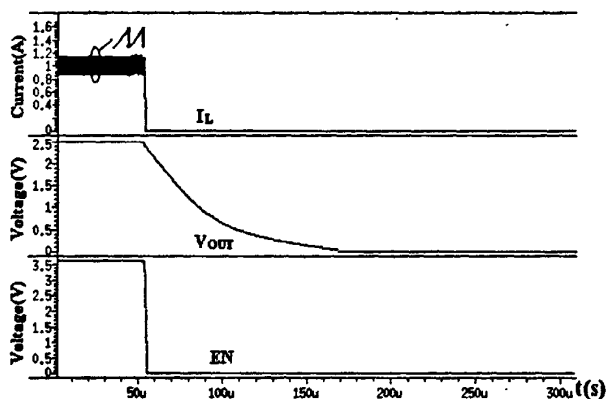


图 5.3 芯片 XD3012 关断波形图

三、负载瞬态响应波形

图 5.4 给出了 XD3012 的瞬态响应波形。电源电压 $V_{IN}=3.6V$ ；输出电压 $V_{OUT}=2.5V$ 。图 5.3 中的负载由 0.2A 阶跃到 1A，在这一过程中 V_{OUT} 约有 50mV 的瞬态过冲，其响应时间小于 10 μ s。该结果表明 XD3012 具有良好的环路稳定性及瞬态响应性能。

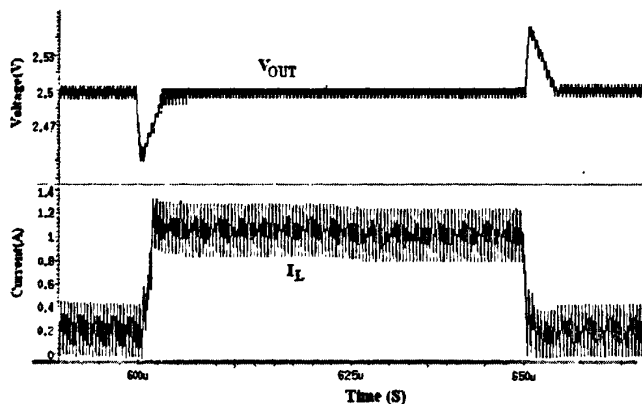


图 5.4 XD3012 的瞬态响应波形

四、PWM 模式正常工作波形

图 5.5 是芯片 XD3012 在 PWM 控制下，正常工作状态的电感电流 I_L 、开关结点电压 SW 和输出电压 V_{OUT} 的仿真波形。电源电压 $V_{IN}=3.6V$ ；输出电压 $V_{OUT}=2.5V$ 。图 5.5(a)中负载电流 $I_{LOAD}=0A$ ，图 5.6(b)中为 $I_{LOAD}=1A$ ，从图中可见，在此两种情况下，芯片均工作稳定，输出电压纹波小于 15mV。

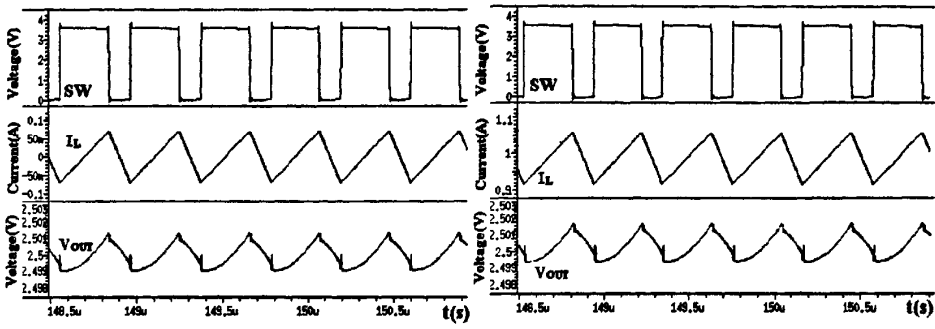
(a) $I_{LOAD}=200\text{mA}$ (b) $I_{LOAD}=1\text{A}$

图 5.5 XD3012 PWM 模式正常工作波形图

五、PFM 模式正常工作波形

图 5.6 是芯片 XD3012 在 PWM 控制下, 正常工作状态的电感电流 I_L 、开关结点电压 SW 和输出电压 V_{OUT} 的仿真波形。电源电压 $V_{IN}=3.6\text{V}$; 输出电压 $V_{OUT}=2.5\text{V}$ 。图 5.6(a) 中负载电流 $I_{LOAD}=50\text{mA}$; 图 5.6(b) 中为 $I_{LOAD}=160\text{mA}$, 从图中可见, 在轻重负载模式的转态点约为 160mA , 此时输出电压纹波最大约为 30mV , 系统在休眠状态下大部分电路关闭, 静态电流仅为 $40\mu\text{A}$ 左右。

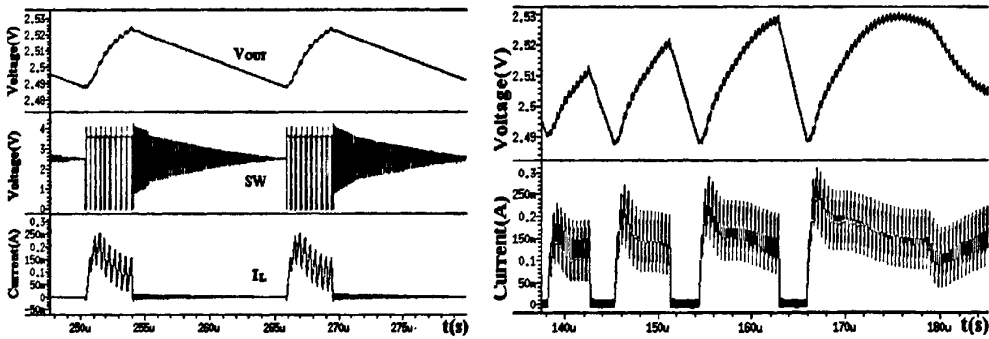
(a) $I_{LOAD}=50\text{mA}$ (b) $I_{LOAD}=160\text{mA}$

图 5.6 XD3012 PFM 模式正常工作波形图

结束语

随着集成电路技术的飞速发展和便携式产品的广泛应用,以 DC-DC 为核心电源管理芯片越来越受到电源工程师们的青睐。近年来,微电子技术的迅速发展使得 DC-DC 转换器展现出了许多新的趋势和方向。高效率以延长电池使用时间,实现节能环保;复杂应用系统要求负载电流越来越大;低成本小面积使得整机的面积和厚度越来越小;高度集成化趋势使得多路输出的 DC-DC 转换器得以广泛应用。

本论文以西安电子科技大学科研项目“电源管理类集成电路关键技术的理论研究与设计”为背景,结合当前市场发展趋势,对 Buck 型 DC-DC 转换器的工作原理和电路设计作了深入的研究,并在此基础上设计了一款 2MHz 高效率电压模同步 Buck 型 DC-DC 转换器芯片 XD3012。

本论文首先介绍了电源管理技术的发展概况和趋势,并对 Buck 型 DC-DC 转换器的基本结构和工作原理进行了深入的分析;接着对芯片进行了系统级的研究与设计,设定了主要电特性指标、分析了模式的选择和系统的稳定性和轻载高效率的实现;然后对芯片的关键子模块进行了设计并仿真验证;最后给出了芯片的整体仿真波形。XD3012 的设计采用 $0.5\mu\text{m}$ CMOS 工艺,并使用 Cadence 和 Hspice 仿真平台进行了前仿真验证,结果表明芯片很好地实现了其功能,性能良好,满足预定设计指标。

本论文的主要工作和研究成果为:

1. 详细阐述了 Buck 型 DC-DC 转换器的拓扑结构和工作原理,推导了 Buck 型 DC-DC 转换器两种稳态模式即连续导通模式和非连续导通模式下的输入输出特性。

2. 仔细分析了 DC-DC 转换器的各种环路控制方式优缺点,并选择电压模 PWM 控制作为 XD3012 的环路控制方式,与电流模 PWM 控制相比,电压模控制环路更加简单,并且不需要精确的电流采样电路。

3. 系统地分析了电压模 PWM 控制方式下 DC-DC 转换器的环路稳定性,提出了一种新颖的片内电压环路补偿技术,采用双放大通路跨导运放,使补偿元件在跨导运放的两条放大通路共同作用以维持环路稳定,减少了补偿元件个数,同时克服了系统稳定性对输出电容 ESR 值的依赖,扩大了 DC-DC 外围应用器件的选择范围。电路小巧易于实现。

4. 专门设计了轻载模式,在轻载模式中采用一种新颖的 PWM 调制模式,使芯片在正常工作与休眠状态之间来回切换,在休眠状态下,芯片大部分模拟电路将关闭,其静态电流下降到正常工作时的十分之一,极大地提高了芯片在轻负载

时的效率。

5. 设计了片内软启动电路, 传统软启动方式需要利用片外电容来实现, 增加了芯片引脚和 PCB 面积。本文所提出的集成于片内的数字软启动方法, 通过系统时钟控制的计数器产生精确的软启动电流控制信号, 使软启动电压随系统时钟准确缓慢上升, 同时增加了减少电流毛刺的电路, 软启动电压更加平稳。

6. 基于对电压模控制 DC-DC 环路稳定性的考虑, 提出了一种上升幅度随电源电压变化的斜坡电压产生电路, 确保了芯片的环路增益恒定, 维持了系统稳定。

7. 在芯片内部集成了完善的保护电路, 包括过温保护、输出过压保护、输入欠压保护等, 使系统更加安全、稳定。

8. 对芯片关键子模块电路进行了设计和仿真, 仿真结果表明子电路的设计满足其功能和性能要求。

XD3012 已完成了电路的设计和前仿真验证, 接下来需要进行版图设计和后仿真验证。虽然其整体前仿真结果满足了设计要求, 但是限于仿真和实际产品的差异, 该设计中必然还存在着一些问题, 有待进一步解决和完善。芯片的散热对带载能力的影响以及测试电路的进一步完善。在以后的研究和工作中, 还应继续加强, 多了解国内外先进技术, 不断完善自己的设计, 为我国电源管理类集成电路的发展做出贡献。由于作者水平有限, 文中的不足之处, 敬请各位老师和读者指正。

致谢

值此论文完成之际，谨向给予过我指导、关心和帮助的师长、同学、朋友和家人致以最真诚的谢意。

首先由衷地感谢我的导师来新泉教授。自我上研究生以来，恩师从科研到生活无不给予无微不至的关怀。从基本理论到科研项目无不悉心教导、严格要求。没有来老师的用心栽培，今天的我绝对无法完成本论文大量的工作，更不会领略到模拟集成电路的精彩与神奇。同时，来老师扎实的学术理论、严谨的治学态度、对事业的执著追求、以及高尚的情操、和蔼可亲的待人态度将令我终生难忘。来老师的睿智、正直、严谨、宽容、是我人生的楷模，为我今后的发展指明了方向。在此，谨向来老师致以最衷心的感谢！

感谢西安电子科技大学机电工程学院的王松林教授，王老师渊博的知识、严谨的教学态度、宽广无私的胸怀令人敬佩，他在学习和生活中给予了我很多指导、关怀，在此向王老师表示深深的感谢。

感谢西安电子科技大学电路 CAD 所的李先锐老师，自我初到 CAD 所，李老师就对各基本理论悉心教导，至今李老师授课的身影仍在眼前浮现。正是李老师使我的专业基本知识打下了坚实的基础，帮我推开了模拟集成电路的大门，这些知识将使我终生受益。在此也向李老师致以由衷的谢意。

感谢西安电子科技大学电路 CAD 所的史凌峰老师、王辉老师、李玉山老师、代国定老师、白凤莲老师对我工作和生活上的悉心关照和无私帮助。

感谢各位师兄师姐：王红义、袁冰、叶强、李演明、何惠森、赵永瑞、曾华丽、何全涛、陈凯、张莎莎、侯晴、丁睿、刘宏伟、李庆伟、李红艳、张震、周波、杜鹏飞，感谢他们在学习科研上给与我的启发和帮助。感谢西安电子科技大学电路 CAD 所的各位同学：马行、毛翔宇、李亚军、韦玮、孙小非、聂海英、刘福博、赵阳、陈及时、吴陈宇、孔德立、王学德、张华磊、高原、刘玉芳、才智、张科、张颖、王海鹏、康辉，和他们的探讨与交流，令我不断开阔视野，受益匪浅。在此，衷心祝愿他们在以后的工作和学习中取得更大的成绩。和他们共同学习和生活的时光将是我永远的回忆。感谢师弟师妹：聂博、刘从、关慧丽、邵丽丽、杨丽、陈欣等，祝愿他们学习进步，万事如意。

最后感谢我的家人和朋友，他们的关心和鼓励是我不断进步的最大动力，他们对我深深的爱是我今生最为宝贵的财富！

参考文献

- [1] 袁冰. 高效率、大负载、高集成电源芯片设计技术研究. 西安电子科技大学博士学位论文. 2009. pp: 17-20.
- [2] 王国华, 王鸿麟, 羊彦, 周晓军. 便携式电子设备电源管理技术. 西安: 西安电子科技大学出版社. 2004. pp: 1-5, pp: 43-126.
- [3] 郝跃, 贾新章, 吴玉广. 微电子概论. 西安: 西安电子科技大学出版社. 2003. pp:2-14.
- [4] 张占松, 蔡宣三. 开关电源的原理与设计(修订版). 北京: 电子工业出版社. 2004. pp:1-59.
- [5] Sanjaya Maniktala. 精通开关电源设计. 北京: 人民邮电出版社. 2008. pp:1-53.
- [6] 陈富吉. 多轨集成电源稳压及其管理技术研究. 西安电子科技大学博士学位论文. 2009. pp:1-7.
- [7] 叶强. TFT-LCD 低功耗多输出电源管理芯片的研究与实现. 西安电子科技大学博士学位论文. 2009. pp:8-11.
- [8] 张小林, 冉建桥, 李贤云, 郭丽萍. 我国开关电源发展的思考. 微电子学. 2004,34(4). pp: 402-406.
- [9] 李玉山, 来新泉, 贾新章. 电子系统集成设计技术. 北京: 电子工业出版社. 2002. pp: 33-48.
- [10] 宋辉淇, 林维明. 同步整流技术的特点与分析比较. 通信电源技术. 2006,23(3). pp:34-37.
- [11] 王水平, 史俊杰, 田安庆. 开关稳压电源—原理、设计及使用电路(修订版). 西安: 西安电子科技大学出版社. 2005. pp: 13-25.
- [12] Erickson Robert W. Fundamentals of Power Electronics (Second Edition). Secaucus, NJ, USA: Kluwer Academic Publisher. 2000. pp: 13-34, pp: 108-125.
- [13] Mickael Lauer. Power Topology-Buck Converter. TI Application Report SLVA432. 2010.
- [14] Everett Rogers. Understanding Buck-Boost Power Stages in Switching Mode Power Supplies. TI Application Report SLVA059A. 1999.
- [15] Davoudi A., Jatskevich J., De Rybel T. Numerical State-Space Average-Value Modeling of PWM DC-DC Converters Operating in DCM and CCM. IEEE Transactions on Power Electronics. 2006, 21(4). pp: 1003-1012.
- [16] Dirk Hirschmann, Sebastian Richter, Christian Dick, Rik W. De Doncker. Unified Control Strategy Converging CCM and DCM for a Synchronous Buck Converter.

- Applied Power Electronics Conference. 2007. pp: 489-494.
- [17] Mikko Hankaniemi, Matti Karppanen, Tenno Suntio. Dynamical Characterization of Voltage-Mode Controlled Buck Converter Operating in CCM and DCM. Power Electronics and Motion Control Conference. 2006. pp: 816-821.
- [18] Arvind Raj. Calculating Efficiency. TI Application Report SLVA390. 2010.
- [19] 侯振义. 直流开关电源技术及应用. 北京: 电子工业出版社. 2006. pp: 2-4.
- [20] 原田耕介. 开关电源手册. 北京: 机械工业出版社. 2004. pp: 12-59.
- [21] Ertan H.B., Simsir N.B. Comparison of PWM and PFM Induction Drives Regarding Audible Noise and Vibration for Household Applications. IEEE Transactions on Industry Applications. 2004,40(6). pp:1621-1628.
- [22] Chi-Lin Chen, Wei-Lun Hsieh, Wei-Lun Hsieh, et al. A New PWM/PFM Control Technique for Improving Efficiency Over Wide Load Range. The 15th IEEE International Conference on Electronics, Circuits and Systems, ICECS 2008. pp: 962-965.
- [23] Jing Wang, Wenchao Gong, Lenian He. Design and Implementation of High-Efficiency and Low-Power DC-DC Converter with PWM/PFM Modes. ASICON 2007 7th International Conference on ASIC Proc, 2007. pp: 596-599.
- [24] 陈东坡, 何乐年, 严晓浪. 一种具有 750mA 输出电流, 双模式 PWM/PFM 控制的高效率直流-直流降压转换器. 半导体学报. 2008, 8, Vol.29(8). pp: 1614-1619.
- [25] Robert Mammano. Switching Power Supply Topology Voltage Mode vs Current Mode. UNITRODE Design Note-62.
- [26] Marcus Zimnik. Comparison of PWM Voltage and Current Mode Control Schemes vs Improved Hysteretic Mode Control in Switch Mode Power Supplies. TI Report.
- [27] 华伟. 通信开关电源的五种 PWM 反馈控制模式研究. 通信电源技术. 2001,6(2). pp:8-16.
- [28] Doug Mattingly. Designing Stable Compensation Networks for Single Phase Voltage Mode Buck Regulators. Intersil Technical Brief 417. 2003.
- [29] Papafotiou G.A., Margaris N.I. Calculation and Stability Investigation of Periodic Steady States of the Voltage Controlled Buck DC-DC Converter. IEEE Transactions on Power Electronics. 2004,19(4). pp:959-970.
- [30] Day M. Optimizing low-power DC/DC designs-external versus internal compensation [EB/OL]. Texas Instruments Workbook5, 2004.
- [31] Abraham Pressman, Keit Billings, Taylor Morey. Switching Power Supply Design [M]. US: McGraw-Hill, 2009
- [32] 王红义, 来新泉, 李玉山. 减小 DC-DC 中斜坡补偿对带载能力的影响. 半导体

- 学报. 2006, 8, Vol.27(8). pp: 1484-1489.
- [33]毕查德·拉扎维著. 陈贵灿, 程军, 张瑞智译. 模拟 CMOS 集成电路设计. 西安: 西安交通大学出版社. 2003. pp: 284-305, pp: 309-327, pp: 483-490.
- [34]袁冰, 来新泉, 贾新章. Implementation of high stability with on-chip frequency compensation in a current mode DC-DC converter [J].Journal of Xidian University, 2008, 35(4):685
- [35]Lai Xinquan, Xu Ziyou, Li Yanming, et al. A CMOS Piecewise Curvature compensated Voltage Reference [J]. Microelectronics Journal, 2009, 40(1): 39-45.
- [36]Phillip E.Allen, Douglas R.Holberg. CMOS Analog Circuit Design. Oxford University Press. 2002. pp: 5-80, pp: 439-491.
- [37]Fan Tao, Du Bo, Zhang Zheng, Yuan Guoshun. Low voltage bandgap reference with closed loop curvature compensation. Journal of Semiconductors. 2009, 3, Vol.30(3). pp: 035006-4.
- [38]邹雪城, 余国义, 陈卫兵. 一种单电源低功耗 OTA-C 张弛振荡器. 微电子学. 2005,35(3). pp:311-313.
- [39]李演明, 来新泉, 袁冰等. 一种 DC-DC 开关电源上软启动电路. 半导体学报. 2008, 6, Vol.29(6). pp: 1210-1215.
- [40]袁冰, 来新泉, 李演明等. 降压变换器片内软启动电路设计. 半导体学报. 2008, 10, Vol.29(10). pp: 2069-2073.

在读期间研究成果

一、在读期间参加科研项目

1. 参加西安电子科技大学电路 CAD 所科研项目“电源管理类集成电路关键技术的理论研究与设计”，参与完成一款输出可编程电压模 Buck 型 DC-DC 转换器的设计。
2. 参加西安电子科技大学电路 CAD 所科研项目“电源管理类集成电路关键技术的理论研究与设计”，参与完成一款双输出同步电压模 Buck 型 DC-DC 转换器的设计。
3. 参加西安电子科技大学电路 CAD 所科研项目“电源管理类集成电路关键技术的理论研究与设计”，参与完成一款同步峰值电流模 Buck 型 DC-DC 转换器的设计。

二、学术论文或专利发表情况

1. 叶强, 刘洁, 袁冰, 来新泉等. On-Chip Frequency Compensation with Dual Signal Paths OTA for Voltage Mode Control DC/DC Converter. 半导体学报. 已录用

2. 史凌峰, 马行, 何惠森, 刘洁等. <A Wide Supply Range Bandgap Voltage Reference with Curvature Compensation>. Analog Integrated Circuits and Signal Processing (SCI). 2011 年 8 月.修改后录用.

3. 来新泉, 袁冰, 刘洁, 王红义等. 具有片内频率补偿的电压模 DC/DC 电路. 中国发明专利. 公开号: 201110404419. X.

4. 来新泉, 袁冰, 刘洁, 何全涛等. DC-DC 变换器中的功率管工作尺寸切换电路. 中国发明专利. 公开号: 201110403795. 7.