

摘 要

以模拟硬件为基础的航天测控接收设备存在功能单一，可扩展性差，参数调整困难，性能不完善等问题。数字硬件开发和制造技术的飞速发展，信号和数据处理能力的大大提高，促进了航天测控通信系统传统的模拟终端设备向全面数字化发展，论文正是针对模拟接收机的种种不足，展开多功能数字化中频接收机的研制。

论文借鉴软件无线电思想，建立以高密度可编程逻辑器件为核心的通用硬件平台，通过加载软件实现数字接收机的所有功能。通过对 70M 中频直接带通采样数字化，采用 FPGA 完成中频数字处理的所有流程。复 FFT 频域分析方法，可以快速捕获载波，同时便于针对信号特征采取防边带错锁措施。载波跟踪采用 AFC（自动频率控制）跟踪频率变化，宽窄两通道 AFC 切换方式既可以适应动态条件下的载波跟踪，又能保证稳态条件下对载波频率的精确估计。测距音遥控信号解调采用全数字化处理方式，解调精度高，测距音时延随机误差小。

论文采用 FPGA 作为接收机核心器件，完成中频数字处理和对外围器件的控制；采用级联方式实现了接收机前端大范围 AGC 系统设计；高性能高集成度芯片从硬件上保证了相干载波的精确输出和测距音遥控信号的精确恢复。经测试接收机性能良好，为我国航天测控接收机的完全数字化提供了可以借鉴的经验。

关键词：数字中频接收机，捕获，跟踪，侧音测距，自动增益控制

ABSTRACT

Receivers based on analog technique in space TT&C system have many demerits in expansibility, operationality and performance. With the rapid development of digital device and signal processing technology, the analog terminal units in TT&C are replacing by digital ones. In order to solves all the problems in analog system, This paper put forwards a design for multifunctional digital intermediate frequency receiver (DIFR) .

The DIFR is built on universal hardware platform based on high-density programmable logic devices referring to software-defined radio (SDR). All DIFR functions can be realized by loading certain program. In this digital processing scheme, the input signal with its frequency 70M are directly bandpass sampled and all the digital signal processing work is performed by FPGA. Complex FFT can accomplish carrier acquisition in a short time without error locking by analyzing in frequency domain. The carrier-tracking algorithm is based on AFC. With the switching between wide and narrow FLL , the carrier-tracking loop can achieves good performance whether frequency changes in high dynamic range or it is in stable state. Side-tone and telecontrol signals are demodulated in digital mode which can achieve good performance in precision and delay.

FPGA accomplishes intermediate frequency signal processing work and controls all the peripheral devices. Cascade connecting mode in AGC design can achieve large dynamic AGC range. By using high-performance and high-density devices, the coherent carrier, side-tone and telecontrol signal can be recovered accurately. The DIFR has passed through strict tests and works well. The scheme presented in this paper has certain significance for the fully digitizing of DIFR in TT&C system.

Key words: Digital Intermediate Frequency Receiver (DIFT); Carrier Acquisition; Carrier Tracking; Side-tone Ranging; Automatic Gain Control (AGC);

图目录

图 1.1 软件无线电基本结构.....	3
图 2.1 外差零中频数字接收机框图.....	6
图 2.2 外差低中频数字接收机框图.....	7
图 2.3 中频带通采样数字接收机结构框图.....	8
图 3.1 正交下变频框图.....	13
图 3.2 NCO 全软化实现框图.....	14
图 3.3 完整的 M 倍抽取器结构.....	16
图 3.4 多级抽取系统框图.....	16
图 3.5 接收机抽取分配框图.....	17
图 3.6 复 FFT 载波捕获处理流程.....	22
图 3.7 应急模式下载波捕获性能仿真.....	23
图 3.8 载波恢复结构框图.....	24
图 3.9 叉积频率差分检测器结构框图.....	25
图 3.10 两通道 AFC 切换方式载波频率跟踪框图.....	27
图 3.11 无多普勒频移变化时频率跟踪效果.....	27
图 3.12 多普勒频率变化率 5kHz/s 时频率跟踪效果.....	28
图 3.13 测距音遥控信号相乘解调原理框图.....	29
图 3.14 旋转变换示意.....	31
图 3.16 测距音遥控信号解调框图.....	33
图 3.17 测距音遥控信号数字解调算法流程.....	33
图 3.18 无多普勒频率变化时解调支路相位跟踪情况.....	34
图 3.19 多普勒频率变化率 5kHz/s 时解调支路相位跟踪情况.....	34
图 4.1 接收机整体硬件平台设计框图.....	37
图 4.2 FPGA 对各部分控制示意.....	41
图 4.3 AD8367 引脚及说明.....	41
图 4.4 AD8367 内部简化结构.....	41
图 4.5 AD8367 增益控制曲线图.....	42
图 4.6 AD8367 电路连接方式 A.....	43
图 4.7 AD8367 电路连接方式 B.....	44
图 4.8 AD9850 引脚排列及功能框图.....	45
图 4.9 AD9850 输出频谱示意.....	46

图 4.10 AD9850 连接电路	47
图 4.11 AD9850 各输出点波形示意	47
图 4.12 AD9764 引脚排列及功能框图	48
图 4.13 AD9764 差分输出电路连接	49
图 4.14 MAX275 滤波电路连接示意	50
图 4.15 150kHz、300kHz 滤波器连接设计	50
图 4.16 150kHz、300kHz 滤波器幅频响应示意	51
图 5.1 硬件实物图	52

表目录

表 4.1 MAX275 因子取值与 FC 连接关系	50
表 5.1 基本指标测试数据	52
表 5.2 同一载频下接收机与发射机总时延测试数据	53
表 5.3 不同载频下接收机发射机总时延测试数据	53

独创性声明

本人声明所呈交的学位论文是我本人在导师指导下进行的研究工作及取得的研究成果。尽我所知，除了文中特别加以标注和致谢的地方外，论文中不包含其他人已经发表和撰写过的研究成果，也不包含为获得国防科学技术大学或其它教育机构的学位或证书而使用过的材料。与我一同工作的同志对本研究所做的任何贡献均已在论文中作了明确的说明并表示谢意。

学位论文题目：数字化中频接收机的设计及其硬件实现

学位论文作者签名：朱群 日期：2004年11月15日

学位论文版权使用授权书

本人完全了解国防科学技术大学有关保留、使用学位论文的规定。本人授权国防科学技术大学可以保留并向国家有关部门或机构送交论文的复印件和电子文档，允许论文被查阅和借阅；可以将学位论文的全部或部分内容编入有关数据库进行检索，可以采用影印、缩印或扫描等复制手段保存、汇编学位论文。

(保密学位论文在解密后适用本授权书。)

学位论文题目：数字化中频接收机的设计及其硬件实现

学位论文作者签名：朱群 日期：2004年11月15日

作者指导教师签名：郑林华 日期：2004年11月15日

第一章 绪论

1.1 课题建立的背景和意义

航天测控系统的终端设备一般由相对独立的测距、测速、遥控、遥测、数传等多种设备组成,这部分设备完成测控任务中绝大部分的信号处理工作。以模拟硬件为基础的测控设备,复杂庞大,各终端功能单一,可扩展性差,参数调整困难,对不同航天任务的适应能力很差。

过去的几十年里,经过几代人的努力,我国已经研制了多种卫星测控地面设备和星上设备,配合完成了多次卫星的发射任务。测控技术也随着 20 世纪后期科学技术的发展不断得到提高和更新。60 年代,遥控、遥测、测距、测速等各种功能由各自不同的地面站来完成,设备中大量采用模拟电路和分立元件,各终端的信号产生和编解码专业性很强,遥控、遥测、测距、测速相互独立,互不相关。70 年代末到 80 年代初,我国研制了微波统一测控系统,把 TT&C 的各项功能综合在一个统一载波的测控系统中,但是终端仍然是分立的,设备采用中小规模集成电路,电路参数基本上是固定的。80 年代末 90 年代初,微机和大规模集成电路在测控设备中大量应用,终端中的多种环节开始了不同程度的数字化。遥控、遥测、测距终端中的编码、加解密、数据反演、匹配等核心技术逐渐从硬件电路中脱离出来,由软件编程来完成,使得各种终端逐渐变为透明的传输平台,淡化了终端的特殊专业性。但是,在这一变化的初期,70M 中频以下的终端设备仍由分散的遥测、遥控、测距和测速终端组成,每个终端有各自的微机及监控设备,使得中频设备结构分散,体积庞大,接口复杂。上世纪 90 年代以来,随着数字硬件开发和制造技术的飞速发展,信号和数据处理能力大大提高,航天测控通信中传统的模拟终端设备正越来越普遍地被数字设备所取代^{[23][24][29]}。因此,航天测控通信系统中接收设备的全数字化是一个发展趋势。

数字接收机中模数转换器的位置,决定了接收机数字化程度。全数字接收机可以采用两种结构:直接数字化方式和外差低中频结构^[28]。

直接数字化方式是将天线接收的射频(RF)信号经滤波放大后直接接到模数转换器(ADC)进行数字化,送 DSP 处理器进行数字处理。但是目前商品化的 ADC 还难以直接应用于射频端;另外在如此高的采样率下,ADC 采样孔径抖动、动态范围的提高都会引起信噪比的恶化。加之直接射频数字化对 DSP 的处理速率要求更高,因此在当前的技术水平下直接射频数字化还难以达到。

一种折中的方案就是外差低中频数字处理结构。将射频经下变频后,得到中频信号,由此到数字基带之间都属于中频处理部分,数字化中频接收机正是对这一部分进行数字化。

因此,数字化中频接收机的研制,可以取代传统模拟接收机中的大量电路,使接收机体积大大缩小,可靠性大大增加,便于扩展、调试和维护,论文研究目的也正基于此。为了能在通用硬件平台上利用可编程技术完成多种功能、多种技术状态的测控任务,数字中频接收机中越来越多的借鉴了软件无线电思想。

1.2 软件无线电及其在本课题中的应用

软件无线电是近年来提出的一种实现无线通信的新思路,是无线通信继模拟到数字、固定到移动之后的第三次革命。

1.2.1 软件无线电的起源与特点

无线通信经过几十年的发展取得了长足的进步,通信系统由模拟体制不断向数字体制过渡,出现了许多数字化接收机。这些接收机一般只能工作于单一的频段和模式,功能相对较少,灵活性不够,可扩展能力也较差,不同电台之间仍不能完全互通,无法满足现代通信尤其是军事通信的要求。1992年5月,MILTRE公司的Jeo Mitola首次明确提出了软件无线电(SR, Software Radio或SDR, Software-Defined Radio)概念。软件无线电的基本思想是,AD/DA尽量靠近RF段或中频段进行数字化,然后根据需要对此数字信号进行处理,完成接收机的全部功能。软件无线电实际上是在标准化、模块化的通用硬件平台上,通过配置加载软件实现尽可能多的无线通信功能的一种开放式体系结构^[28]。

因此,软件无线电具有极大的灵活性、适应性和开放性:

- (1) 灵活性 软件无线电可以通过增加软件模块,很容易增加新的功能。便于通过程序加载来改变和更新软件。
- (2) 适应性 软件无线电不仅能和新体制无线通信设备通信,还能与旧体制设备兼容。既延长了旧设备的使用寿命,也保证了软件无线电本身具有很长的生命周期。
- (3) 开放性 软件无线电由于采用了标准化、模块化的结构,其硬件可以随着器件和技术的发展而更新或扩展,软件也可以随需要而不断升级。

软件无线电所具有的灵活性、适应性、开放性等特点,使其在军、民无线通信中获得了广泛应用,日益显示出其先进的思想和蓬勃的生命力。

1.2.2 软件无线电的基本结构与关键技术

软件无线电是构造一个通用的、可编程的硬件平台作为无线通信的基本平台,通过软件更新改变硬件配置结构,实现新的功能。软件无线电采用标准的、高性能的开放式总线结构,以利于硬件模块的不断升级和扩张。

典型的软件无线电主要包括射频前端(含天线)、AD/DA、数字信号处理三部分,^[1]基

本结构如图 1.1 所示。

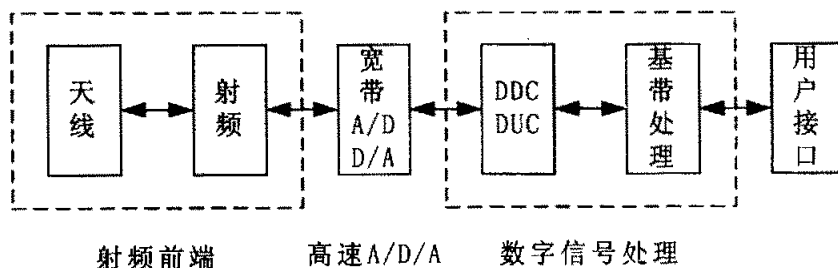


图 1.1 软件无线电基本结构

其关键技术有：

(1) 宽带 / 多频段天线与宽带低噪声前置放大器和功率放大器

美军已研制出几个倍频程的宽带天线，但是效率较低。对于大多数系统只须覆盖不同频程的几个窗口，而不必覆盖全部频段，故可以采用组合式多频段天线的方案，这在技术上是完全可行的。宽带低噪声前置放大器也很难在全频段范围内实现，也可采用多频段方案。

(2) A/D 部分

对 A/D 的要求主要包括采样速率和位数。采样速率主要由信号带宽决定。两倍信号带宽的采样速率只有理论意义，一般要求至少大于 2.5 倍的信号带宽。采样速率的提高，会带来一系列的好处，当然也不能太高。必须考虑到采样后系统的处理能力，以及现有 A/D 的速度及系统的要求，来选定合适的采样速率。A/D 的位数必须满足一定的动态范围要求和数字部分处理精度的要求。

(3) DDC 部分

数字下变频 (DDC) 是 A/D 变换后首先要完成的处理工作，包括数字下变频、滤波和重采样，是系统数字处理运算量较大的部分，以现有的 DSP 水平，将 DDC 这部分工作交给专用的可编程芯片完成是合适和可行的。

(4) 高速数字信号处理部分

这部分主要完成基带处理、调制解调、比特流处理和编码解码等工作，该部分关键是高速数字芯片处理能力的进一步提高。

(5) 软件无线电实用化问题

系统的功耗、体积和成本将是软件无线电实用化的主要问题，这一问题的解决很大程度上依赖于硬件工艺水平的进一步发展。

1.2.3 软件无线电在本课题中的应用

本课题数字化中频接收机在硬件平台架构、体系结构的选择及数字处理环节均借鉴了软件无线电的思想。

本数字化中频接收机借鉴软件无线电的思想,整机架构于 FPGA 为核心的通用硬件平台,通过软件编程,实现载波捕获与跟踪、测距音和遥控信号解调等多种功能。

根据对射频模拟信号采样数字化的形式,软件无线电的组成结构可分为三种:射频低通采样理想软件无线电结构、射频直接带通采样软件无线电结构和宽带中频带通采样软件无线电结构。由于射频低通采样和直接带通采样对 ADC 的要求很高,因此,宽带中频带通采样软件无线电结构是上述三种结构中最容易实现的,是目前软件无线电实现的一种折中方案。本接收机的设计中,如果直接对中频(70M)低通采样,对 ADC 及后续数字信号处理的速度要求很高,因此借鉴软件无线电宽带中频带通采样结构,对中频信号直接带通采样,这样既可以降低 ADC 采样速率,同时也缓解了后续数字信号处理的负担。

在数字处理环节中,则更多地借鉴了软件无线电的思想,所有处理均由软件实现:用全软件方式,实现数字下变频;载波的捕获与跟踪、PM 解调均由软件编程实现,这样使得本接收机设计更灵活,调试和修改也更方便。

1.3 论文主要工作与创新价值

1.3.1 论文内容安排

本文的内容安排如下:

第一章首先阐明了中频接收机数字化的好处与必要性,以及软件无线电思想对数字化中频接收机的借鉴意义。其中着重介绍了软件无线电基本结构与关键技术,以及其在数字化中频接收机设计中的应用。

第二章首先分析了数字化接收机的两种基本结构,然后针对本数字接收机的技术指标选择宽带中频采样结构。同时还给出了该接收机的总体实现方法,分析了接收机的各组成部分及基本原理。

第三章着重分析了接收机软件核心部分:数字中频处理的基本原理及其实现。带通采样和全软化数字下变频设计,减轻了 FPGA 处理负担。载波捕获采用复 FFT 的初始捕获方法,着重介绍了该方法在低信噪比下防错捕处理。载波跟踪采用两级 AFC 切换方式实现,既能保证动态条件下的载波跟踪,又能保证稳态条件下对载波频率的精确跟踪。载波频率跟踪环锁定后,利用相位旋转法可以消除残余相差,得到解调数据。

第四章介绍了接收机硬件平台的结构及其实现,分析了 FPGA 所做工作及其对其他模块的控制。介绍了一种级联式大动态范围 AGC 系统的实现。利用高性能 DAC 输出解调数据,降低了解调失真。对相干载波的输出采用 DDS 芯片,保证了输出精度。DSP 功能弱化,仅利用其 MCBSP 功能与计算机 RS232C 串口连接,实现 FPGA 与计算机通信功能。

第五章回顾总结了论文的主要内容,并提出了下一步研究的方向。

1.3.2 论文的创新价值

论文在以下方面取得了理论和实践方面阶段性的成果:

1、中频数字化方案直接对中频进行低通采样目前还有实现困难,论文采用直接带通采样,利用镜像频谱实现中频数字处理,既减小了对AD采样器件的要求,也降低了后续数字处理的压力,具有一定的通用性。

2、采用复FFT进行载波频率的初始捕获,扩大了FFT分析的范围,同时也提高了初始捕获的精度。FFT频率引导方式只需一次频率引导就可捕获较大频偏并跟踪一定的频率变化率;与自然牵引方式相比,捕获速度快、易于软件化实现;采用联合估计的方法大大抑制了频率错误捕获的情况,降低了边带错锁概率。

3、基于多级自动频率控制(AFC)的载波恢复算法。对于一般的接收机来说,载波的捕获与跟踪常采用科斯塔斯环重构载波相位,从而实现相干解调数据。相干系统对高斯噪声具有较好的性能,但对通信链路干扰的容忍能力较差,特别是受载体动态引入的多普勒频移影响较大。这意味着科斯塔斯环必须具有相对宽的带宽,信噪比阈值性能即跟踪能力降低。可取的方案是采用环路自动跟踪频率而不是相位,数据解调时,相位旋转可以消除残余相差对解调性能的影响。论文采用两通道AFC环路切换跟踪方式,既能使接收机达到较好的动态性能,稳态条件下又能对载波进行精确跟踪。

4、完成了数字化中频接收机硬件平台的设计。借鉴了软件无线电的思想,在中频采样数字化。采用FPGA作为系统的核心处理芯片,大大增强了系统的灵活性、可靠性和通用性,降低了整机的体积和功耗,同时可以实现相干载波、多普勒频移的精确提取。接收遥控指令和转发测距音功能可以协助完成对航天器的测距测速。本接收机接收信号带宽宽,能适应较大的多普勒频率变化,测距音解调时延随机误差小,为我国航天测控接收机的完全数字化提供了有益的经验。

第二章 数字中频接收机总体设计

随着航天测控技术的发展,原来由模拟电路实现的中频接收单元已逐渐不能满足测控系统的要求,中频接收单元数字化,已成为发展的必然趋势。同时,由于高速 DSP 器件和大规模可编程器件的出现,使得通信与控制方面一些复杂的、灵敏的信号处理方法能在数字域付诸实施^{[16][25]},使得接收机性能、灵活性更高,通用性、适应性强,一致性和生产性更好。高速数字处理芯片的应用,可以替换大量的模拟电路,因此可以大大降低整机体积、功耗和生产成本。

2.1 全数字接收机的结构与特点

中频(IF: Intermediate Frequency)在通信系统中处于射频(RF: Radio Frequency)和基带之间。全数字接收机中载波同步、数据解调等全以数字形式由软件完成,因此充分体现了软件无线电的思想。

根据接收机中 ADC 的位置,可实现的数字接收机一般分为两种结构:外差零中频方式和外差低中频方式^[26]。

(1) 外差零中频数字接收机

典型的外差零中频数字接收机结构框图如图 2.1 所示。从图中可以看出,射频信号经过一次下变频后,得到中频信号。中频信号在这里并没有数字化,而是在基带处理之前进行数字化。

这种结构的缺点是:电路中 ADC 位置比较靠后,并且需要两路 ADC 变换,电路复杂度大大增加。同时由于两路模拟乘法器和低通滤波器本身的一致性和稳定性不好,致使 I、Q 通道间幅度不平衡度增加,因此很难保证两路信号幅度一致性和相位正交性,大大影响了接收机的整体性能。解决办法是采用外差直接中频采样技术。

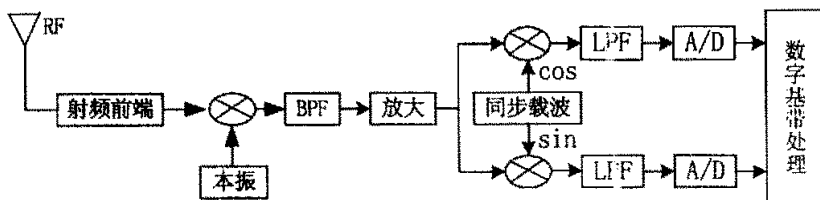


图 2.1 外差零中频数字接收机框图

(2) 外差低中频数字接收机

经过下变频,将射频信号变换为中频(IF)信号。ADC 后模拟乘法器与滤波器均由数字实现,降低了正交相位误差。同时该结构的接收机灵活性强,可最大限度的降低硬件复杂度,是最可行的数字化方法。

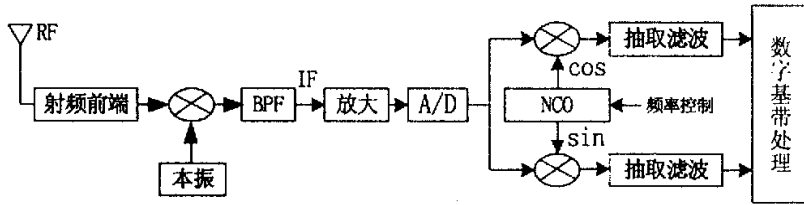


图 2.2 外差低中频数字接收机框图

2.2 接收机总体设计

本接收机是航天测控系统综合基带单元的一部分，输入 70M 中频信号，接收机主要完成载波跟踪，多普勒频率提取和测距音、遥控信号的解调。^[29]测控系统中基带信号对载波的调制一般采用调角体制，特别对调相体制感兴趣，不但因为调相方法简单可靠，而且调相体制有载波分量可供恢复多普勒频率，同时非线性放大也不致使调制波形失真。

2.2.1 接收机主要指标与工作原理

2.2.1.1 接收机主要指标

下面列出数字接收机的主要技术指标，这也是论文设计的依据。

输入载波标称中心频率范围：70MHz \pm 4MHz

输入信号的动态范围：0 \sim -65dBm

输入载波的调制方式：PM

输入信号的多普勒频率范围： \pm 200kHz

扫描速率适应能力：大于 32kHz/s（当环路带宽 $2B_L \geq 800\text{Hz}$ 时）

最大多普勒频率变化率： \pm 5kHz/s

纯载波锁定门限：优于 45dBHz

输出的载波跟踪频率与输入载波相干

调制的低频信号为遥控副载波及测距音，两者可同时调制也可单独调制，总均方根调制指数 $\leq 1.8\text{rad}$

测距音、遥控信号频率范围 $\leq 100\text{kHz}$

至少提供两档环路带宽选择控制

通过计算机 RS232 串口可设置参数并监控相关状态

具备防边带错锁功能

2.2.1.2 接收机工作原理

用户在每次任务前通过上位机预设载波中心频率、环路带宽参数（否则接收机按默认方式工作），参数设置成功后，接收机开始接收测控信息。地面站采用频率扫描方式以使接收机快速捕获载波，扫频时刻仅会存在调制度小于 0.8rad 的频率为 8kHz 的遥控信号。一个扫频周期内，载波捕获，进入载波跟踪环路。载波跟踪环路锁定后，接收机输出相干

载波，同时完成测距音、遥控信号解调和相关测控状态参量输出。

2.2.2 接收机系统结构与基本原理

接收机输入为 70MHz 中频信号，带宽 8MHz，根据系统的中频频率和带宽两项参数指标，若进行低通采样，由 Nyquist 定理则采样速率至少要 143MSPS 才能保证频谱不会发生混迭。但以目前芯片的制作水平来看，采样速率大于 150MSPS，分辨率在 12bit 以上的 ADC 成本较高。同时在这么高的数据速率下，后续基带数字信号处理的压力很大，还增加了整个电路板的工艺难度，从而带来许多问题。观察系统的中频接收信号其有用信号频谱分布在 66~74MHz 内，因而可以运用带通采样机制，按远低于 2 倍信号最高截止频率的采样速率进行欠采样，将频信号频谱无混迭地搬移至基带。

因而采用中频带通采样的数字化接收机结构框图如图 2.3 所示。

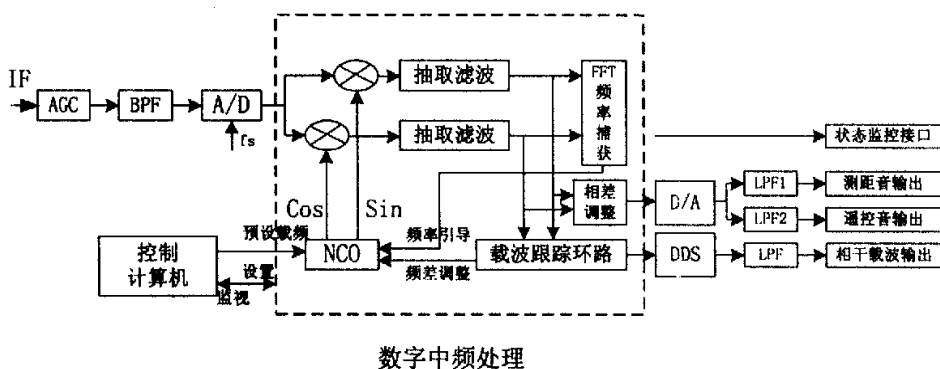


图 2.3 中频带通采样数字接收机结构框图

为了便于分析，将本数字化中频接收机系统分为如下几个部分：

1) 带通采样与数字正交下变频

为了降低后续数据处理速率，对中频输入信号进行带通采样，实现频谱的一次下搬移。正交下变频用全数字实现，可编程器件查表产生正交两路载波信号与中频信号相乘。载波跟踪完成后，信号从中频变为基带，对基带信号处理可实现调制信息的解调。

2) FFT 载波捕获

非应急模式或应急模式下，论文采用的复 FFT 谱分析方法有效地消除了下变频中可能引入的镜像因素的干扰，扩大了 FFT 分析的范围。复 FFT 频率引导，可以达到对载频的快速初始捕获。

3) 载波跟踪

载波跟踪采用两通道 AFC 切换方式，既可以保证动态条件下载波正常跟踪，稳态条件下也可以达到较高的载波跟踪精度。两通道 AFC 可以根据指令切换，满足不同动态条件下载波跟踪。

4) 测距音和遥控信号解调

载波频率跟踪环路锁定后，测距音和遥控信号的解调采用相位旋转的方式，对载波相

位误差进行校正后获得。测距音的时延是接收机的一个重要指标，测距音解调过程中注意数字滤波带来的处理时延一致性，降低随机误差。

2.3 本章小结

本章介绍了全数字接收机的特点，由此引出了本数字化中频接收机的设计。介绍了接收机的工作原理，给出了数字接收机系统的结构设计。信号中频数字化后，进入高速可编程数字处理器件，通过软件编程实现载波恢复、信号解调等功能。该系统便于软件更新以扩展新的功能，符合软件无线电的思想。以下两章中，将分别对本数字中频接收机中频处理端和硬件设计进行研究。

第三章 数字中频处理原理与实现

为了能用数字系统来处理模拟信号，首先必须将模拟信号通过 A/D 转换器进行数字化。因为接收机中频信号是带通的，使用带通采样可以使得接收机直接在中频数字化。带通采样后，数据率仍然是很高的，而实际包含信息的基带信号的带宽较窄，因而采用数字下变频可以提取出有用的窄带信号，同时也可以进一步降低数据速率。

3.1 带通采样与数字下变频设计

对于常规窄带中频信号，可以根据带通采样定理对信号采样量化。对于本接收机中频信号，虽然有用信号带宽很窄，而载频可能出现的范围有 8MHz，为了恢复全频带的信号，应进行宽带中频采样。这样虽然信号宽度比常规窄带中频信号有了展宽，但相对于载频，仍然可以认为是带通信号而应用带通采样定理。利用带通采样不但降低了采样数据速率，减轻后续处理压力，同时也实现了一次下变频功能。

3.1.1 带通采样设计

根据 Nyquist 采样定理，如果信号的频率分布在某一有限的频带(f_l, f_h)上时，按 $f_s \geq 2f_h$ 的采样率采样可以重构原始信号。但是当信号的最高频率 f_h 远大于其信号带宽 B 时，如果仍然按 Nyquist 采样率采样的话，则其采样率会很高，带通采样理论则很好的解决了这个问题。

3.1.1.1 带通采样原理

带通采样定理：设一个频率带限信号 $x(t)$ ，其频带限制在(f_l, f_h)内，即 $B = f_h - f_l$ 。如果其采样率满足：

$$\frac{2f_h}{k} \leq f_s \leq \frac{2f_l}{k-1} \quad (3-1)$$

其中，k 取能满足 $2 \leq k \leq \frac{f_h}{f_h - f_l}$ 且 $f_h - f_l < f_l$ 条件的整数，则用 f_s 进行等间隔采样得到

的信号采样值 $x(kT_s)$ 能准确的确定原信号。

式(3-1)中 k 的不同取值将采样频率划分为若干个区间，k 越大，采样频率越低，对后续处理负荷也降低。当 k 取最大正整数时，满足上述带通采样定律的采样速率最低，而

此时对频率精度的要求也最高，可以适当调节。

同时可以证明当采样频率取为如下形式时^[28]：

$$f_s = \frac{2(f_i + f_h)}{(2n+1)} \quad n = 0, 1, \dots, n_{\max} \quad (3-2)$$

其中， n_{\max} 取能满足 $f_s \geq 2(f_h - f_i)$ 的最大正整数。用采样频率 f_s 进行等间隔采样，可以重构原信号，同时可以降低抗混叠滤波器对带外信号的抑制要求。

按式(3-2)带通采样的结果是把位于 $((nB, (n+1)B)$ 不同频带上的信号都用位于 $(0, B)$ 上的基带信号频谱来表示，但要注意的是这种表示在 n 为奇数时，其频率对应关系是相对中心频率“反折”的，即奇数通带上的高频分量对应基带上的低频分量。 n 为偶数时，频谱搬移前后，高低频率分量是一一对应的。设 f_B 为谱搬移后的频率， f_o 为采样前信号频率，则带通采样后频率搬移关系为，

$$f_B = \begin{cases} (n+1)f_s/2 - f_o & n \text{ 为奇数} \\ f_o - nf_s/2 & n \text{ 为偶数} \end{cases} \quad (3-3)$$

3.1.1.2 带通采样率及其他参数设计

设进入 ADC 的 PM 中频信号为：

$$\begin{aligned} r(t) &= A(t) \cdot \text{Cos}(\omega_c t + m_1 \text{Cos}(\omega_1 t + \varphi_1) + m_2 \text{Cos}(\omega_2 t + \varphi_2)) \\ &= A(t) \cdot \text{Re} \left[e^{j\omega_c t} \cdot e^{j(m_1 \text{Cos}(\omega_1 t + \varphi_1) + m_2 \text{Cos}(\omega_2 t + \varphi_2))} \right] \end{aligned} \quad (3-4)$$

若 $A(t)$ 在某一段内可认为不变，根据傅立叶—贝塞尔函数：

$$\exp(jZ \cos \theta) = \sum_{n=-\infty}^{\infty} j^n J_n(Z) \exp(jn\theta)$$

接收信号可展开表示成：

$$r(t) = A \cdot \text{Re} \left\{ \exp(j\omega_c t) \cdot \exp \left(\sum_{n=-\infty}^{\infty} \sum_{k=-\infty}^{\infty} j^n j^k J_n(m_1) J_k(m_2) \exp \{ j[n(\omega_1 t + \varphi_1) + k(\omega_2 t + \varphi_2)] \} \right) \right\} \quad (3-5)$$

由上述表达式可知：在同时存在测距音和遥控信号时，接收信号频谱中除了存在无穷多个频率为 $(\omega_c + n\omega_{m_1})$ 和 $(\omega_c + k\omega_{m_2})$ 的分量之外，还存在无穷多个同样对称分布的交叉分量 $(\omega_c + n\omega_{m_1} + k\omega_{m_2})$ 。从理论上讲它的频谱宽度应该无限大。但是在实际应用中，常将频谱宽度看成是有限的，这是因为当调制指数一定时，高到一定次数的边频分量其振幅已经小到可以忽略，以致滤除这些边频分量对调制波形不会产生显著的影响。工程上通常以忽略小于 10% 未调载波振幅的边频分量来决定调相波的频谱宽度。

按照单频调制的卡森公式： $B = 2(m+1)f$ ， m 为调制度， f 为调制频率。计算得到，接收信号的最大带宽为： $B=455kHz$ ，而载频出现的范围 $70 \pm 4 MHz$ ，这样 $f_c(t)$ 所有可能取值的区间为：

$$65.745MHz \leq f_c(t) \leq 74.227MHz$$

因此进行该带通采样设计时，选择高性能声表面滤波器作为 AD 采样前抗混叠滤波器中心频率 70MHz，-3dB 带宽 9MHz，-40dB 带宽 10.3MHz。

应用带通采样以减轻对后续处理对器件的要求，AD 采样率的选择应该满足下面几个要求：

- ① 保证采样后频谱不会混叠；
- ② 由于 k 将采样率的选择划为若干窄的区间，采样率的选择应当考虑系统所能提供的时钟精度和稳定度；
- ③ 尽可能地采用较低的采样率。

由式 (3-2) 取最大正整数 $n_{\max} = 7$ ，此时 $f_{bs} = 280/15 \approx 18.666667 MHz$

为了便于产生及后续处理，取 f_{bs} 为系统源时钟的 2 分频 18.682MHz（系统时钟源为 $4f_0 = 37.364MHz$ ，日稳定度 10^{-8} ），该采样率在带通采样要求的采样率动态范围内 $(\frac{2f_h}{n+1} \leq f_{bs} \leq \frac{2f_l}{n})$ 。

由于采样频率满足带通采样的要求，在这样的采样率下，可以完整恢复出所有可能出现的中频信号。

同时调制信号的带宽很窄，信号在该采样率下不会发生混叠。采用高性能声表面滤波器，噪声混叠带带宽较窄，而且有了很大衰减，可以不予考虑。

本系统中时钟源采用高稳定度恒温晶振，其频率稳定度远远高于采样时钟动态范围的要求。

值得注意的是，带通采样降低了对 AD 转换速率，但并没有降低对 AD 转换器对频率响应的要求。因此选择 AD 转换芯片时，其最高响应频率要大于输入信号的最高频率，否则信号会被严重衰减^[28]。

在该采样率下，由式(3-3)可知信号频带由[65.5,74.5]MHz 搬移至[0.228,9.228]MHz，实现了一次下变频。

因此，AD 采样输出的信号可以表示为：

$$r(k) = A \cdot \cos\left(\frac{2\pi f_c k}{f_{bs}} + m_1 \cos\left(\frac{2\pi f_{m_1} k}{f_{bs}}\right) + m_2 \cos\left(\frac{2\pi f_{m_2} k}{f_{bs}}\right) + \varphi\right) + n(k) \quad (3-6)$$

3.1.2 正交数字下变频设计

中频输入信号经带通采样之后,实现了频率的一次下搬移,但是信号的实际频率和数据速率仍然比较高。例如对于 70MHz 的中频信号,经过带通采样其频率被搬移至 4.728MHz,数据速率等于采样速率为 18.682MHz。对该中频信号进行抽取、滤波、频谱分析等等操作,至少要求对每个样本做 100 次以上操作约 2000MIPS (每秒百万条指令)的处理要求,这对数字处理芯片的速度要求是很高的。

另一方面,有用信号所占据的实际上是很窄信号带宽,如本系统,调制信号频率不超过 100KHz,所占据的信道带宽小于 500kHz。而对于信息解调,载波跟踪等处理,只需对以上所述频率比较低的基带信号进行处理。

因此,数字下变频(DDC)部分要完成的任务,一方面是对 AD 采样后的宽带信号进行信道分离,提取出需要的基带信道;另一方面,下变频后,对于分离后的基带信号,可以大大地降低采样频率,这也就意味着可以大大降低数据量,以减轻基带处理部分的压力。

3.1.2.1 数字下变频原理

DDC 的组成与模拟下变频器类似,包括数字混频器、数控振荡器(NCO)和低通滤波器(LPF)。数字处理系统中一种常见的正交下变频系统框图如图 3.1 所示。

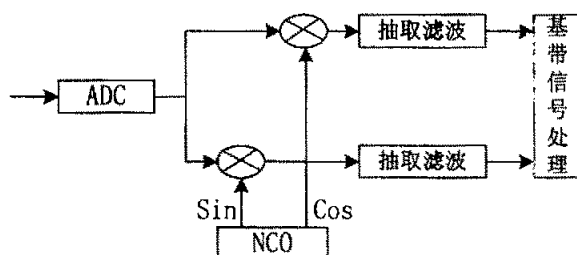


图 3.1 正交下变频框图

同样与模拟下变频相似,正交数字下变频的处理由两步完成:首先是将输入信号与正交载波相乘以对输入信号进行频谱搬移,然后进行低通滤波滤除高频分量。当数字本振与输入信号相同时,将中频输入信号频谱搬移到零中频,以提取数字基带信号,因此正交下变频也是正交解调的关键部分。

在模拟变频中,混频器的非线性和模拟本地振荡器的频率稳定性、温度漂移、转换速率等都是人们最关心和难以彻底解决的问题,这些问题在数字下变频中可以得到很好的改善。NCO 的频率步进、频率间隔等具有理想的性能,另外,NCO 的控制和修改较容易的特点也是模拟下变频器所无法比拟的。因此,数控振荡器是决定 DDC 性能的最主要的因素之一。

数字下变频能够实现信号频率的下搬移,但是 DDC 输出数据速率始终为输入信号的采样速率,后续处理压力依然很大。信号经正交混频后,便将信号由中频变换到基带。基带信号的最高有用频率远远小于变频之前的信号。对这样的基带信号进行降速处理或二次

采样是完全有可能的。多速率信号处理技术(Multirate Digital Signal Processing, 简称为 MRDSP)为这种降速处理的实现提供了理论依据。下面将分别研究 NCO 的全软化实现和多速率信号处理技术。

3.1.2.2 NCO 的全软化实现

正交数字变频中的正弦和余弦信号是由数字控制振荡器产生的。NCO 的目标就是产生一个理想的正弦和余弦波, 更确切地说是产生一个可变频率的正弦波样本, 如下式

$$s(k) = \cos(2\pi \frac{f_{lo}}{f_{bs}} k) \quad (3-7)$$

式中 f_{lo} 为产生的本振频率, f_{bs} 为正交数字变频输入信号的采样频率。

用可编程器件实现全软化 NCO 产生正弦样本最有效, 最简单的方法就是查表法。NCO 全软化实现的原理框图如图 3.2 所示。

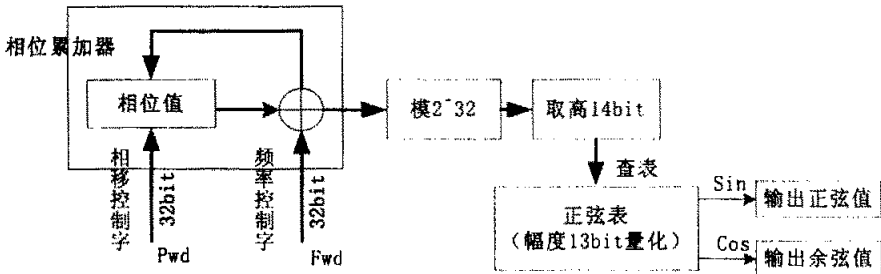


图 3.2 NCO 全软化实现框图

NCO 入口数据为 32bit 的相移控制字和频率控制字。相位累加器以 Pwd 为相移量, 以 Fwd 为累加量, 输出的相位序列作为地址查询正弦表。控制 Pwd 的值, 可以使 NCO 最终的输出两路信号, 一路与载波同频同相, 另一路与载波同频正交。

NCO 的输出频率可以表示成:

$$f_{lo} = \frac{Fwd}{M} \times f_{clk} \quad (3-8)$$

理论上频率输出精度为 $f_{min} = \frac{f_{clk}}{M} \quad (3-9)$

其中 f_{clk} 为参考时钟, M 为 2π 的周期等分数, 一般取为 2 的整数次幂。

为保证进入混频单元的速率相等, 此式中 f_{clk} 取为前端 ADC 的采样速率 f_{bs} 。

由式(3-9)可知, 为了得到足够的载波跟踪精度, NCO 相位累加器的位数必须足够高, 通常取为 32bit。由于存储容量的限制, 在实际中只是用相位累加器输出的高 N 位去查表。因此本方案采用高位数 (32bit) 的频率控制字来获得高频率分辨率; 同时为了减小正弦表的存储空间, 取 NCO 累加输出的高 14bit 进行查表, 正弦表输出幅度以无符号 13bit 量化。在如上的条件下, 由正交误差引起的虚假信号抑制在 60dB 以上^[28]。

此时相位分辨率和频率分辨率分别为,

$$\Delta\phi = \frac{2\pi}{2^{32}} \approx 1.46 \times 10^{-9} \text{ rad}$$

$$\Delta f_0 = \frac{f_{bs}}{2^{32}} = \frac{18.682 \cdot 10^6}{2^{32}} \approx 4.3 \cdot 10^{-3} \text{ Hz}$$

这样的分辨率对模拟下变频来说是不可想象的。

单音调制时，经过数字正交混频，输出的正交两路信号分别为：

$$\begin{aligned} x_1(k) &= r(k) * \cos\left(2\pi \frac{f_{lo}}{f_{bs}} k\right) \\ &= \left\{ A \cos\left(2\pi \frac{f_c k}{f_{bs}} + m_1 \cos\left(2\pi \frac{f_m k}{f_{bs}}\right) + \varphi\right) + n(k) \right\} * \cos\left(2\pi \frac{f_{lo}}{f_{bs}} k\right) \\ &= \frac{1}{2} A \cos\left(2\pi \frac{\Delta f}{f_{bs}} k + \phi(k)\right) + \frac{1}{2} A \cos\left(2\pi \frac{f_c + f_{lo}}{f_{bs}} k + \phi(k)\right) + n_c(k) \end{aligned} \quad (3-10)$$

$$\text{其中, } \Delta f = f_c - f_{lo}; \quad \phi(k) = m_1 \cos\left(2\pi \frac{f_m k}{f_{bs}}\right) + \varphi$$

可以看到，I路信号表达式包含载频与本振的频差项、和频项和噪声项。

同理

$$x_2(k) = \frac{1}{2} A \sin\left(2\pi \frac{\Delta f}{f_{bs}} k + \phi(k)\right) + \frac{1}{2} A \sin\left(2\pi \frac{f_c + f_{lo}}{f_{bs}} k + \phi(k)\right) + n_s(k) \quad (3-11)$$

经过后续的抽取滤波，可以获得完全正交的两路信号。

3.1.2.3 多速率信号处理技术

多速率信号处理技术主要包括抽取与插值，论文主要讨论抽取技术。本系统中，大量采用抽取技术，极大的降低了计算量，实现信号的实时处理。

1) 抽取

信号的采样率远大于两倍信号带宽时，可通过抽取过程降低信号采样率，离散信号 $x(n)$ 的 M 倍抽取过程就是每隔 M 点保留一点数据^[27]，即

$$y(m) = x(mM) = x(m) * \sum_{l=-\infty}^{\infty} \delta(m - lM), \quad y(m) \text{ 表示抽取后的信号} \quad (3-12)$$

这样的抽取称为整数倍抽取， M 称为抽取因子。抽取序列 $y(m)$ 的离散傅立叶变换为^[27]：

$$Y(e^{j\omega}) = \frac{1}{M} \sum_{l=0}^{M-1} X[e^{j(\omega - 2\pi l)/M}] \quad (3-13)$$

由式(3-13)可知， M 倍抽取信号的频谱，在原始信号采样率归一化的数字频率内，与

抽取前信号的频谱相比,多出了 $M-1$ 个等间隔的复制频谱。如果没有混叠,抽取前后的信号频谱在模拟频域上,除了幅度差 M 倍之外,其他是一样的。

如果 $x(n)$ 序列的采样率为 f_s , 则其无模糊带宽为 $f_s/2$ 。 M 倍抽取后序列数据速率为 f_s/M , 其无模糊带宽为 $f_s/2M$, 所以当 $x(n)$ 中含有大于 $f_s/2M$ 的频率分量时, $y(m)$ 在频域就必然产生频谱混叠。解决办法是首先用一个数字滤波器 ($B < \pi/M$) 对 $x(n)$ 进行滤波, 使其只含有小于 π/M 的频率分量, 再进行 M 倍抽取, 所以一个完整的 M 倍抽取器结构如图 3.3 所示。

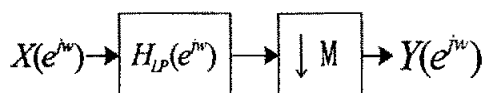


图 3.3 完整的 M 倍抽取器结构

图中 $H_{LP}(e^{j\omega})$ 是带宽小于 π/M 的低通滤波器, 当原始信号的频谱分量 $X(e^{j\omega})$ 本身就小于 π/M 时, 该低通滤波器可以省去。

经过抽取, 数据速率降低了 M 倍, 降低了对后续处理的速度要求。同时, 也大大提高了信号的频域分辨率。

2) 抽取的多级实现

前面讨论的抽取是按单级实现来考虑的, 即 M 倍抽取一次完成。但在本接收机系统中, 不同的信号需要从信号流的不同位置抽头输出, 单独设计抽取器增加了设计复杂度, 浪费了资源。采用多级抽取方式可以合理地设计各抽头位置的抽取系数, 达到抽取器的复用, 节省了系统资源。一个多级抽取的系统框图如图 3.4 所示。

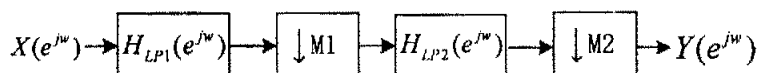


图 3.4 多级抽取系统框图

在进行每一级滤波器设计时要注意两点: 首先是每级滤波器的通带宽度不能小于信号的带宽。二是过渡带是可变的, 取决于每一级的抽取倍数, 即过渡带的截止频率不能大于该级输出取样率的一半, 否则过渡带将会发生混叠。

3) 多速率信号处理在接收机中的应用

本接收机中, 为了保证后续频率捕获和跟踪的精度, 环路滤波器会设计得较窄 (800Hz 和 300Hz), 这要就必然要求对采样数据进行抽取处理。但是数据速率又不能太低, 否则不能保证近似实时的调整本振, 带来较大的累积相差。为了达到较为理想的跟踪精度和解调效果, 调整本振的速率一般在 10k 以上。因此, 采样数据的最大抽取系数 $M < 1024$ 。

因此本接收机各抽取系数分配如图 3.5 所示。

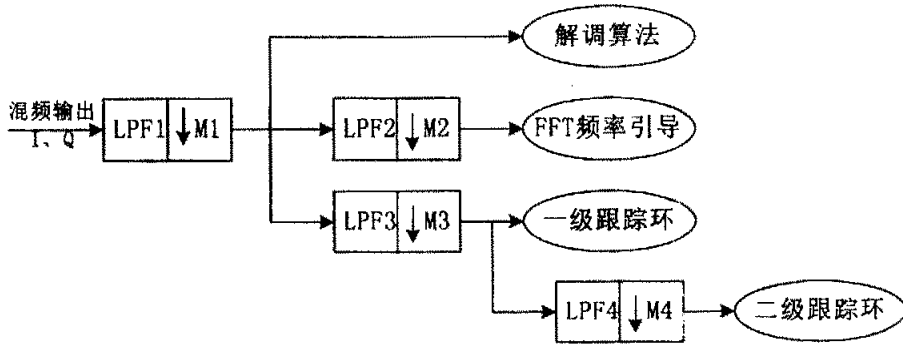


图 3.5 接收机抽取分配框图

M1 的选取：为了使解调输出有比较好的波形，简化 DA 后面低通滤波器设计，输出信号每个周期应该有 20 个以上样点，因此 M1 取为 8，解调数据转换速率 $\frac{f_{fs}}{M1} \approx 2.33\text{MHz}$ 。LPF1 的设计需保证抽取输出频谱不重叠，同时滤除混频输出的和频项。值得注意的是，LPF1 低通滤波器的阶数不能太高，否则将增加测距音解调延时。

M2 的选取：M2 的设定决定了 FFT 捕获的带宽与捕获精度。由于 FFT 分析的结果作为载波跟踪环路的频率引导，因此，FFT 分析的误差应该在载波环路带宽以内。M2 越大，进入 FFT 谱分析的数据速率越低，这样捕获带宽降低，但是捕获的频率精度提高。综合考虑，M2 取为 16，这样进入 FFT 的数据速率约为 146kHz，做 1024 点 FFT 分析时，静态频率估计最大误差在 150Hz 以内。

M3、M4 的选取：M3、M4 的选取既要保证在该采样率下，窄带环路滤波器有较好的性能，同时采样率也不能太低，保证能够近似实时调整本振。选取 M3 为 32，M4 为 4，这样 800Hz 环路和 300Hz 环路的入口速率分别为 72.98kHz 和 18.24kHz。

混频滤除和频后的 I、Q 正交两路数据进入接收机基带处理部分。基带处理部分主要完成 FFT 初始捕获、载波跟踪和测距音遥控信号的解调。

3.2 基于复 FFT 的载波初始捕获

航天测控系统中，卫星及其它航天器距地面测控设备的距离十分遥远，测控设备所接收的信号都是非常微弱的，且有用信号淹没在强噪声中。同时，飞行器与测控站间也有相对运动，所接收信号的载波频率随时间发生变化，即含有多普勒频移。为了确保测控系统能够在强噪声背景下接收微弱信号，同时提取多普勒频率，接收机必然是窄带的^[29]。本系统中，输入信号的多普勒频移有 $\pm 200\text{kHz}$ 的范围，尽管接收机对接收信号有先验知识，在预设载波中心频率的条件下，200kHz 的初始频差会导致载波同步时间过长。为了快速进入载波跟踪环，在输入信号存在大多普勒频移条件下，载波快速捕获过程是必须的。400kHz 的带宽对于载波捕获过程是很宽的，因此前端一般还采取频率扫描方式辅助捕获。

3.2.1 复 FFT 载波频率初始捕获基本思想

载波捕获实现对载波的频率的粗略估计,估计值调整本振实现对载波跟踪环的频率牵引。当载波频差牵引至载波跟踪环路带宽之内,载波跟踪环启动实现对载波的精确跟踪。课题正是利用 FFT 变换系数的幅度所包含的信号频率信息,达到快速捕获载波中心频率的目的,同时根据信号频域特征,采取防边带错锁措施,这是用 FFT 实现载波快速捕获的基本思想。

单音调制时,输入信号经数字下变频,滤除高频后,最后到达 FFT 入口的正交两路数据表示如下:

$$x_I = A_{s1} \cos\left(2\pi \frac{\Delta f}{f_{s1}} k + \phi(k)\right) + n_c(k) \quad (3-14)$$

$$x_Q = A_{s1} \sin\left(2\pi \frac{\Delta f}{f_{s1}} k + \phi(k)\right) + n_s(k) \quad (3-15)$$

$$\Delta f \text{ 为载波与 NCO 的频差项, } \phi(k) = \begin{cases} \varphi_0 & , \text{ 无调制音时} \\ m_1 \cos\left(2\pi f_m k / f_{s1}\right) + \varphi_0 & , \text{ 单音调制时} \end{cases}$$

载波跟踪的目的就是提取 Δf 的信息,用以调整 NCO 输出。

当 $\Delta f > 0$, 说明 $f_c > f_{i0}$, 调节频率控制字,使得 NCO 频率输出为 $f_{i0} + \Delta f$

当 $\Delta f < 0$, 说明 $f_c < f_{i0}$, 调节频率控制字,使得 NCO 频率输出为 $f_{i0} - \Delta f$

如果对正交支路的任一支路进行实 FFT 分析,则不能区分 FFT 分析最大谱线对应实际频率还是其镜频,复 FFT 分析可以很好的解决这一问题。构造复正弦序列,令

$$x(k) = x_I + jx_Q = A_{s1} e^{j(2\pi \frac{\Delta f}{f_{s1}} k + \phi(k))}, \text{ 对 } x(k) \text{ 进行复 FFT 分析,提取频差 } \Delta f。$$

3.2.2 非应急模式下的频率初始捕获

非应急模式是指当前接收信号中不包含遥控信号和测距音信息。此时构造的复正弦序

$$\text{列为 } x(k) = A_{s1} e^{j(2\pi \frac{\Delta f}{f_{s1}} k + \phi_0)} \quad (3-16)$$

作 N 点 FFT 分析,

$$\begin{aligned} X(m) &= \sum_{k=0}^{N-1} A_{s1} \exp\left(j\left(2\pi \frac{\Delta f}{f_{s1}} k + \phi_0\right)\right) \cdot \exp\left(-j \frac{2\pi}{N} km\right) \\ &= A_{s1} \exp(j\phi_0) \cdot \sum_{k=0}^{N-1} \exp\left(-j\left(\frac{2\pi}{N} km - 2\pi \frac{\Delta f}{f_{s1}} k\right)\right) \end{aligned} \quad (3-17)$$

$$\text{令 } \nu_m = \frac{2\pi f_{s1}}{N} m - 2\pi\Delta f = 2\pi\left(\frac{m}{N} f_{s1} - \Delta f\right)$$

$$\begin{aligned} \text{则}^{[17]} \quad X(m) &= A_{s1} \exp(j\varphi_0) \sum_{k=0}^{N-1} \exp(-j\nu_m k / f_{s1}) \\ &= A_{s1} \exp(j\varphi_0) \exp\left[\frac{-j(N-1)}{2f_{s1}} \nu_m\right] \frac{\sin(N\nu_m / 2f_{s1})}{\sin(\nu_m / 2f_{s1})} \\ &= A_{s1} \exp\left[j\left(\varphi_0 - \frac{(N-1)}{2f_{s1}} \nu_m\right)\right] \frac{\sin(N\nu_m / 2f_{s1})}{\sin(\nu_m / 2f_{s1})} \end{aligned} \quad (3-18)$$

$$\text{其幅度与相位表示分别为 } A_m = A_{s1} \frac{\sin(N\nu_m / 2f_{s1})}{\sin(\nu_m / 2f_{s1})}, \quad \phi_m = \varphi_0 - \frac{(N-1)}{2f_{s1}} \nu_m \quad (3-19)$$

由 $\nu_m = 2\pi\left(\frac{m}{N} f_{s1} - \Delta f\right)$ 可知, FFT 变换系数幅度最大值对应于

$$m_T = \left[N \frac{\Delta f}{f_{s1}} \right], \quad [] \text{表示取最近的整数} \quad (3-20)$$

$$\text{利用 FFT 最大谱线粗测频差 } \hat{\Delta f} = m_T \frac{f_{s1}}{N} \quad (3-21)$$

因此根据 FFT 变换系数最大值对应的坐标, 可以确定频差项 Δf , 调节正交混频 NCO 减小其与输入信号中心频率的差值, 当差值落在载波环路跟踪带宽内时, 载波跟踪环路启动, 从而精确跟踪载波变化。

在低载噪比条件下, 信道中的杂波严重影响着 FFT 分析的性能。同时当多普勒频率值落在捕获带外, 载噪比过低或者没有信号的情况下, 对输入信号进行 FFT 分析, 此时根据系数最大值对应的频率作为载波捕获值都可能导致载波错误捕获。

因此我们并不选择固定门限来判别每一通道的输出是属于信号还是属于噪声, 也不以单次 FFT 分析结果作为频差的估计, 而是采用基于信噪比检测和方差检测的方法。以 FFT 分析的最大值 $X_{\max}(k)$ 和次最大值 $X_{\text{smax}}(k)$ 对 FFT 捕获带内信噪比进行估计, 对信噪比估计结果采用序贯检测算法, 当序贯检测判决过门限, 且载波频率估计的方差小于门限, 才判定载波捕获。

根据周期图法功率谱估计理论^[27], 信号 N 点 FFT 变换系数, 取其幅值平方除以 N 可以作为信号功率的估计

$$\hat{P}(\omega) = \frac{1}{N} |X_N(e^{j\omega})|^2 \quad (3-22)$$

假定 $k = k_f$ 位置, FFT 变换系数幅度最大, 则扣除载波后的噪声功率可以估计为:

$$\hat{P}_n = (1/N) \sum_{k=0, k \neq [k_f]}^{N-1} |X(k)|^2, [k_f] \text{表示以 } k_f \text{ 为中心的区间} \quad (3-23)$$

则信噪比可以由下式进行粗略估计:

$$\frac{|X(k_f)|^2}{\sum_{k=0, k \neq [k_f]}^{N-1} |X(k)|^2} = \frac{|X_{\max}|^2}{\sum_{k=0, k \neq [k_f]}^{N-1} |X(k)|^2} \quad (3-24)$$

为了减少数字运算量, 式(3-24)可以进一步简化, 假定扣除最大值附近的一个区间搜索到 FFT 系数次最大值为 X_{smax} , 考虑白噪声情况下, 信噪比可以由下式进一步简化近似

$$\frac{|X_{\max}|^2}{\sum_{k=0, k \neq [k_f]}^{N-1} |X(k)|^2} \geq \frac{|X_{\max}|^2}{N \cdot |X_{smax}|^2} \quad (3-25)$$

因此, 根据每次 FFT 分析的最大值 $X_{\max}(k)$ 和次最大值 $X_{smax}(k)$, $\frac{X_{\max}}{X_{smax}}$ 比值可以近

似估计信噪比。由于 FFT 分析时存在栅栏效应和谱泄漏, 载波中心频率附近将会出现几根离散谱线, 因此搜索次最大值时应当扣除最大值出现位置附近的一个区间。

序贯检测, 指的是将 FFT 分析结果存入一个长度为 M 的滑动窗, 对窗内 FFT 信噪比分析结果进行判决, 若 M 次信噪比检测 $\frac{X_{\max}}{X_{smax}}$ 均大于门限值, 则判定捕获带内信噪比过

阈值, 否则继续进行 FFT 分析, 同时更新滑动窗。当信噪比检测过门限, 且滑动窗内频差估计值方差小于预设门限, 则判定载波捕获。信噪比检测可以降低载波错捕概率, 方差检测将会保证载频捕获的精度。

作 M 次 FFT 分析, 设单次分析的最大值和次最大值分别为 $X_{\max}(k)$ 、 $X_{smax}(k)$, 最大值对应坐标为 Plc_k

$$\text{若 } \frac{X_{\max}(k)}{X_{smax}(k)} > G_a \text{ 记 } Cnt(k) = 1, \text{ 否则 } Cnt(k) = 0$$

根据信噪比检测结果和 Plc_k 方差进行如下联合判决:

$$\text{若 } \begin{cases} \sum_{k=1}^M Cnt(k) = M \\ \sum_{k=1}^M [Plc_k - E(Plc)]^2 < G_b \end{cases} \quad (3-26)$$

则判定载波锁定, 考虑扫频时频率线性变动情形, 根据最大值出现位置进行频差估计结果为 (M 为偶数的情况):

$$\hat{Plc} = E(Plc) + \frac{1}{M/2} \sum_{k=1}^{M/2} (Plc_{M+1-k} - Plc_{M/2+1-k}) \quad (3-27)$$

$$\hat{\Delta f} = \hat{Plc} \cdot \frac{f_{s1}}{N} \quad (3-28)$$

3.2.3 应急模式下初始捕获防错锁设计

应急模式是指输入信号含有遥控信息和/或测距音信息，在应急模式下要考虑边带错锁的问题，所以不能直接应用非应急模式下的频率初始捕获算法。同时调制音的加入，使得载波处的实际信号分量减小，在同样载噪比输入时会增加载波捕获的难度；另一方面，完全按非应急模式下的处理方法，调制音的加入会导致信噪比检测误判，影响载波的正常捕获。基于载波能量中心的防错锁算法^[19]，在理想条件下，性能良好。但在低信噪比下会造成载波频率估计的较大偏差，误锁定概率大大增加。本接收机在非应急模式捕获方法基础上，采用对称外推的捕获验证方法，防止载波捕获的误锁定。

由于捕获阶段只会存在调制度小于 1rad 的单个调制音，由式(3-16)进入复 FFT 捕获分析的复信号可表示为：

$$x(k) = x_I + jx_Q = A_{s1} e^{j(2\pi \frac{\Delta f}{f_{s1}} k + m_1 \text{Cos}(\frac{2\pi f_m k}{f_{s1}}) + \phi_0)} \quad (3-28)$$

根据式(3-4)可知，单音调制下， x 频域不但有 Δf 分量，还包含无穷多关于 Δf 对称的 $\Delta f + nf_{m1}$ $n = \pm 1, \pm 2 \dots$ 的边频分量。由于在小调制指数下， $|n| \geq 2$ 对应的边频能量较小，低信噪比下分析时可以忽略。

因此，FFT 分析的频域包含 $\Delta f - f_{m1}, \Delta f, \Delta f + f_{m1}$ 的频率分量。

对称外推法捕获验证，就是利用 FFT 分析的频谱对称性，来确定当前谱线是载频还是边频。对称外推法的基本原理是：在复 FFT 输出序列中寻找幅度最大值所在位置，然后用已知的边频宽度去验证相应的对称区间是否存在信号，若对称区间内同时存在信号或者同时无信号，则可认为当前幅度最大值位置对应载波频率。在找到载波后，扣除载波中心区间和与之对称的调制音出现区间后，再寻找次最大值，进行信噪比检测。假定某次载波频率错误锁定在一边频上，则按如上方法搜索到的次最大值将会出现在另一边频位置，进行信噪比检测时将不会过检测门限，载波不会错误锁定。同样对 M 次 FFT 分析结果进行序贯检测，当信噪比检测和频率估计方差检测均满足载波捕获条件(3-26)，才判定载波锁定，否则进行下一次联合检测。在本捕获方法中，为了保证频域的对称性，应当保证三根谱线均在捕获带宽内。因此，进行载频估计(最大值搜索)时，在捕获带宽边缘设定保护带，当最大值出现位置(载频)落在保护带内时，不进行捕获分析。

3.2.4 频率初始捕获的实现

对于接收端而言,可能并不知道接收信号太多的先验知识。因此为了保证接收端在任何时候都能正常接收,把接收端处理为接收应急信号的状态。即在接收端切入调相处理时,前端调相信号载波不确定、多普勒频移不确定、是否加载调制信号及对应的调制指数均不确定,按应急模式下载波捕获算法进行载波捕获。复 FFT 载波捕获流程如图 3.6 所示。

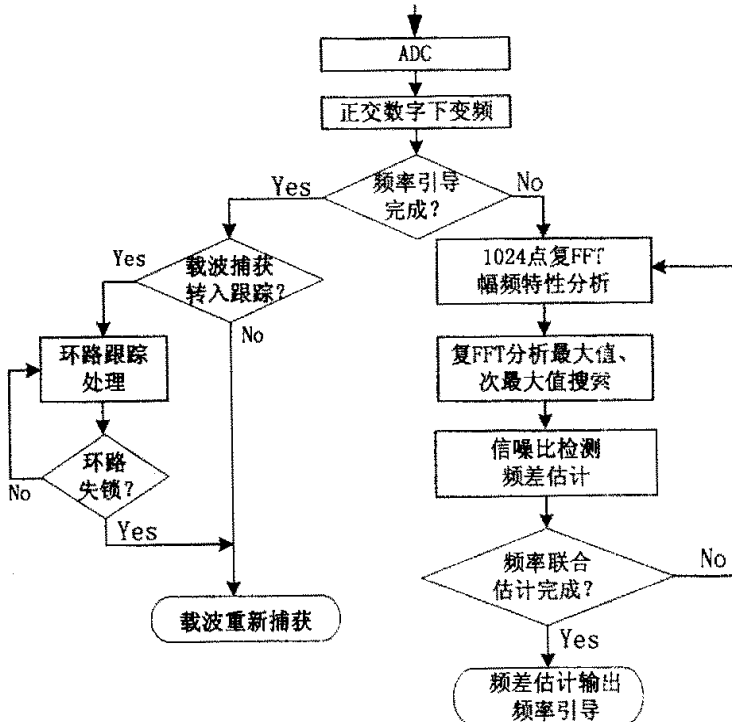


图 3.6 复 FFT 载波捕获处理流程

FFT 捕获性能仿真

FFT 频率引导方式只需一次频率引导就可捕获较大频偏并跟踪一定的频率变化率;与自然牵引方式相比,捕获速度快、易于软件化实现、便于从算法上处理,降低边带错锁概率。

N 阶 FFT 分析等效于对输入数据进行一次 N 通道的滤波,每通道的滤波器系数为:

$$h(n, l) = \cos\left(\frac{2\pi nl}{N}\right) + j\sin\left(\frac{2\pi nl}{N}\right); \quad l = 0, 1, \dots, N-1 \quad (3-29)$$

等效于通带为 $B_{N-FFT} = \frac{f_s}{N}$ 的带通滤波器。

假定输入载噪比为 CNR , 则每一通道输出信噪比为

$$SNR_o = CNR - 10\log_{10}\left(\frac{f_s}{N}\right) \quad (3-30)$$

单音调制时载频处的输出信噪比为

$$SNR_o = CNR + 20\log_{10}J_0(m_1) - 10\log_{10}\left(\frac{f_s}{N}\right) \quad (3-31)$$

由图 3.5 可知, 复 FFT 分析入口数据速率约 146kHz, 对应复 FFT 分析的捕获带宽约为 $\pm 70\text{kHz}$, 作 $N=1024$ 的 FFT 分析, 理论捕获偏差小于 140Hz。捕获时间约为 M (本接收机取为 8) 次联合估计的总耗时: $t_c \approx M \cdot N / f_s \approx 56\text{ms}$

应急模式下调制的单音频率为 8kHz, 调制度 0.8rad, 在前端输入载噪比 45dBHz 情况下, 复 FFT 端输入的信噪比约 -6.6dB , 载频处的输出信噪比约 22dB。

此时对应急模式下的载波捕获精度作了仿真。仿真结果如图 3.7 所示。

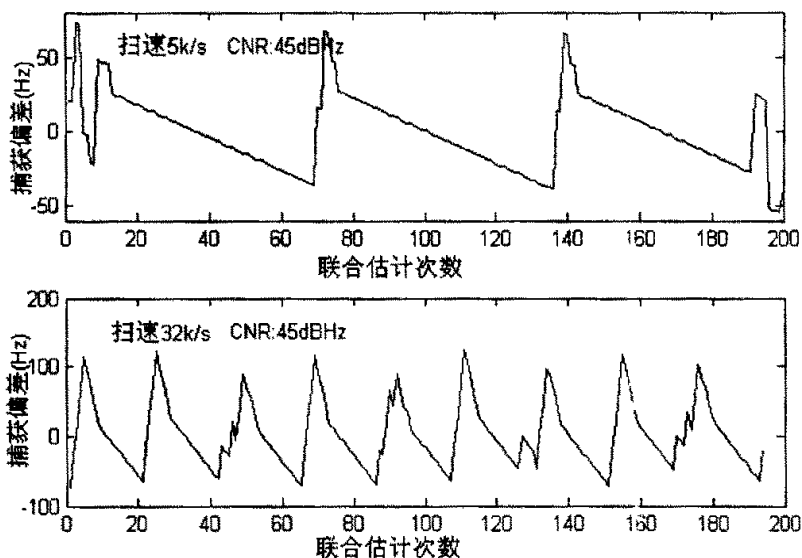


图 3.7 应急模式下载波捕获性能仿真

定点仿真结果表明:

应急模式下, 当输入载噪比高于 45dBHz 时, 前端以 5kHz/s 扫频速率牵引时, 复 FFT 捕获估计误差小于 $\pm 80\text{Hz}$ 。

应急模式下, 当输入载噪比高于 45dBHz 时, 前端以 32kHz/s 扫频速率牵引时, 复 FFT 捕获估计误差小于 $\pm 150\text{Hz}$ 。

3.3 基于 AFC 的载波跟踪环路设计

3.3.1 基于 AFC 的载波跟踪原理

载波初始捕获完成后, 系统将进入载波跟踪环节。载波跟踪同样可以应用基于 FFT

的频率估计方法，通过时域到频域的变换，得到离散的频率分量，其分辨率为 f_s/N ，与取样频率和取样点数有关。在取样点数受限的情况下，频率分辨率就不可能无限提高。因此，对不是刚好位于谱线 kf_s/N 的信号，就存在频率模糊问题。采用 FFT 结合插值^[3]、双线幅度法^[18]等各种方法可以提高频率分析的精度。但是由于 FFT 计算量较大，不能实时处理，同时一个处理周期内相差积累导致载波跟踪的实际精度降低，因而基于 FFT 的频率估计不适合载波的精确跟踪。实际卫星通信系统中通常采用 Costas 环路^[9]或平方环^[13]这些结构类似的 PLL 跟踪环路。

锁相环(PLL)在低信噪比条件下，具有较好的跟踪性能，但对通信链路干扰的容忍能力较差，特别是受载体动态引入的多普勒频移动态变化影响较大。为适应载体的动态性，科斯塔斯环必须具有相对宽的带宽，这意味着跟踪精度的降低，而当多普勒频移变化率足够大，接收机的 PLL 不能保持稳定跟踪，导致载波跟踪失锁。科斯塔斯环与纯 PLL 环均能直接跟踪载波相位，通过载波鉴相器提取并输出相位估计误差，而锁频环(FLL)则直接跟踪载波频率，通过载波鉴频器输出多普勒频移估计误差。

通常，PLL 直接对载波相位进行跟踪，当环路稳定闭环时具有较高的跟踪精度。然而，在高动态环境下，采用 PLL 跟踪的高动态接收机必须承受环路带宽与动态性能之间的折衷，较难同时满足跟踪精度与动态性能的要求。相比之下，在相同环路带宽时，锁频环(FLL)跟踪^[14]则具有较好的动态性能。

在频率初始捕获完成后，系统将进入 FLL 频率跟踪环（自动频率控制（AFC）环节），同时提取并输出遥控信号和测距音。载波恢复的结构如图 3.8 所示。

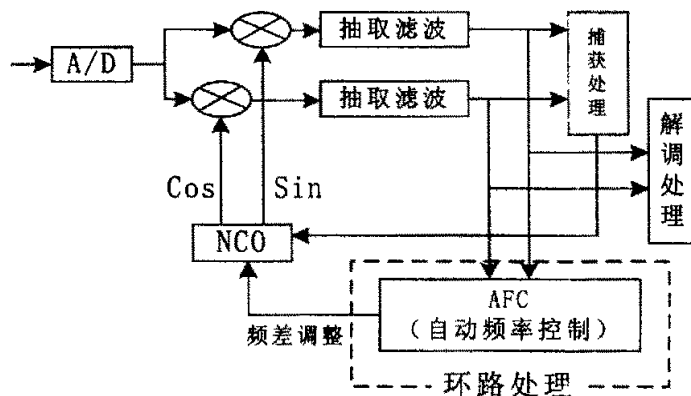


图 3.8 载波恢复结构框图

3.3.2 自动频率控制（AFC）实现

频率跟踪实质上是载波相位的差分跟踪。频偏观测器测量载波相位在固定时间间隔内的变化量。叉积自动频率控制算法（CPAFC: Cross Product Automatic Frequency Control）为常用的 FLL 鉴频算法^[7]。

设载波捕获后, 载波频率与 NCO 频率偏差为 Δf , 经过环路滤波器滤除调制分量, 则进入自动频率控制模块的正交两路输入数据可以表示为:

$$\begin{aligned} x_I(k) &= A \cos\left(\frac{2\pi k \Delta f}{f_{s2}} + \varphi\right) + n_c(k) \\ x_Q(k) &= A \sin\left(\frac{2\pi k \Delta f}{f_{s2}} + \varphi\right) + n_s(k) \end{aligned} \quad (3-32)$$

一种典型的叉积-频率差分检测器的结构如图3.9所示。

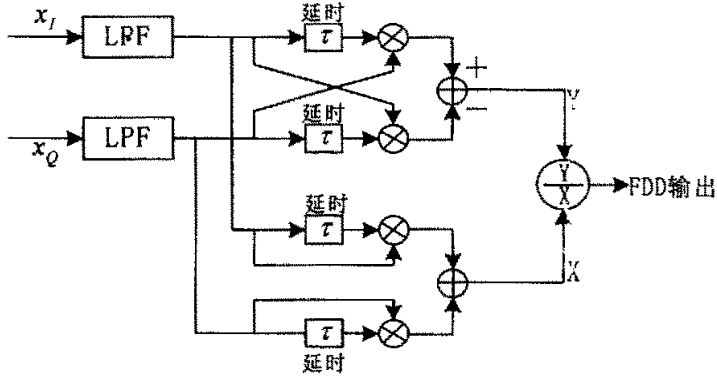


图 3.9 叉积频率差分检测器结构框图

其中, τ 为延时, 通常取一个采样数据点延时。则由图 3.9, 单次叉积鉴频结果如下:

$$\Delta \hat{f} = \frac{f_{s2}}{2\pi} \frac{x_I(k-1)x_Q(k) - x_I(k)x_Q(k-1)}{x_I(k-1)x_I(k) + x_Q(k-1)x_Q(k)} \quad (3-33)$$

将(3-29)代入上式可得频率估计 $\Delta \hat{f}$ 为:

$$\begin{aligned} \Delta \hat{f} &= \frac{f_{s2}}{2\pi} \frac{A^2 \sin\left(\frac{2\pi \Delta f}{f_{s2}}\right) + n_{c,i}(k)n_{s,i}(k-1) - n_{c,i}(k-1)n_{s,i}(k) + n_{x,c}(k, k-1)}{A^2 \cos\left(\frac{2\pi \Delta f}{f_{s2}}\right) + n_{c,i}(k-1)n_{c,i}(k) + n_{s,i}(k-1)n_{s,i}(k) + n_{x,s}(k, k-1)} \\ &= \frac{f_{s2}}{2\pi} \frac{\sin\left(\frac{2\pi \Delta f}{f_{s2}}\right) + \bar{n}_c(k, k-1)}{\cos\left(\frac{2\pi \Delta f}{f_{s2}}\right) + \bar{n}_s(k, k-1)} \end{aligned} \quad (3-34)$$

当 $\Delta f \ll f_{s2}$ 、 $\left|\sin\left(\frac{2\pi \Delta f}{f_{s2}}\right)\right| \gg |\bar{n}_c(k, k-1)|$ 和 $\left|\cos\left(\frac{2\pi \Delta f}{f_{s2}}\right)\right| \gg |\bar{n}_s(k, k-1)|$ 时, 有

$$\begin{aligned}\Delta\hat{f} &\approx \frac{f_{s2}}{2\pi} \frac{\sin\left(\frac{2\pi\Delta f}{f_{s2}}\right)}{\cos\left(\frac{2\pi\Delta f}{f_{s2}}\right)} = \frac{f_{s2}}{2\pi} \operatorname{tg}\left(\frac{2\pi\Delta f}{f_{s2}}\right) \\ &\approx \frac{f_{s2}}{2\pi} \cdot \frac{2\pi\Delta f}{f_{s2}} = \Delta f\end{aligned}\quad (3-35)$$

因此可以用式(3-33)对 Δf 进行估计。

取 N 点平均, 可以得到估计的平均值:

$$\overline{\Delta\hat{f}} = \frac{f_{s2}}{2\pi N} \sum_{k=1}^N \frac{x_i(R-1)x_Q(k) - x_i(k)x_Q(k-1)}{x_i(k-1)x_i(k) + x_Q(k-1)x_Q(k)} \quad (3-36)$$

当 Δf 缓慢变化时, 上述叉积鉴频的噪声特性可以通过下述方法得到一定程度改善:

$$\overline{\Delta\hat{f}} = \frac{f_{s2}}{2\pi} \frac{\sum_{k=1}^N [x_i(k-1)x_Q(k) - x_i(k)x_Q(k-1)]}{\sum_{k=1}^N [x_i(k-1)x_i(k) + x_Q(k-1)x_Q(k)]} \quad (3-37)$$

上式表示了对 NCO 与载波的频差值的估计。将频差估计转换成频差控制量从而改变 NCO 频率控制字, 可以让 NCO 输出跟上载波频率变化, 达到自动频率控制的结果。

为了降低求和时间内的相差累积, 并不对 N 点分段求和, 而是采用滑动窗求和方式, 这样可以近实时调整 NCO 输出频率, 提高后续解调质量。

3.3.3 环路切换方式实现载波频率精确跟踪

AFC 环路可以对载波进行实时跟踪, 但是为了适应信号存在大多普勒频移动态变化情况, 往往跟踪环路需要较宽的滤波器。因此, 在高动态接收机设计中, 载波跟踪环鉴频特性与环路滤波器的选择也存在着矛盾。为容忍接收机载体的动态效应, 通常希望接收机 FLL 环路滤波器带宽应当比较宽; 而为了获得精确(低噪声)的多普勒频移估计值, 则希望 FLL 环路滤波器带宽应该窄些。

接收机采用两通道 AFC 环路切换的方式解决上述矛盾。由于多普勒频移的不确定性的存在, 宽带 FLL 可以较快地消除大多普勒频移的影响。然后转入窄带环 FLL 跟踪, 以达到环路的对载波精确的跟踪状态; 当动态增强时, 转入宽带 FLL 跟踪, 重复上述过程。即当动态性变化时, 环路自动实现宽带 FLL 跟踪动态变化和窄带 FLL 精确跟踪载波频率两种方式的切换。本课题中两级环路切换控制算法流程如图 3.10 所示:

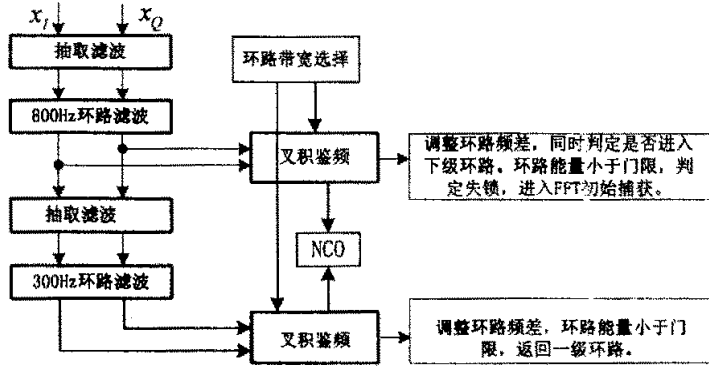


图 3.10 两通道 AFC 切换载波频率跟踪方式框图

如果连接控制计算机, 选择窄带环路滤波器时, 接收机仍按上述流程工作, 即先宽带 FLL 跟踪, 再转入窄带 FLL。在计算机选择宽带环路滤波器时, 则强制用宽带 FLL 进行载波跟踪。

载波跟踪环锁定后, 相干参考钟通过外围数字频率合成器 (DDS) 输出, 保证产生精确的相干时钟。由于带通采样实现频率的搬移, 因此跟踪上的频率并非载波实际频率, 根据式(3-2)实现频率转换。由于实际输出频率较高, NCO 与输出 DDS 的参考频率不一致, 频率控制字传送时应作相应转换。

3.3.4 载波频率跟踪仿真

当输入载噪比为 45dBHz 时, 没有调制信号时, 二级环路的环内信噪比依次约为: 16dB、20dB。仿真了静态和存在多普勒频移变化情况下频率跟踪环路性能如图 3.11 和 3.12 所示。

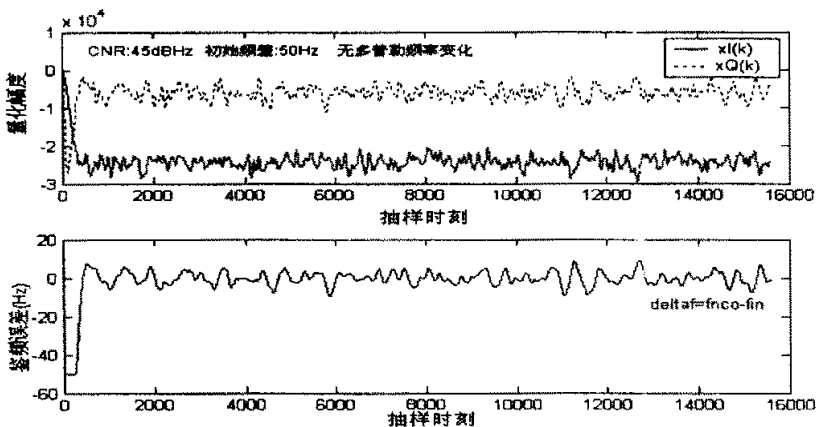


图 3.11 无多普勒频移变化时频率跟踪效果

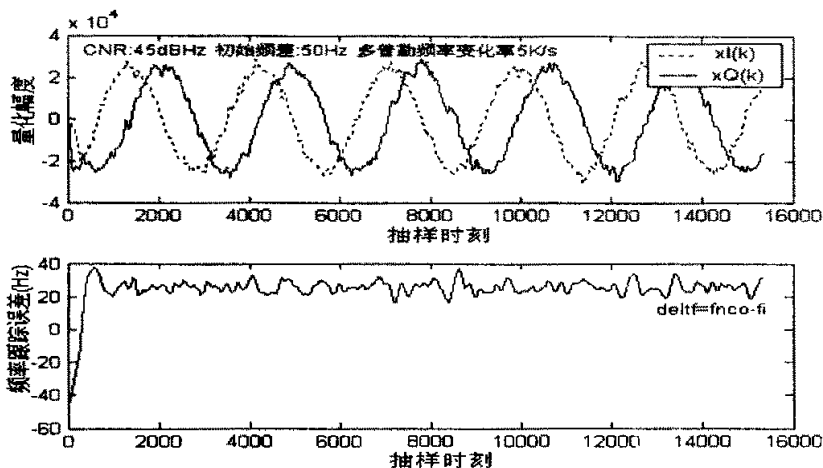


图 3.12 多普勒频率变化率 5kHz/s 时频率跟踪效果

仿真时，输入载噪比 45dBHz，初始频差 50Hz。如图 3-11 在没有多普勒频移变化时，跟踪环路稳定后，最大跟踪误差在 $\pm 10\text{Hz}$ 以内，均值趋近于 0，标准差小于 4Hz。载波频率跟踪环锁定后，由于没有对环路进行相位跟踪，环路存在一固定相差，所以正交 I、Q 两路数据各趋近于恒定值。

在多普勒频率变化率 5kHz/s 情况下，由于鉴频调整速率有限，频率跟踪稳定后将存在固定频差 $\Delta f'$ 如图 3-12。稳定后最大跟踪误差在 $\Delta f' \pm 10\text{Hz}$ 以内，与 $\Delta f'$ 的标准差小于 4 Hz。此时正交两路数据呈现低频正弦波形。

3.4 测距音和遥控信号的数字解调

3.4.1 侧音测距原理

航天飞行器跟踪测量中，因为距离遥远，故采用连续波 (CW) 信号进行测距。根据 CW 测距信号的不同，又可分为纯侧音测距体制，伪码测距体制以及两者的结合。论文主要讨论纯侧音测距。

所谓“侧音”，即是一单频正弦波。如 $S(t) = A \sin(2\pi ft)$ ，把这个频率为 f 的测距音调制到载波上发射出去，经目标转发后被接收解调。此接收的测距音信号相对于发射信号在相位上延迟了 $\Delta\phi$ ，即有时延 $t_d = \frac{\Delta\phi}{2\pi f}$ 。 t_d 反映了发射机—目标—接收机之间的距离和 S 即：

$$S = R_0 + R_1 = C \cdot t_d = C \cdot \frac{\Delta\phi}{2\pi f} \quad (3-38)$$

R_0 是发射机与目标之间的距离， R_1 是接收机与目标之间的距离。若收发共用天线，

则有 $R_0 = R_1 = R$ ，于是：

$$R = C \cdot \frac{\Delta\phi}{4\pi f} \quad (3-39)$$

只要测出相位差，即测距音的传输时延就可以得知目标距离 R 。

由式 3-19 可知在相同的时延误差下，测距音频率越高，引起的测距误差越小。

但当测量的距离较大导致收、发相位差超出 2π 时，只知道一周内的时延，不知道收、发时延差了多少个测距音周期，测到的只是距离的零头，从而出现“距离模糊”现象。最大无模糊时延 $t_{\max} = \frac{2\pi}{2\pi f} / 2 = \frac{1}{2f} = \frac{T}{2}$ ，最大无模糊距离 $R_{\max} = C \cdot t_{\max} = \frac{\lambda}{2}$ ，即最大无模糊距离只能小于测距音信号的半波长。

因而，测距音频率越高最大无模糊距离也越近。为了解决测距精度与最大无模糊距离的矛盾，可以采用多侧音测距。其中，最高频率测距音满足测距音精度的要求，最低频率测距音保证最大无模糊距离，中间测距音起匹配作用（解模糊）。

由于噪声干扰和解调不理想，不可避免引起的测相误差 σ_ϕ ，从而引起测距误差，其关系是：

$$\sigma_R = C \cdot \frac{\sigma_\phi}{4\pi f} \quad (3-40)$$

3.4.2 测距音遥控信号的解调原理

测距音遥控信号的相乘解调方框图如图 3.13 所示，它由一个理想的乘积检波器和一个理想的输出滤波器组成，解调输出送相应设备。

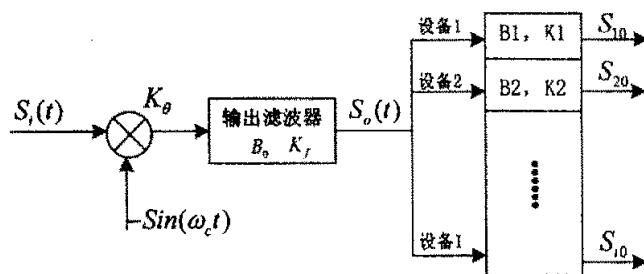


图 3.13 测距音遥控信号相乘解调原理框图

设 $S_i(t)$ 为输入调相信号

$$S_i(t) = A \cos(\omega_c t + \theta_s(t)) \quad (3-41)$$

其中, $\theta_s(t) = \sum m_i \text{Cos}(\omega_i t + \varphi_i)$ 为各调制信号。

取参考信号 $S_r(t) = -\text{Sin}(\omega_c t)$, 设乘积检波器的增益为 K_θ , 则乘积检波器输出为

$$\begin{aligned} M(t) &= K_\theta A \text{Cos}(\omega_c t + \theta_s(t)) \cdot (-\text{Sin}(\omega_c t)) \\ &= K_\theta \frac{A}{2} \text{Sin}(\theta_s(t)) - K_\theta \frac{A}{2} \text{Cos}(2\omega_c t + \theta_s(t)) \end{aligned} \quad (3-42)$$

设低通滤波器的增益为 K_f , 则通过低通滤波器滤除和频项的解调输出^[29]:

$$\begin{aligned} S_o(t) &= K_f K_\theta \frac{A}{2} \text{Sin}(\dot{\theta}_s(t)) \\ &= K_f K_\theta \frac{A}{2} \text{Im} \left\{ \left[\prod_{k=1}^N \sum_{n=-\infty}^{+\infty} j^n J_n(m_k) \exp[jn(\omega_k t + \varphi_k)] \right] \right\} \end{aligned} \quad (3-43)$$

解调输出 $S_o(t)$ 送往各通频带各异的处理设备, 若某设备 i 的中心频率 ω_i , 适当选择通频带带宽 B_i 和滤波器增益, 根据式(3-43)到达处理设备 i 的解调信号表达式为:

$$S_{io} = K_i A \prod_{\substack{k=1 \\ k \neq i}}^N J_0(m_k) J_1(m_i) \text{Cos}(\omega_i t + \varphi_i) \quad (3-44)$$

如果参考项 S_r 与并非完全同频正交, 解调输出可以表示为:

$$\begin{aligned} S_o(t) &= K_f K_\theta \frac{A}{2} \text{Sin}(\theta_s(t) + \phi) \\ \text{其中, } \phi &= 2\pi f_d t + \varphi \end{aligned} \quad (3-45)$$

到达处理设备 i 的解调信号表达式为:

$$S_{io} = K_i A \prod_{\substack{k=1 \\ k \neq i}}^N J_0(m_k) J_1(m_i) \text{Cos}(\omega_i t + \varphi_i + \phi) \quad (3-46)$$

ϕ 的引入带来了测距音相移的测量偏差, 根据式(3-40), 由 ϕ 引起的测距误差为:

$$\sigma_R = \frac{C \cdot \sigma_\phi}{4\pi f} \quad (3-47)$$

所以, 参考项 S_r 的不理想(多普勒频移或载波跟踪误差影响)将会影响测距的精度。

3.4.3 测距音遥控信号的数字化解调实现

当载波跟踪环频率锁定后, 设混频输出滤除和频项的正交两路信号分别为:

$$\begin{aligned} x_I(k) &= A\cos(\theta(k) + \phi) + n_c(k) \\ x_Q(k) &= A\sin(\theta(k) + \phi) + n_s(k) \end{aligned} \quad (3-48)$$

$$\theta(k) = \sum_{k=-\infty}^{+\infty} m_k \text{Cos}\left(\frac{2\pi f_k k}{f_{bs}} + \varphi_k\right), \text{ 为调制的测距音与遥控信号。}$$

其中, ϕ 表示载波跟踪锁定后的残余相差。 x_Q 可以作为 PM 的解调输出, 但残余相差 ϕ 的存在会影响测距音的时延估计, 从而影响测距精度。因此解调算法的关键是能够跟上残余相差的变化, 以对残余相差进行补偿。

3.4.3.1 相位旋转消除残余相差

假设 k 时刻对残余相差 ϕ 的估计值为 $\hat{\phi}$, 即 $\hat{\phi} \approx \phi$

通过坐标旋转变换可以消除残差对解调的影响。旋转变换公式及示意如下所示。

$$\begin{aligned} x'_I(k) &= x_I(k)\text{Cos}\hat{\phi} + x_Q(k)\text{Sin}\hat{\phi} \\ x'_Q(k) &= x_Q(k)\text{Cos}\hat{\phi} - x_I(k)\text{Sin}\hat{\phi} \end{aligned} \quad (3-49)$$

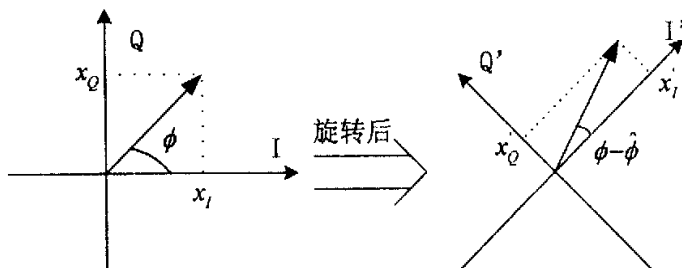


图 3.14 旋转变换示意

其中, $x'_I(k)$ 、 $x'_Q(k)$ 是 $x_I(k)$ 和 $x_Q(k)$ 通过旋转 $\hat{\phi}$ 角度而得到的数据输出。

将式(3-45)带入(3-46)可得:

$$\begin{aligned} x'_I(k) &= A\text{Cos}(\theta(k) + \Delta\phi) + n'_c(k) \\ x'_Q(k) &= A\text{Sin}(\theta(k) + \Delta\phi) + n'_s(k) \end{aligned} \quad (3-50)$$

其中 $\Delta\phi = \phi - \hat{\phi}$, 为进行一次相位旋转调整后的残差。 n'_c 、 n'_s 为旋转变换后的噪声项, 统计特性不变。

由于 $\hat{\phi}$ 是解调器进行相位补偿时对 ϕ 的估计值, 则 $\Delta\phi = \phi - \hat{\phi} \approx 0$, 因此旋转变换后的 $x'_Q(k)$ 即是解调输出数据。

进行一次旋转变换后, 仍有残余估计相差 $\Delta\phi$, 如果下一时刻以 $\hat{\phi}_{k+1} = \hat{\phi}_k + \Delta\phi$ 作为 ϕ 的

估计, 正交两路数据以相角 $\hat{\phi}_{k+1}$ 进行相位旋转, 由于 $\hat{\phi}_{k+1}$ 更加逼近 ϕ_{k+1} , 则下一时刻输出的残差项就更小, 对解调的影响也更小。

因此, PM 信号的数字解调的基本思想就是对残余相差进行估计, 用估计出的相位 $\hat{\phi}$ 对正交支路的数据进行旋转变换, 从而提取调制信号。而进行相位估计的关键是对相位误差信号 $\Delta\phi$ 的提取。

3.4.3.2 正切鉴相提取相位误差

相位误差的提取实际上是构造鉴相器函数 $\xi(\Delta\phi)$, 要求鉴相函数通常具备以下特点:

(1)、 $\xi(0) = 0$, 在小误差近似条件下, 根据泰勒级数展开应该满足

$$\xi(\Delta\phi \rightarrow 0) \approx K_p \Delta\phi \quad (3-51)$$

(2)、 $\xi(\Delta\phi)$ 在动态范围内应该是关于 $\Delta\phi$ 的奇函数。

按图 3.15 构造鉴相函数。

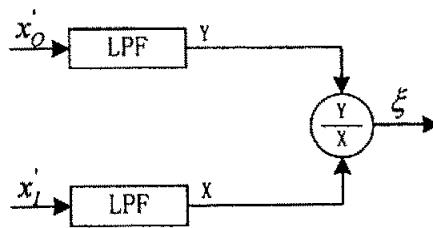


图 3.15 鉴相函数构造

LPF 为低通滤波器, 滤除调制音后 Y、X 分别为:

$$\begin{aligned} Y &= A \sin(\Delta\phi) + n_s'(k) \\ X &= A \cos(\Delta\phi) + n_c'(k) \end{aligned} \quad (3-52)$$

根据鉴相函数构造框图, 鉴相输出为:

$$\begin{aligned} \xi(\Delta\phi) &= \frac{Y}{X} = \frac{A \sin(\Delta\phi) + n_s'(k)}{A \cos(\Delta\phi) + n_c'(k)} = \tan(\Delta\phi) + n(k) \\ &\approx \Delta\phi + n(k) \quad |\Delta\phi| < \pi/4 \end{aligned} \quad (3-53)$$

可以看到该鉴相器具有正切鉴相特性。

需要注意的是, 当初始相差不在鉴相近似线性区时, 应根据 Y、X 的符号及相对大小, 判定 $\Delta\phi$ 所在区间, 作一次近似取值, 将相位跟踪环牵引至工作区。

3.4.3.3 解调流程与性能仿真

误差信号经滤波和相差估计后，输出对相差的估计，相位旋转后的 x'_0 作为解调输出。

本数字解调框图与算法流程分别如图 3.16 和图 3.17 所示。

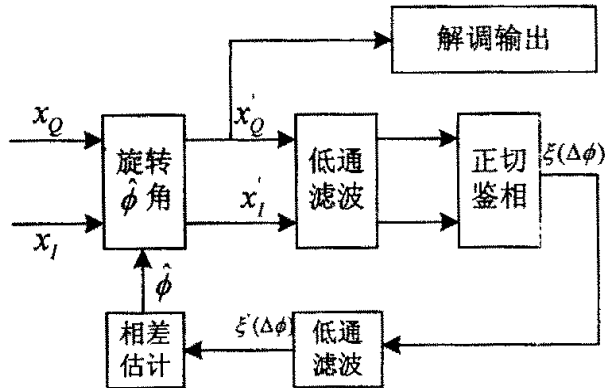


图 3.16 测距音遥控信号解调框图

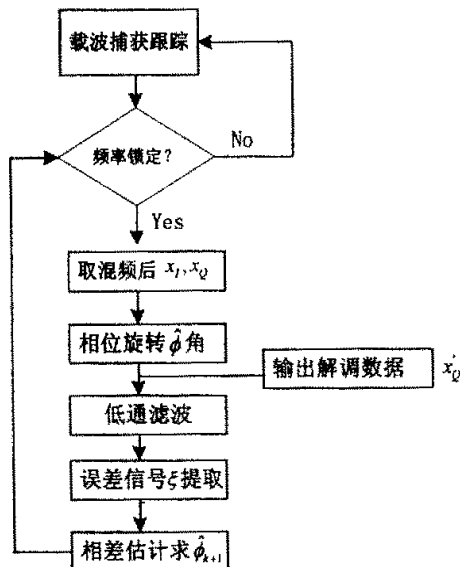


图 3.17 测距音遥控信号数字解调算法流程

仿真了输入载噪比 45dBHz，载波频率跟踪环工作时，静态和存在多普勒频移变化情况下相位跟踪性能，分别如图 3.18 和图 3.19 所示。

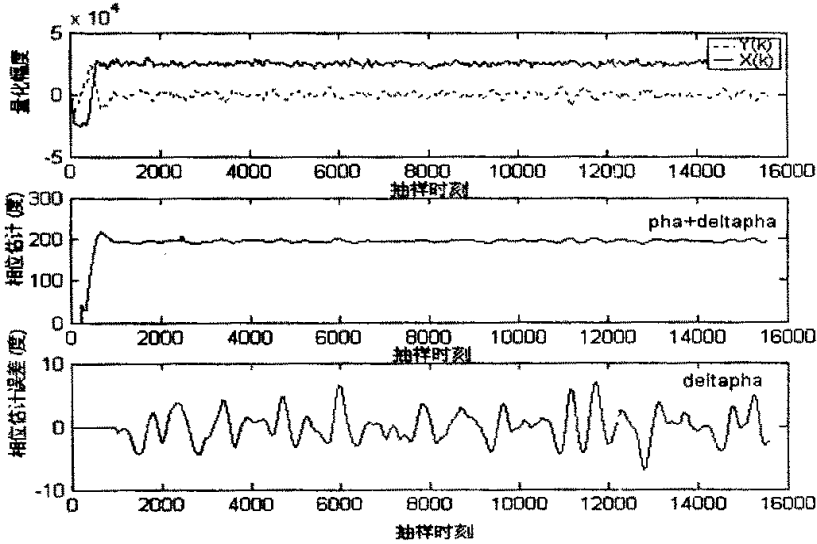


图 3.18 无多普勒频率变化时解调支路相位跟踪情况

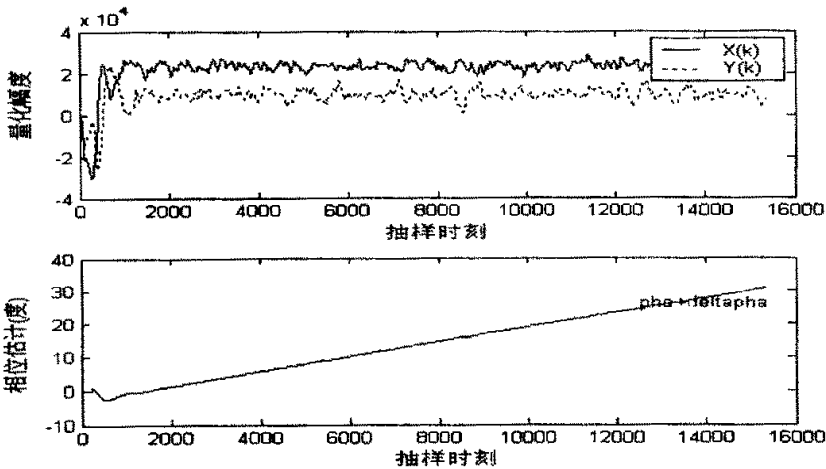


图 3.19 多普勒频率变化率 5kHz/s 时解调支路相位跟踪情况

仿真时，输入载噪比 45dBHz，初始频差 50Hz。如图 3.18 在没有多普勒频移变化情况下，横坐标 1000 样点以后，相位跟踪稳定，此时(式 3-52)鉴相器输入 Y 值趋近于 0，X 值趋近于最大，提取的相位误差趋近于 0，因此稳定时跟踪的相位趋近于恒定值（与初始相差和鉴频误差有关）。剔除相位跟踪初期的较大的跟踪误差，稳定后相位最大跟踪误差在 ± 8 度以内，标准差小于 3 度。

如图 3.19 在多普勒频率变化率 5kHz/s 情况下，由于载波频率跟踪有一固定的频差，因此跟踪的相位随时间线性增长。

3.5 本章小结

本章主要论述了接收机中频数字处理的基本原理与实现。分析了带通采样的原理与采样频率的选取，带通采样实现了一次下变频处理。正交下变频全软化实现，降低了模拟方式下的相位正交误差和幅度不一致。接收机应用了多速率信号处理中的抽取技术，降低了后续处理的速率要求。载波的跟踪与恢复是中频数字处理的关键。采用复 FFT 频域分析方法，可以快速捕获载波，捕获带宽宽。载波跟踪采用 AFC（自动频率控制）跟踪频率变化，两通道 AFC 切换控制方式既可以适应动态条件下对多普勒频移的跟踪，又能保证稳态条件下对载波频率的精确估计。测距音遥控信号解调数字化实现，正切鉴相提取相位误差，相位旋转消除相差对解调影响。

第四章 数字化中频接收机硬件平台设计与实现

数字化中频接收机硬件的设计应当体现软件无线电的思想,架构于通用化、一体化的硬件平台。接收机核心部分是中频数字信号处理,中频接收机的数字化也正是针对该部分的数字化。中频处理所有算法可以通过软件实现,以便于修改与调试。同时本接收机硬件平台还要包括以下模块,如电源模块、中频数字化模块、AGC 模块、相干参考钟输出模块、解调输出及通信监测接口模块等。

本接收机中频信号处理单元主要完成数字下变频、载波跟踪与捕获、测距音遥控信号的解调以及 AGC 控制输出等其他接口控制,要实现以上所有功能,单个 DSP 根本无法完成。

近年来,由于 FPGA 在速度、资源密度、功耗、可配置性等关键性能方面出现了极快的发展,所以用 FPGA 实现中频数字信号处理的所有流程完全可行的,同时全 FPGA 方案具有以下优势:

FPGA 具有完全的可编程性,编程数据可任意加载。FPGA 的内部丰富的硬件资源可根据需要随意配置,管脚可灵活定义。另外随着宏功能模块和 IP 资源的灵活植入,FPGA 的功能更显强大。随着 FPGA 器件的不断发展,对复杂的信号算法处理,FPGA 也可以轻松胜任。

FPGA 具有硬件电路的本质,其内部资源由大量逻辑门电路组成。区别于 DSP 的单流处理方式,FPGA 是多流并行处理,所以 FPGA 具有超强的稳定性和极高的运算速度,它彻底解决了 DSP 系统中的速度瓶颈和不稳定等问题;另外,FPGA 资源容量也在不断扩大,目前,Xilinx 公司已经推出千万门量级的 FPGA。大容量的 FPGA 便于中频处理单元的单片集成,使设备体积、功耗可以最大限度地减小,可靠性得到极大的提升。

FPGA 开发便捷,既可以用画原理图的方法也可以用硬件描述语言(VHDL 或 VerilogHDL 等)进行程序开发。同时各 FPGA 厂商也推出了各集成化的开发工具,使得开发周期大大降低。例如 Xilinx 推出的 ISE 开发系统,集成了 Xilinx 公司及其伙伴的软件开发工具和丰富的 IP 资源,功能尤为强大。

因此,接收机以 FPGA 为核心器件,完成中频数字信号处理的所有流程是完全可行的。

4.1 接收机硬件平台总体设计

4.1.1 硬件平台总体结构设计

本数字化中频接收机采用高速、高性能 FPGA 作为系统的核心处理部件,完成中频数字信号处理的所有流程。DSP 功能弱化,仅利用其强大的通信功能,完成 FPGA 与计算机间的参数传递。系统其他外围处理均采用高集成度、高性能的器件。接收机硬件平台整体框图如图 4.1 所示。

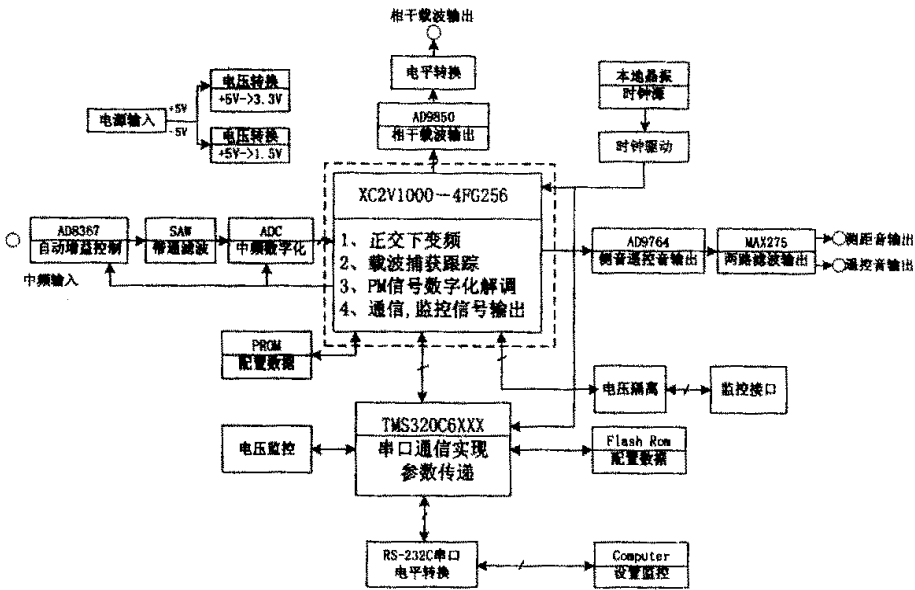


图 4.1 接收机整体硬件平台设计框图

4.1.2 硬件平台各组成部分

硬件平台主要包括电源时钟模块、中频数字化模块、AGC 模块、相干参考钟输出模块、解调输出及通信监测接口模块等等。

1) 电源时钟模块

本系统给定的输入电压 $\pm 5V$, 而选定的 FPGA、DSP 均需要 $1.5V$ 核心电压和 $3.3V$ 辅助电压, 因此电源系统还应包含 $5VDC \rightarrow 3.3VDC$ 电压变换模块和 $5VDC \rightarrow 1.5VDC$ 电压变换模块。

目前总的来说有两种电源解决方案, 分别是线性稳压器电源 (LDO) 和开关型稳压器电源 (DC/DC)。在选择方案时, 需综合考虑系统要求、设计灵活性及效率等众多因素。

开关型稳压器利用了磁场储能, 无论升压、降压都可以实现相当高的变换效率。由于变换效率高, 因此发热量很小, 这也使得散热处理得以简化。DC/DC 型电源集成有 FETs

或外接 FETs, 使用时还需外接必不可少的电感和电容, 连接与设计相对复杂, 但是输出电流可到几安培或十几安培, 适合于需要大电流的应用场合。由于是开关稳压器电源, 与线性稳压器电源 (LDO) 相比, DC/DC 调整器输出纹波电压较大、瞬时恢复时间较慢、容易产生电磁干扰 (EMI)。在对电源输出质量要求较高的应用场合, 设计有特别的讲究。

LDO 线性稳压器只适用于降压变换。从基本原理来说, LDO 根据负载电阻的变化情况来调节自身的内电阻, 从而保证稳压输出端的电压不变。其变换效率可以简单地看作输出与输入电压之比。LDO 连接简单, 只要求简单外接输入和输出电容或者相应电阻即可工作。由于采用线性调节原理, LDO 本质上没有输出纹波。由于 LDO 效率较低, 同时随着 LDO 的输入/输出电压差别增大或者输出电流增加, LDO 的发热也会按比例增大, 所以, 对散热方面要求相应要高。如今很多厂商都有适合 FPGA 应用的低电压、大电流 LDO 芯片, 比如 TI 的 TPS755XX 和 TPS756XX 系列为 5A 电流输出, TPS759XX 系列为 7.5A 电流输出; Linear 的 LT1581 为 10A 输出等。在需要大电流输出, 对电源纹波、噪声性能要求较高, 同时不太强调功耗的场合, LDO 是比较理想的选择。

本接收机对功耗没有特别的要求, 同时由于有小信号输入, 希望电源输出具有较好的噪声性能, 因此, 选用 TI 的 TPS755XX 线性稳压芯片, 输出电流可达 5A。该系列芯片连接简单, 但是输出电流过大情况下, 芯片发热功率也相应增大, 电路板设计时必须重视散热考虑, 芯片下方应裸露铜皮或设计大的散热焊盘处理, 以利于散热。

2) 中频数字化模块

中频输入小信号经 AGC 自动增益功率控制后, 进行数字化。由于是带通采样 ADC 变换, 首先应当根据输入信号的带宽, 选择合适的抗混叠滤波器。本接收机选择高性能 SAWF, 中心频率 70MHz, -3B 带宽 9M, -40dB 带宽 10.3MHz。

SAWF(surface Acoustic wave Filter)是声表面波滤波器的缩写, 它是一种利用声表面波(SAW)效应和谐振特性制成的对频率有选择作用的器件。在四端网络理论中, 它是一种对频率进行选择的电路, 其作用是允许某一频率的信号通过, 而阻止其他频率的信号通过。SAWF 与压电陶瓷滤波器、介质滤波器相比, 具有体积小、重量轻、无源、实时信号处理、高衰减和特性陡峭等优点, 在接收机中用作前端抗混叠滤波, 可以很好的抑制带外噪声。

带通采样无疑降低了 ADC 采样频率, 选择合适的带通滤波器也可以将带外的谐波、杂散等抑制在采样频率带外。但是采样频率的降低, 实际上也降低了 ADC 输出的信噪比。

理想情况下, 仅计入量化噪声的影响, 并且假定输入的单一正弦波幅度等于 ADC 满量程, 此时 ADC 的 SNR 的理论值表达式为

$$SNR = 6.02N + 1.76 + 10 \log\left(\frac{f_s}{2B_w}\right) dB \quad (5-1)$$

式中, B_w 为信号带宽。第二项与输入信号的波形有关, 对单一正弦波为 1.76dB, 对其它波形需要修正。

从式(5-1)可以看到:信号带宽一定时,随着采样频率的降低,信噪比也随之降低。同时还可以看到,在信号带宽一定,选定采样频率的条件下,ADC转换位数 N 越大(也就是分辨率越高),信噪比就越大,量化输出每增加1bit,信噪比可以提高6.02 dB;因此在带通采样频率选定的情况下,应当尽量选择高转换位数的ADC,以提高信噪比。

非理想情况下,ADC的性能还受到热噪声、外围电路噪声等的影响,从而影响到ADC的实际分辨率,降低了ADC的位数。ADC实际可达到的位数称为有效位数(ENOB)。在实际测量出信噪比后,可以根据下式推导出ADC有效的量化比特数(ENOB)表达式

$$ENOB = \left[SNR - 1.76 - 10 \log\left(\frac{f_s}{2B_w}\right) \right] / 6.02 \quad (5-2)$$

ADC应用中还应考虑参考电压滤波、采样时钟隔离以及数模地分割等问题。

ADC基准电压很重要,其不仅决定ADC的满幅输入范围,而且决定ADC的精度和稳定性。因此用器件内部基准时,应做好稳压滤波处理。采样时钟的噪声会降低ADC的性能,应当设法降低采样时钟的相位噪声,高精度应用场合可以对其进行滤波处理。同时由于采样时钟本身也是数字信号,注意与模拟信号的隔离。数字地与模拟地分开,并在一点用磁珠连接,以降低高频噪声。

3) AGC 模块

在航天测控系统中,接收机的灵敏度是个重要指标。通常到达中频接收机输入端的信号强度很小,同时有很宽的动态范围。因此在接收机前端必须加上一个增益控制系统,保证到达ADC的信号既不能饱和,又能有足够的转换位数,从而为载波环提供一个稳定的信号,使接收机能够正常解调。

本接收机应用AD公司高性能VGA芯片AD8367实现前端自动增益控制。AD8367是一款具有45dB控制范围的高性能可变增益放大器,输入信号从低频到500MHz带宽内增益均是以分贝为单位线性变化。它适用于雷达、移动通信基站、卫星接收机等通信设备中。论文4.2节将详细介绍其特点、工作原理及其在本接收机系统中的应用,给出了两种级联控制的电路连接方法并对二者性能做出了比较分析。

4) 相干参考钟输出模块

载波跟踪环锁定后,需要输出与载波频率一致的相干参考钟,TTL电平输出。为了保证输出的高精度,采用AD公司高集成度低功耗DDS芯片AD9850作为参考钟产生的核心器件。AD9850内置高速比较器,可以很容易产生方波输出,经电平转换后作为相干参考钟输出。

5) 解调输出模块

在载波环锁定后,相位旋转的方法可以消除残余相差的影响,实现测距音遥控信号的数字化解调。解调输出数据,经DAC转换成模拟信号滤波输出。为了减小滤波器对测距音延时的影响,测距音滤波器带宽选为300kHz,遥控信号支路滤波器带宽150kHz。

DAC选用AD公司AD9764,数据位数14bit。滤波器选用MAXIM公司两通道可编程集成滤波器MAX275,利用配套软件,更改配置电阻,可以方便地实现低通滤波器的

设计。

6) 通信监测接口模块

接收机可以脱离控制计算机以默认参数工作,但是大部分时间需要连接控制计算机以传送控制参数和对一些状态进行监控。由于传送的数据量不大,并且也不是频繁传送,应用计算机 RS-232C 串口完全可以满足应用要求。TI 的 C6000 系列 DSP 有丰富的通信接口资源,其 MCBSP 接口很容易软件配置实现与 FPGA 和计算机间的串口通信功能。由于 RS-232C 标准是按负逻辑定义的, DSP 输入输出不能与 RS-232C 标准接口直接连接,需要进行电平转换。

7) FPGA 核心模块及其对各部分控制

FPGA (Field Programmable Gate Array) 是由大规模通用逻辑门组成的宏单元,各宏单元之间具有可控连线矩阵,通过编程控制这些连线矩阵两两之间的通断和逻辑门的特性,进行任意的组合,即可实现各种不同的功能。软件平台可对功能电路进行编程、编译、仿真和控制等,形成比特文件存放在 FPGA 外部的存储器中。每次加电自动加载配置,完成程序设计的各种硬件电路功能。

本接收机 FPGA 采用 Xilinx 公司 100 万门的 FPGA,工作内频最高可达 420MHz,输出接口时钟最高可达 840MHz。它集成了 40 个 18×18 bits 的乘法器和 8 个 DCM 管理模块,性能稳定。FPGA 完成了中频数字化处理的所有软件处理流程,包括:

- ①数字正交下变频的软件实现;
- ②载波的捕获与跟踪;
- ③PM 信号的数字化解调;
- ④控制参数的接收与监控参数传送,其他监控信号输出。

FPGA 不但完成中频数字信处理所有功能,还对其他模块进行控制和对其他可编程器件进行配置。FPGA 对其他模块的控制框图如图 4.2 所示:

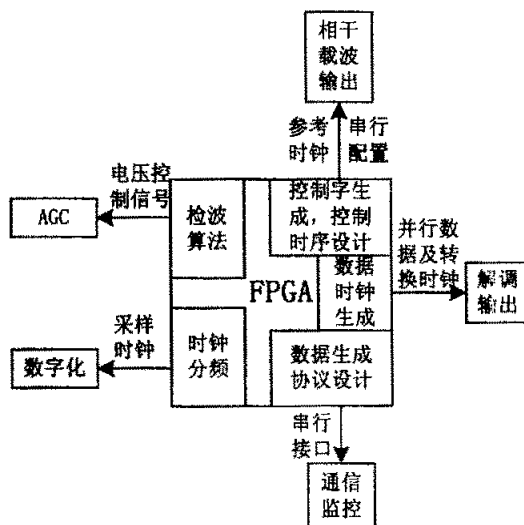


图 4.2 FPGA 对各部分控制示意

4.2 基于 AD8367 的大动态范围 AGC 系统实现

4.2.1 AD8367 芯片原理

AD8367 是基于 AD 公司 X-AMP 结构的可变增益中频放大器，能够实现精确的增益控制，单片控制范围 45dB。它既能配置应用于外加电压控制的传统 VGA 模式，同时其内部集成了平方律检波器，因而也可以工作于自动增益控制模式。它的引脚图如图 4.3 所示：

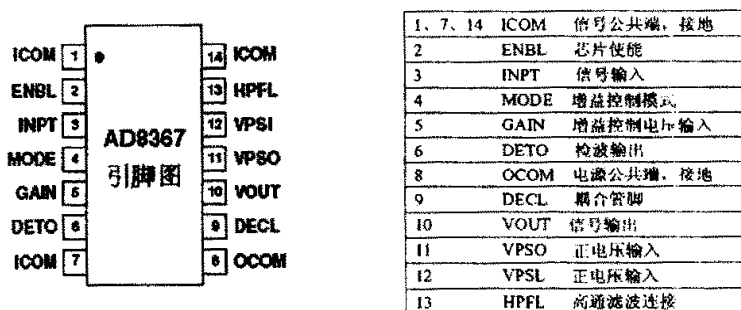


图 4.3 AD8367 引脚及说明

AD8367 是通过 0~45dB 可变电压衰减网络加 42.5dB 固定放大器实现线性增益控制，其内部简化结构如图：

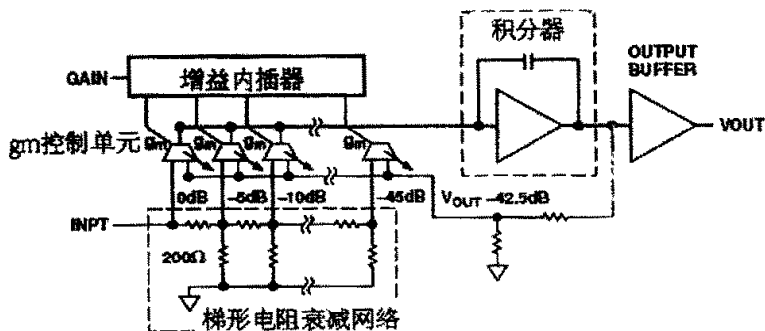


图 4.4 AD8367 内部简化结构

由图 4.4 可见，AD8367 的可变衰减由 200 欧电阻梯形网络和跨导控制单元实现。电阻网络包含一个增益内插器和 9 个 5dB 衰减选择子。增益内插器决定增益控制级，例如当第一级衰减有效时，衰减 0dB，当最后一级衰减选中时，衰减 45dB。当衰减控制量在两级之间时，则相邻级跨导控制单元 g_m 立即起作用，产生加权的衰减控制，两者结合产生 0~45dB 任意衰减量。经过内部 42.5dB 固放输出就实现了平滑的、以 dB 为单位的线性增益控制。

模式控制管脚 $MODE$ 决定控制增益随控制电压的变化关系。当 $MODE$ 接高电平时, $AD8367$ 工作于 $GainUp$ 模式, 增益随着外加控制电压 V_{gain} 的增大而增大 (如图 4.5)。理想的增益控制方程如式(5-3):

$$Gain(dB) = 50 \times V_{gain}(V) - 5 \quad (5-3)$$

图 4.5 表明增益控制因子为 $50dB/V$ ($20mV/dB$), 增益轴截距为 $-5dB$ ($V_{gain} = 0$ 时)。同时表明增益控制在线性范围内时, 增益控制波动 $< \pm 0.5dB$ 。

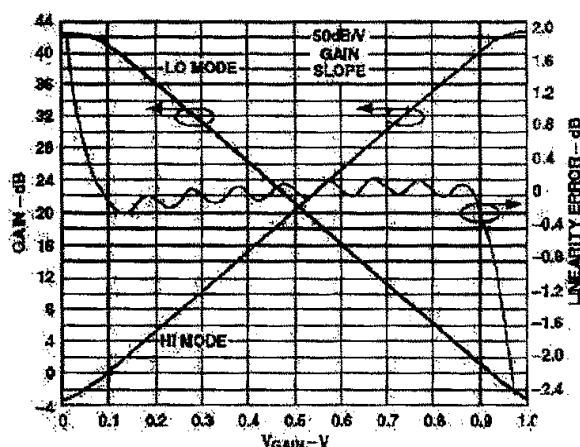


图 4.5 AD8367 增益控制曲线图

当 $MODE$ 接低时, $AD8367$ 工作于 $GainDown$ 模式, 控制增益随控制电压的增大而减小 (图 4.5), 理想的控制方程为 $Gain(dB) = 45 - 50 \times V_{gain}$ (5-4)

$AD8367$ 实现传统 VGA 功能时, 适合于大动态范围增益控制, 能充分利用其控制的线性特性, 但需要外加控制电压。此时既可以工作于 $GainUp$ 模式也可以工作于 $GainDown$ 模式。

当 $AD8367$ 利用内置平方律检波器实现 AGC 功能时, 必须工作于 $GainDown$ 模式。此时检波器将输出信号与内置 ($354mV_{rms}$) 参考点比较, 小于或超过参考点, 就分别增大或减小控制增益。此时, 检波器输出特性与 V_{gain} 相同, 为 $20mV/dB$, 可作为输入信号强度指示 ($RSSI$), 因此电路连接上只需将检波器输出脚 $DETO$ 与 V_{gain} 相连, 闭环构成 AGC , 连接简单, 如图 4.6 的后级。

4.2.2 级联实现大动态范围 AGC 的两种方法

应用中输入信号动态范围在 $45dB$ 以上时, 就需要级联 $AD8367$ 以拓宽控制范围。本

数字化中频接收机中，级联了两片 AD8367 以达到 70dB 的 AGC 控制范围，给出两种电路连接方式并对其进行比较。

4.2.2.1 利用内置检波器，组成 AGC 控制环路

级联时，第一级工作于 VGA 方式，第二级工作于 AGC 方式，第二级检波输出作为两级的 V_{gain} 控制输入。当输入信号变化时，信号的强度经第二级内部平方律检波后，反馈到两级可变增益控制部分，自动完成增益控制。从整体看，该连接方式实现了 AGC 功能。

这样连接的理由是：如果也将第一级工作于 AGC 方式，而此时第一级输出并不能到达内置参考点，将始终处于增益最大状态，由图 4.5 可见此时增益控制波动很大；并且这样两级的控制增益不能平均分配，无法充分利用 AD8367 增益控制曲线中间段的良好线性特性。而将第二级检波同时控制两级的增益，既实现了 AGC 功能，同时也充分利用了 AD8367 增益控制曲线的线性特性。电路连接 A 如图 4.6 所示。

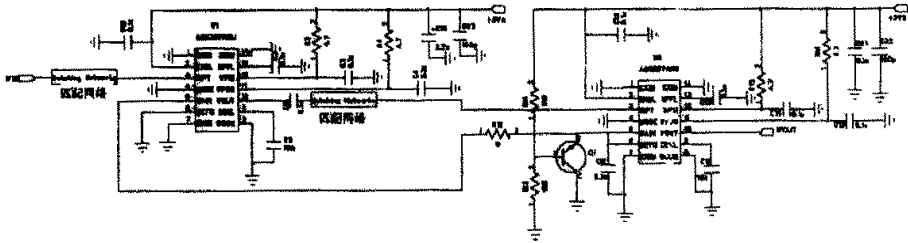


图 4.6 AD8367 电路连接方式 A

4.2.2.2 工作于 VGA 方式，外加检波构成 AGC

本连接方式是将两片 AD8367 均工作于 VGA 方式，外加检波电路给出增益控制信号，闭环形成 AGC 功能。

在数字中频接收机前端应用 AD8367 时，AGC 输出经过 ADC 中频采样，数字化后送往 FPGA 进行后续中频数字处理。前一种连接纯粹用 AD8367 内部检波器直接对 AGC 输出检波，而实际输入中总会有噪声，此时对信号功率的估计误差较大，增益控制也不准确。在 FPGA 中对 AGC 输出采样后数字量进行检波，这样便于采用更加灵活有效的控制算法，以对 AD8367 做出精确的控制。

因此，本连接方式如下：由 FPGA 采用一定的控制算法，检测 AGC 输出强度，给出相应的数字控制信号，经 DAC 后同时送往两片 AD8367 的 V_{gain} 控制端，这样实际构成了外加检波的 AGC 控制环路。检波输出同时控制两片 AD8367，也有效地利用了其增益控制中间段的良好线性。电路连接如图 4.7 所示：

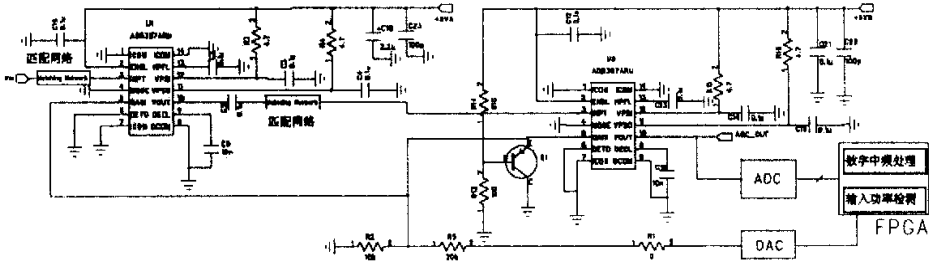


图 4.7 AD8367 电路连接方式 B

4.2.2.3 电路连接、控制复杂性比较及注意点

因为 AGC 输出后续均进行数字化处理，则两种连接方式下，AGC 输出后仍都需经过 ADC 和可编程数字芯片。不同的是，连接 B 需多加一片 DAC，输出增益控制信号。在控制方法上，连接 A 由于直接利用了内部检波器，所以无需设计控制算法和外加控制。连接 B 需要设计控制算法，控制信号需经转换后才能控制 AD8367，控制过程相对复杂。

当应用于纯模拟信号处理场合时，A 方式的电路连接和控制均十分简单。

需要注意的是，由于大部分系统是 50 欧特性阻抗的，而 AD8367 为 200 欧输入 50 欧输出匹配，匹配不当会引起很大的驻波和反射损耗，降低增益控制动态范围，甚至会引起系统自激。简单使用电阻网络匹配会带来近 $11.5 \times 2 = 23\text{dB}$ 的插入损耗。所以，电路连接中均采用了插损小的 LC 网络匹配。

4.2.3 控制性能比较

在高信噪比情况下，二者均能得到理想的控制结果，控制精度、控制范围相当。由于外加处理，连接 B 的 AGC 响应时间相对略长。

在输入为低信噪比情况下，连接 A 实际上是检测第二级输出信号加噪声的功率，从而给出增益控制信号。由于噪声的存在，检波精度下降，尤其在信号本身功率小，噪声带宽又很宽的情况下，AGC 输出信噪比更小，对信号功率估计偏差更大，因而此时对 AGC 的调整不准确。另一方面，由于对信号功率估计不准，加之连接 A 的响应时间极快，因而此时 AGC 处于频繁调整之中，输出波动较大。

连接 B 是将数字化了的 AGC 输出信号送往 FPGA 进行检波，反馈部分的主要功能由数字部分实现，可以使复杂的 AGC 控制通过采用数字信号处理技术较为容易的得到实现，具有快速收敛和精确的稳态响应等优点。采用数字信号处理技术可以从算法上提高检波精度，对信号功率估计将更加准确。而且在软件中可以任意改变 AGC 控制时间。增益控制电压具有保持能力，避免了 AGC 频繁调节引起的波动。测试中，在载噪比 45dBHz，输入信号功率 -50dBm 以上，噪声带宽 $\pm 2\text{MHz}$ 情况下，调节信号功率至恒定时，此时 B 连接方式载波跟踪环内信号波动在 1dB 以内。

电路连接 A 实现简单，可以方便的应用于噪声较小的场合。本接收机应用电路连接

B 方式，控制回路采用 FPGA 实现，便于采用灵活的控制算法，达到更好的控制性能，取得了理想的控制效果。

4.3 相干载波输出设计

4.3.1 AD9850 及其功能介绍

AD9850 是 ADI 公司采用先进的 DDS 技术，推出的高集成度频率合成器，它内部包括可编程 DDS 系统、高性能 DAC 及高速比较器，能实现全数字编程控制的频率合成器和时钟发生器。它的参考时钟最高 125MHz，输入数据共 40bit，其中有 32bit 为频率控制字，8bit 相移控制字。数据可按 8 位并行输入或串行输入。

AD9850 引脚排列及功能框图如图 4.8 所示。

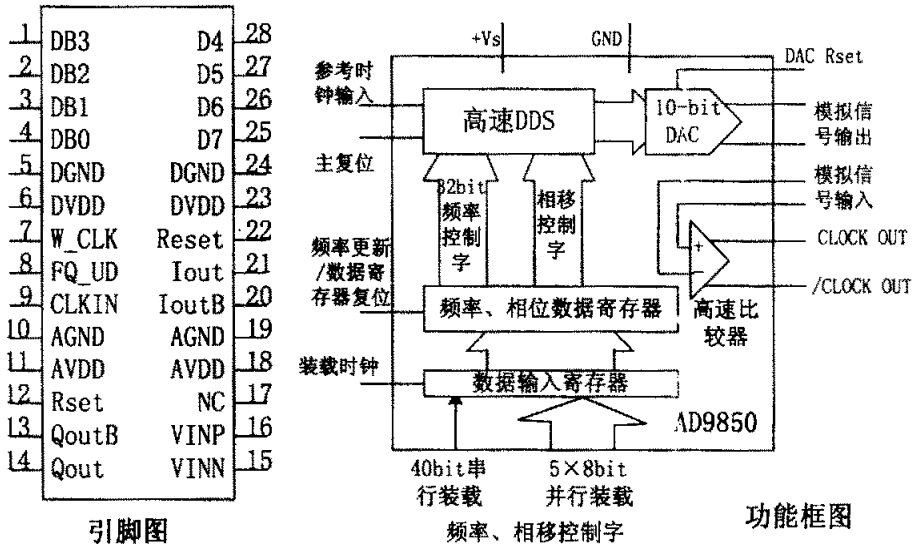


图 4.8 AD9850 引脚排列及功能框图

4.3.2 AD9850 在本接收机中应用

由于 AD9850 最高参考时钟频率只有 125MHz，而按取样定理估算，它的最高输出频率不大于 62.5MHz，为了得到较为理想的波形，实际应用中输出只能达到参考时钟频率的 40%。因此输出相干载波频率定为实际输入载波中心频率的一半。当输入最高载频 74MHz 时，输出相干参考钟频率 $f_{\max} = 37\text{MHz}$ ，此时 DDS 参考频率

$$f_{\text{ref}} \leq \frac{f_{\max}}{0.4} = 92.5\text{MHz}$$

为了便于实现，将参考时钟定为系统输入时钟的 3 倍频 112.092MHz（本地晶振输出 $37.364\text{MHz} = 4f_0$ ）。频率控制字 32bit，此时频率输出的理论

精度为:

$$f_{\min} = 12f_0 / 2^{32} \approx 0.026 \text{ Hz} \quad (5-5)$$

因此用 AD9850 输出相干载波, 不会损失载波跟踪的精度。

AD9850 将读入的频率控制字作为相位累加器的累加量, 内部以参考时钟来更新相位累加器的值查正弦表, 内部高速 10bitDAC 将查表输出转变为模拟正弦输出。累加查表速率很快, 对频率变换的影响可以忽略, 频率的变换主要由频率控制字的更新速率决定。40bit 控制字以并行 8bit 形式更新, AD9850 进行频率控制字装载周期大于 7ns, 加上数据建立和加载延迟时间, 40bit 控制字更新周期至少 $7 \times 5 + 7 = 42 \text{ ns}$, 因此, AD9850 最大的输出频率更新速率为 23MHz, 远远高于本接收机 72kHz 频率控制字输出的速率, AD9850 输出能够实时反映载波跟踪情况。

应用纯净的参考钟时, AD9850 静态输出信号的相噪很低, 不会影响相干载波的输出指标。同时在 +3.3V 电源供电情况下, AD9850 最大功耗仅 155mW。

在接收机输入信号载波中心频率 70MHz 的情况下, AD9850 参考频率 $12f_0$, 理论输出相干载波频率 35MHz, 对应频率控制字为:

$$Fwd = f_{out} / f_{ref} \cdot 2^{32} = 4FEEF30E2 \text{ hex} \quad (5-6)$$

因为 AD9850 输出的是采样信号, 其输出频谱应当包括输出基频和谐波谱

$$nf_{ref} \pm f_{out} \quad n=1, 2, 3, \dots \quad (5-7)$$

输出频谱示意如图 4.9 所示。

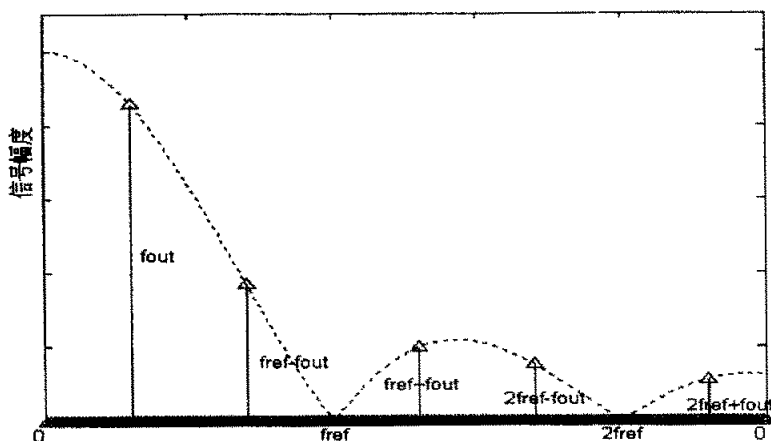


图 4.9 AD9850 输出频谱示意

如图, DDS 输出信号谱中, 谐波是很明显的。因此本接收机 DDS 输出进入高速比较器前, 需要先经过一低通滤波器, 抑制谐波谱对比较器输出的影响。

AD9850 为单极性输出, 高速比较器两输入端的信号按如下方式得到: 比较器同相端输入为经过低通滤波后的 DDS 输出, 此时信号幅度衰减了一半。比较器反相端输入为 DDS

输出滤除交流后得到的直流分量分压输出，电压幅度为输出信号直流电压的一半。这样比较器输出得到与原信号同频的 CMOS 时钟信号，调节直流分压电阻，可以改变输出信号占空比。

此时经比较器输出的时钟信号为 CMOS 电平，经过电压转换器件可以得到 TTL 电平输出。

4.3.3 AD9850 的具体连接电路

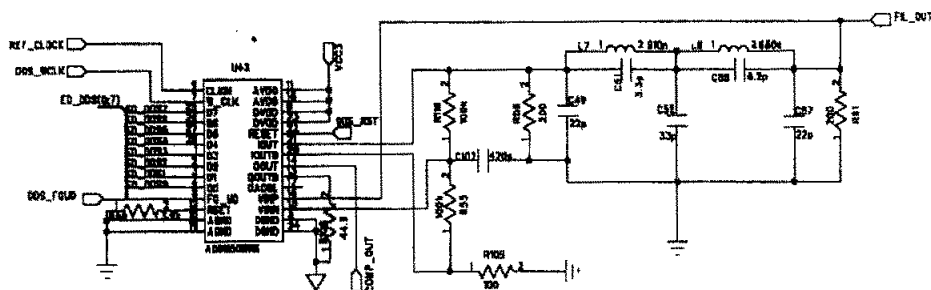


图 4.10 AD9850 连接电路

假定 DDS 输出峰峰值为 A 的正弦波，滤波器输入电阻 $R56$ 与输出电阻 $R61$ 相等， FIL_OUT 峰峰值 $A/2$ ，输入比较器同相端。比较器反相端输入为 DDS 输出去交流分压后的直流 $A/4$ 。 $R109$ 为分压电阻，调节 $R109$ 的值可以得到不同的占空比输出。 FIL_OUT 、 $VINN$ 、 $COMP_OUT$ 三点波形分别如图 4.11 所示。

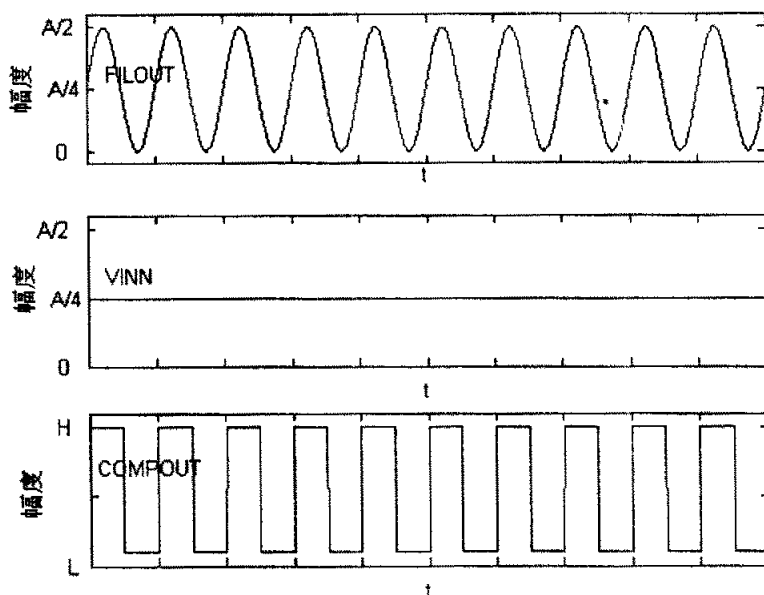


图 4.11 AD9850 各输出点波形示意

4.4 测距音遥控信号解调输出

4.4.1 AD9764 的原理及其在接收机中的应用

AD9764 具有 AD 公司一款高性能 DA 转换芯片, 14bit 分辨率, 最大转换时钟 125MHz。功耗极低, 在 3.3V 单电源供电下, 工作在最大转换速率下输出电流满幅时功耗小于 120mW。

AD9764 的引脚排列及功能框图如图 4.12 所示。

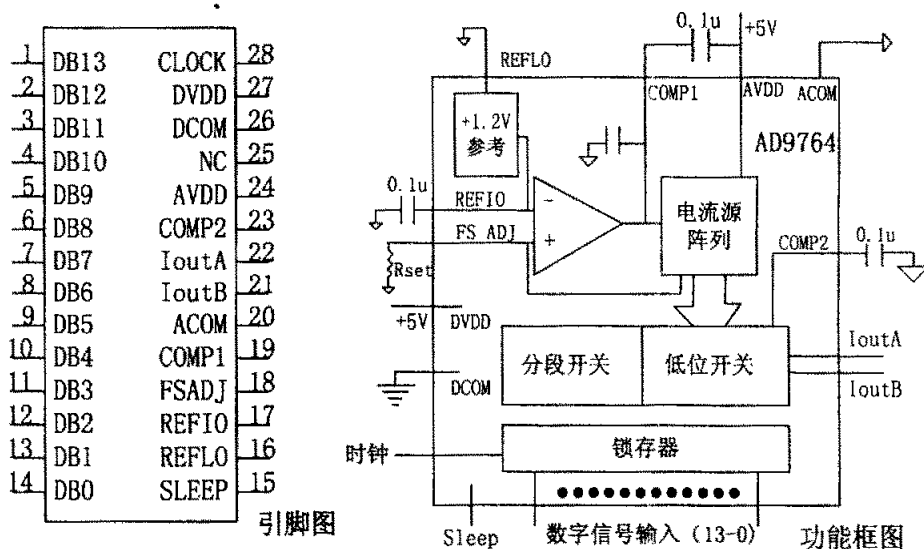


图 4.12 AD9764 引脚排列及功能框图

AD9764 是电流输出型 DA 转换芯片, 电流输出既可以接为单端输出形式, 也可以应用为差分输出模式。差分输出有助于消除共模误差, 比如噪声、失真和直流偏置等。同时在相同的电流输出和负载下, 差分输出可以得到更大的输出幅度。

AD9764 既可以应用外部电压基准, 也可以应用内部集成电压基准。内部电压基准为 1.2V, 应用时电压基准要注意滤波, 以保证基准的纯净。满量程输出电流由基准控制放大器调整可以在 2~20mA 动态范围内变化。

在 DAC 输入数字信号为 D 时, AD9764 互补电流输出 I_{outA} 、 I_{outB} 分别为:

$$I_{OUTA} = (D/16384) \cdot I_{OUTFS}$$

$$I_{OUTB} = (16383 - D) \cdot I_{OUTFS} \quad (5-8)$$

满量程输出电流 $I_{OUTB} = (16383 - D) \cdot I_{OUTFS}$ 是基准电流 I_{REF} 的函数 $I_{OUTFS} = f(I_{REF})$, 外部电阻 R_{set} 通过改变基准电流而改变输出互补电流。输出电流可以直接驱动或者通过变压器来驱动电阻负载。

由式(5-8)可以看到AD9764为正极性输出,而FPGA内部解调数据为二进制补码形式,DA转换之前必须先要进行转换,假定二进制补码数据为M,则 $D=M+8192$ 。输出互补电流为:

$$I_{OUTA} = ((M + 8192) / 16384) \cdot I_{OUTFS}$$

$$I_{OUTB} = ((8192 - M) / 16384) \cdot I_{OUTFS} \quad (5-9)$$

为了得到最优的直流线性 and 动态性能,测距音遥控信号输出采用差分输出。采用差分输出的电路连接方式如图4.13所示。

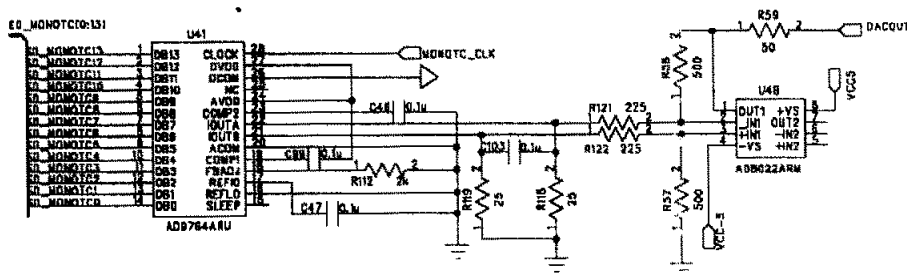


图 4.13 AD9764 差分输出电路连接

数字解调输出的数据速率为系统时钟的 1/16,因此 DAC 转换时钟为系统时钟的 16 分频(约 2.335MHz),在时钟的上升沿,数字信号被锁存。输出经差分放大后,需要经过两路滤波器以分离测距音和遥控信号。测距音支路通过 300kHz 的滤波器输出,遥控信号支路通过 150kHz 的滤波器输出。两路滤波器由 MAXIM 公司两通道集成滤波器 MAX275 实现。

4.4.2 MAX275 的原理及其在接收机中的应用

MAX275 是 MAXIM 公司推出的一款连续时间模拟集成有源滤波器,片内硬件由两通道可编程滤波器组成,每组滤波器包括四个运算放大器及若干电阻电容,引脚定义和内部结构如图 4.15。第 2 和第 4 个运放构成积分器,和外接的反馈电阻一起形成低通(LPO)和带通(BPO)输出。每组运算放大器构成一个二阶环节,滤波器的中心频率 f_0 ,转折频率,品质因数 Q,增益都由四个外部电阻确定,无需外接电容。通过外接电阻的不同组合形式可以实现巴特沃思、切比雪夫等类型的低通、带通滤波器。滤波器的中心频率从 100Hz~300kHz 可编程; MAX275 组成的滤波器具有外接元件少,结构简单,参数调整方便的特点。

进行低通滤波器设计时,当中心频率 f_0 、Q 值及增益确定后,外接电阻 R1、R1、R2、R3、R4 可由下列等式得到:

$$R1 = \frac{2 \times 10^9}{f_0 \times H_{OLP}} \times \frac{RX}{RY}, \quad R2 = \frac{2 \times 10^9}{f_0} \quad (5-10)$$

$$R3 = \frac{Q \cdot (2 \times 10^9)}{f_0} \times \frac{RX}{RY} \quad R4 = R2 - 5k\Omega$$

其中, 因子 H_{OLP} 是输入直流时, 在 LPO 端处的增益。因子 $\frac{RX}{RY}$ 中 RX 和 RY 是滤波器内部的电阻, 这个因子的值由引脚 FC 的接法决定, 取值如表 4.1 所示:

表 4.1 MAX275 因子取值与 FC 连接关系

FC 连接位置	V+	GND	V-
RX/R _Y	4/1	1/5	1/25

同时, MAX275 还提供滤波器设计配套软件, 通过窗口输入中心频率, 截止频率, 阻带最小衰减等滤波器参数, 程序会分析结果, 并显示各级的实际连接框图和外接电阻的阻值, 大大简化了滤波器的设计。利用滤波器设计软件, 设计 MAX275 连接如图 4.14 所示:

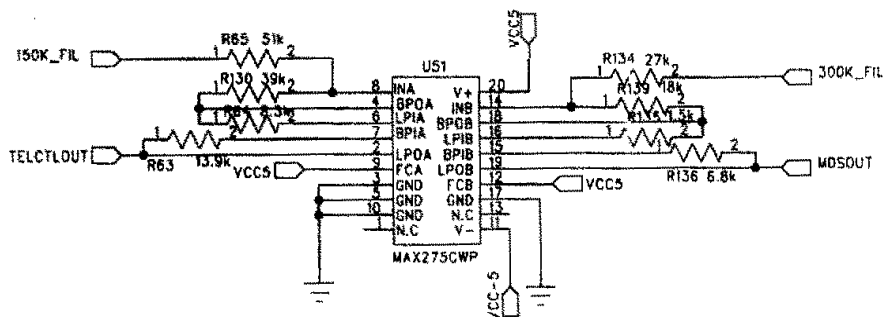


图 4.14 MAX275 滤波电路连接示意

MAX275 由 $\pm 5V$ 供电, 最大电流小于 20mA, 功耗低于 200mW。滤波器 A 为遥控信号输出通道, 低通滤波器带宽 150kHz。滤波器 B 为测距音输出, 带宽 300kHz。滤波器软件连接设计及幅频响应分别如图 4.15 和图 4.16 所示。

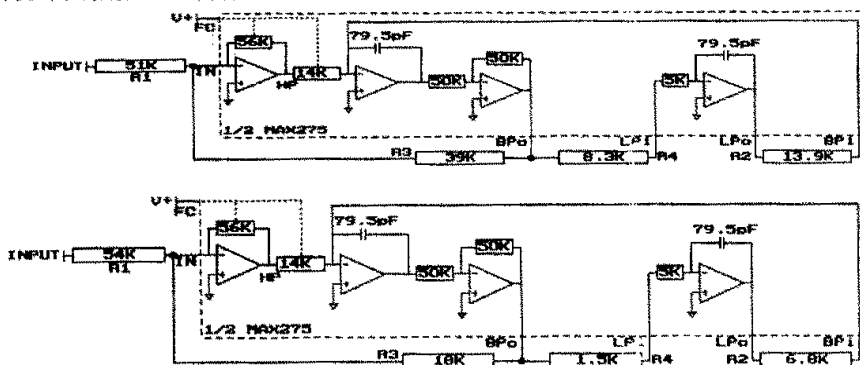


图 4.15 150kHz、300kHz 滤波器连接设计

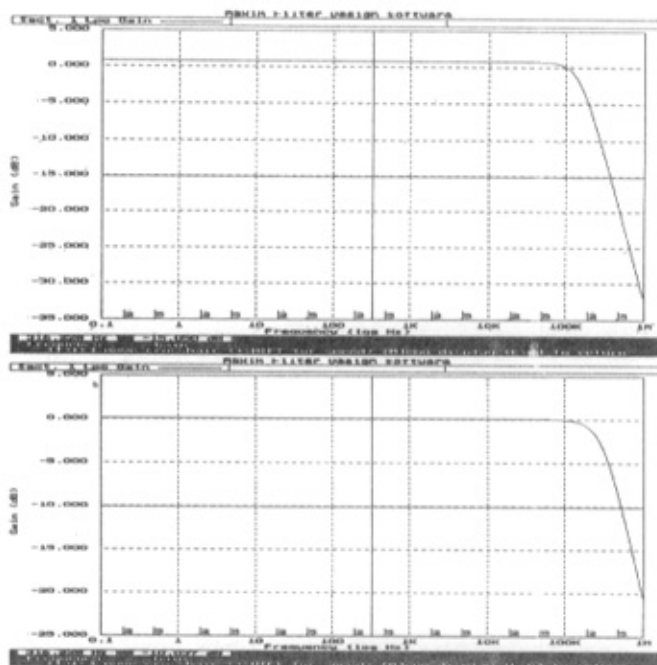


图 4.16 150kHz、300kHz 滤波器幅频响应示意

4.5 本章小结

本章主要介绍了数字化中频接收机硬件平台设计。本接收机以 FPGA 为核心处理器件，使系统灵活性高、通用性强，适用于系统的快速升级。采用高性能高集成度器件作为系统外围器件。外围模块主要有电源时钟模块、中频数字化模块、AGC 模块、相干参考钟输出模块、解调输出及通信监测接口模块等。着重介绍了大动态范围 AGC 模块的设计，级联 AD8367，由 FPGA 完成检波算法，既达到了足够的动态范围，又能获得理想的控制性能。相干载波输出采用 DDS 芯片 AD9850 实现，能够达到极高的频率输出精度。测距音遥控信号解调输出采用 14bitDAC 芯片 AD9764 进行模数转换，分辨率极高。转换后的模拟信号经两通道滤波器 MAX275 滤波输出，利用其配套设计软件实现十分简单。

第五章 总结与展望

5.1 硬件实物图

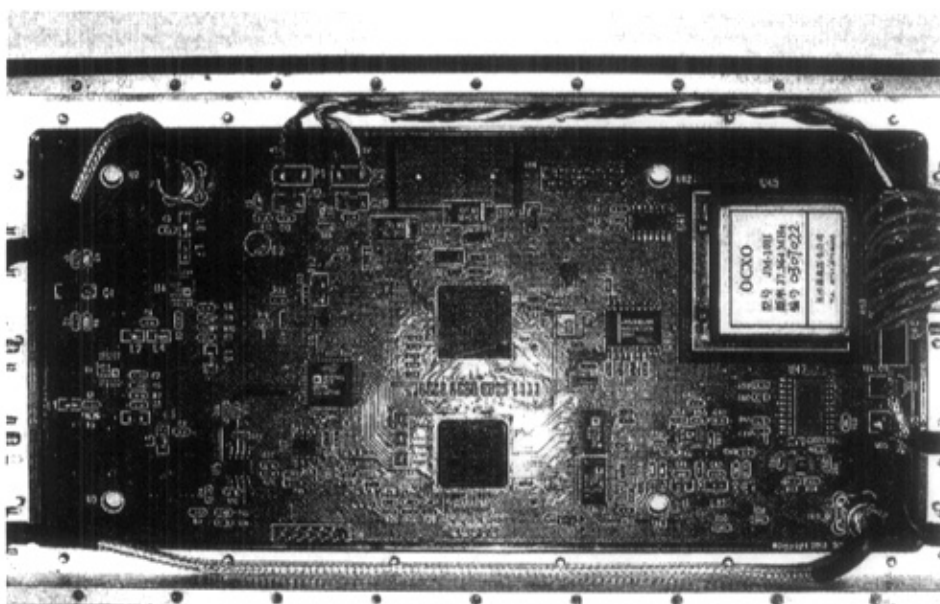


图 5.1 硬件实物图

5.2 主要测试数据

5.2.1 基本指标测试数据

表 5.1 基本指标测试数据

项目	指标要求	实测值
频率跟踪范围	$70 \pm 4\text{MHz}$	$70 \pm 4\text{MHz}$
锁定门限（静态）	-65dBm	-71.5dBm
接收机跟踪速度（ $B=800\text{Hz}$ ）	$\pm 32\text{kHz/s}$	$\pm 50\text{kHz/s}$
环路带宽选择	多档	两档
$\pm 32\text{kHz/s}$ 扫描捕获灵敏度	-65dBm	-70dBm
接收机动态范围	优于 65dBm	71dBm

纯载波锁定门限	优于 45dBHz	42dBHz
相干载波日频率稳定度(-60dBm)	$2 \times 10^{-9}/s$; $4 \times 10^{-9}/0.1s$;	$0.23 \times 10^{-9}/0.1s$;
相干载波短期频率稳定度 (-30dBm)	$2 \times 10^{-9}/s$; $4 \times 10^{-9}/0.1s$;	$0.18 \times 10^{-9}/0.1s$;

5.2.2 测距音时延测试数据

测试方法：测试时与研制的配套发射机测量总时延。测试低频信号（测距音）输出分为同步两路，一路直接送时间间隔测试仪，另一路经过发射机调制，经接收机解调输出测距音，比较解调信号和原始信号的时延值（测量值为接收机与发射机总时延）。

表 5.2 同一载频下接收机与发射机总时延测试数据

发射机输出 70MHz 调相信号场强	16kHz 测距音 时延	20kHz 测距音 时延	100kHz 主测距音 时延
-50dBm	11.10us	11.25us	11.34us
-40dBm	11.18us	11.24us	11.38us
-30dBm	11.15us	11.26us	11.38us
-20dBm	11.18us	11.27us	11.37us
-10dBm	11.16us	11.27us	11.39us

测试在不同载波频率下的时延抖动，测试时发射场强设为-50dBm。

表 5.3 不同载频下接收机发射机总时延测试数据

载波频率	100kHz 主测距音时延
66MHz	11.33us
67MHz	11.37us
68MHz	11.38us
69MHz	11.38us
69.80MHz	11.37us
69.85MHz	11.37us
69.90MHz	11.37us
69.95MHz	11.38us
70.00MHz	11.36us
70.05 MHz	11.34us
70.10 MHz	11.32us
70.15MHz	11.32us

70.20MHz	11.34us
71MHz	11.35us
72MHz	11.32us
73MHz	11.30us
74MHz	11.30us

5.3 结论以及对下一步研究工作的展望

5.3.1 结论

通过测试,本接收机性能良好。在控制计算机预设载频的条件下,接收机频率跟踪范围可达 $70 \pm 4\text{MHz}$,能适应高达 $\pm 50\text{kHz/s}$ 的扫频速率。接收机有 71dB 的动态范围,说明 AGC 模块性能良好。在两通道跟踪环路切换设计下,载波跟踪精度高。同时抑噪性能良好,纯载波锁定门限优于 45dBHz 。数字化解调设计很好的消除了残余相差影响,测距音解调延时随机误差小,群延时趋于一致。整机性能良好,已交付使用。

5.3.2 下一步研究工作

本中频接收机设计实现解决了一些技术难题,达到了较高的技术指标,但是参照国外同类设备,本接收机仍有很大差距。因此,下一步可以在如下方面开展进一步的研究工作:

1、多调制体制的兼容

本接收机暂时只能工作在单一的调相体制下,为了适应测控技术的发展,应当适应各种不同调制体制的测控要求。本接收机建立在通用化平台之上,兼容各种调制模式是完全可能的。软件上要解决多种调制信号的模式识别,数字信号处理也要增加相应处理模块。

2、功能的进一步完善

本接收机还只包含航天测控综合基带单元的一部分,而国外同类产品功能包括中频调制、中频接收、遥控、遥测、测距、测速、时频产生,并能射频、中频闭环同时完成常规数传和扩频数据接收与传送功能。另外,本接收机防边带错锁暂时仅能适应单侧音调制且调制度较低的情况,多音调制且调制度较大情况下,对载波捕获防错锁处理方法还需要做进一步的研究与探索。

3、技术指标的进一步提高

参照国外同类产品,本接收机技术指标还可以进一步提高。本接收机环路带宽两档可选,而美国 Microdyne 公司 VMR-2002 多功能接收机有最低可到 10Hz 环路带宽的 6 档环路带宽选择。环路带宽降低可以进一步提高接收机锁定门限,国外同类产品锁定门限可以在 35dBHz 以下。环路带宽的降低,在设计 FIR 滤波器时会导致数据速率过低,相差积累明显,从而影响载波跟踪精度,因而会带来一系列问题,这可以作为下一步研究的一

个重要方向。

4、电路设计的进一步改进

本接收机整机功耗过大，主要功耗消耗在 LDO 稳压块和恒温晶振上。采用线性稳压源可以降低电源噪声，但也增加了整机功耗，尤其卫星接收设备对功耗的要求十分严格，下一步可以改用效率高的 DC/DC 电源模块，对电源噪声处理要求提高。接收机采用高稳定度恒温晶振作为系统主时钟，提高系统频率跟踪的精度，但是恒温晶振功耗很高，尤其预热期间功耗更大。限于系统处理方式，采用功耗小，稳定度低的时钟源，会降低载波跟踪精度。如何消除这一矛盾也需要做进一步的研究。同时接收机体积可以进一步降低。

致谢

本文是在导师郑林华教授悉心指导和亲切关怀下完成的。在论文的选题和研究过程中，都凝聚着他的心血的智慧，这些对论文研究工作和论文的完成都起着关键性的作用。在攻读硕士学位的两年多时间中，导师郑林华教授渊博的知识，敏锐的思维，严谨的治学态度和务实求真认真的科研精神，给我留下了难以忘怀的印象。

感谢师兄袁继兵博士。袁博士在我的论文工作中给予的悉心的指导和帮助，使得课题的完成少走了很多弯路，是课题得以完成不可或缺的因素。

感谢王祖良博士，金国平博士，他们在紧张的学习和科研之余，对课题的完成提供了无私的帮助。感谢同门王拥军，没有他的帮助，本课题很难工程实现。

感谢父母对我的养育之恩。

再一次感谢我的导师和所有给予我帮助的专家、老师、同学、朋友和亲人！正是他们无私的指导和帮助，使我能够顺利完成硕士论文。

参考文献

- [1]Mitola J. The Software radio architecture. IEEE Trans.on Comm, 1995,33(5): 26-38
- [2]L. C. PALMER. Coarse Frequency Estimation Using the Discrete Fourier Transform, IEEE Trans. on IT, 1974.6, 20(1): 104-109
- [3]Peter T.Gough. A Fast Spectral Estimation Algorithm Based on the FFT[C], IEEE Trans.on Signal Proc. 1994.1, 42(6):1317-1322
- [4] F M Gardner. Properties of frequency difference detectors IEEE Trans. On Comm. 1985. 2, 33(2): 131-138.
- [5] S.Hinedi, J. I.Statman, Digital accumulators in phase and frequency tracking loops, IEEE Trans on AES, 1990,26(1): 169-180
- [6]R.Webb. IF signal sampling improves receiver detection accuracy, Microwaves & RF,1989: 90-102
- [7] Francis D.Natali. AFC tracking algorithms, IEEE Trans on Comm, 1984. 8, 32(8): 935-947
- [8]F. M. Gardner. Characteristics of Frequency Tracking Loops, IEEE Trans. Comm., 1985. 2, 33(2): 226-240
- [9]M. K. Simon, W. C. Lindsey. Optimum Performance of Suppressed Carrier Receivers with costas loop tracking, IEEE Trans. On Comm. 1977, 25(2):215-227
- [10]Attapol Wannasarnmayatha, ShinsukeHara. Tow-Step Kalman-Filter- Based AFC for Direct Conversion-Type Receiver in LEO Satellite Communications, IEEE Trans on Vehicular Tech, 2000.1, 49(1):246-253
- [11]Richard Citta. Frequency and phase lock loop. IEEE Trans. On Consumer Electronics. 1997, 23(3):358-365.
- [12]Kam P.Y. Maximum Likelihood Carrier Phase recovery for Linear Suppressed Carrier Digital Data Modulations. IEEE Trans. Commun. 1986 34(6): 522-527
- [13]Jurgen Tusch. On Frequency Sweeping in Phase-Locked Loops. IEEE Trans. On Comm. 1984 32(8): 969-972
- [14]Cahn C R. Software implementation of a PN spread spectrum receiver to accommodate dynamics, IEEE Trans on Comm, 1977,25(8): 832~839.
- [15]L. C. Palmer. Coarse frequency estimation using the discrete Fourier transform. IEEE. Trans. Inform Thoery, 1974, 20(1): 104-109
- [16]李晓松,黄凌. 航天测控通信系统综合基带中频接收单元数字化方案. 电讯技术. 2001. 3:19-21

- [17] 刘渝. 快速、准确高精度正弦波频率估计综合算法. 电子学报. 1999, 27(6):126-128.
- [18] 郝重阳等. 一种快速局部细化频谱分析新方法, 电子学报, 2000. 3, 28(3):106-108
- [19] 李海涛, 李国民. 载波捕获防错锁新探. 飞行器测控学报. 2003. 3: 36-40
- [20] 张新军, 宋文涛, 罗汉文. 低通和带通信号采样的频谱混叠分析. 上海交通大学学报. 2002. 6, 36(6): 746-752
- [21] 张伯川, 张其善. 高动态接收机的关键问题研究. 电子学报. 2003. 12, 31(12): 1844-1846
- [22] 王世练, 高凯等. 抗窄带干扰宽带中频数字接收机的设计与实现. 电路与系统学报. 2004. 4, 9(2): 138-141
- [23] 刘嘉兴. 当前无线电测控设备采用的几项新技术. 飞行器测控技术. 1996(2):10-18
- [24] 唐军, 谢澎霖. 测控通信系统综合基带设备的发展和应用. 电讯技术. 2001(4):6-9
- [25] 王晓虎, 刘金银. 中频软件无线电系统的FPGA实现方案. 电讯技术. 2002(1):59-63
- [26] 袁朝京. 数字接收机设计. 电讯技术. 1998. 6, 38(3):18-25
- [27] 皇甫堪, 陈建文, 楼生强. 现代数字信号处理. 北京:电子工业出版社, 2003. 9.
- [28] 杨小牛, 楼才义, 徐建良. 软件无线电原理及应用. 北京:电子工业出版社, 2001. 1.
- [29] 周智敏, 李企舜. 现代航天测控原理. 国防科学技术大学出版社, 1998. 9
- [30] TI 公司网上资料, 网址: WWW.TI.COM
- [31] AD 公司网上资料, 网址: WWW.ANALOG.COM
- [32] XILINX 公司网上资料, 网址: WWW.XILINX.COM
- [33] MAXIM 公司网上资料, 网址: WWW.MAXIM-IC.COM

作者攻读硕士学位期间发表论文情况

- [1] 朱群, 郑林华. 一种基于 FPLL 的载波跟踪算法. 电子工程师. 2004.12
- [2] 朱群, 郑林华. 基于 AD8367 的大动态范围 AGC 系统的实现. 世界电子元器件. 2004.10