

摘 要

核磁共振(Nuclear Magnetic Resonance, NMR)是从分子水平上研究物理、化学和生物体系的结构和动力学性质的强有力的工具,广泛应用于科研、教育、生产、卫生及人类生活的其它领域。随着社会的进步, NMR 发挥着越来越重要的作用。

磁共振成像(Magnetic Resonance Imaging, MRI)是 NMR 的重要应用。在现代医学中, MRI 是最重要的非侵入性临床诊断手段之一。如何增强对比度是 MRI 技术发展的一个重要问题。研究发现, 辐射阻尼(Radiation Damping, RD)场可利用来放大 MRI 成像中样品的细微差别, 提高对比度。然而, 对于大多数的成像仪, 由于射频接收线圈的灵敏度和品质因子不够高且静磁场强度不够强, 无法产生足够强的 RD 场。要提高 RD 场, 可考虑在仪器系统中引入正反馈增强系统。实验证明, 正反馈增强系统能够有效增强 RD 场, 使组织间的细微差异能够明显区分, 从而提高成像对比度。

本文根据核磁共振中的辐射阻尼原理, 在分析辐射阻尼增强信号传输特性的基础上, 采用 ADS 软件对辐射阻尼增强系统的信号通道进行了设计和仿真分析, 以 FPGA 芯片为核心进行了系统控制模块的设计, 并在仿真系统上实现了控制功能的验证。结果表明, 本文所设计的辐射阻尼增强系统具有良好的信噪比和延时特性, 且扩展性强, 能够对增益及相位进行准确灵活的控制, 为建立灵活可控的核磁共振辐射阻尼增强系统奠定了基础。

关键词: 核磁共振; 辐射阻尼; 增强

Abstract

Nuclear magnetic resonance (NMR) is a powerful tool for studying structures and dynamics of various physical, chemical and biological systems at molecular level. It is widely used in scientific research, education, manufacture, health and other areas of human life, and plays a more and more important role.

Magnetic resonance imaging (MRI) is an important application of NMR. It is one of the most important noninvasive methods in modern clinical diagnosis. Contrast improvement is a critical issue in the development of MRI techniques. The presence of radiation damping (RD) field has been shown to be able to amplify small variations in the sample and improve the contrast in MRI. For most MR scanners, neither the sensitivity and quality factor of the radio-frequency (RF) receiver coil is high enough nor is the strength of static field strong enough to induce a strong RD field. One way to enhance the RD field is incorporating an active feedback enhanced system. It has been shown that the utilization of such a system can clearly distinguish nuances between the tissues, thereby improving the image contrast.

Based on the RD theory and the analysis of the transmission characteristics of RD enhanced signals, the signal path of the RD enhanced system was designed and simulated using the Advanced Design System (ADS) software developed by Ansoft corporation. The system control module was developed with FPGA as a core chip, and its control function was verified on the simulation system. The results show that the system has good signal-to-noise ratio, favorable delay characteristic as well as strong expansibility. The gain and phase can be accurately controlled, which affords the base for establishing a flexible-control NMR RD enhanced system.

Keywords: NMR; Radiation damping; Enhancement effect

第一章 绪论

1.1 引言

核磁共振是指磁距不为零的原子核，在外磁场作用下自旋能级发生塞曼分裂，共振吸收某一定频率的射频辐射的物理过程，1946年，由伯赛尔(E.M. Purcell)和布洛赫(F. Bloch)所领导的两个实验小组几乎在相同的时间内用不同的实验方法所证实，并且对核磁共振的基本原理进行了阐述，因而产生了核磁共振这一新兴学科。核磁共振的发现具有十分重要的意义，不仅为量子力学的基本原理提供了直接的验证，而且为多个学科领域的研究发展提供了一种必不可少的测量和分析手段^[1]。

核磁共振技术主要有两个学科分支：核磁共振波谱(Nuclear Magnetic Resonance Spectroscopy)和磁共振成像(Magnetic Resonance Imaging, 简称MRI)。核磁共振波谱技术是基于化学位移理论发展起来的，主要用于测定物质的分子结构和化学成分。核磁共振成像技术诞生于1973年，它是利用射频脉冲与磁场使氢质子运动产生信号，通过数据处理而成像的，它属于无损测量技术，可以用来得到物质的内部结构图像^[2]。由于核磁共振能够获得丰富的信息，因此它广泛应用于生命科学、分析化学、材料检测、水资源探查和石油勘探等领域。

核磁共振成像技术在生命科学方面的应用近年来发展最为迅速，已经成为当前核磁共振技术研究领域的热点。核磁共振成像技术在生命科学中的应用主要体现在生物技术和医学中^[3]。

核磁共振成像技术作为一种对人体无创、无电离辐射的诊断工具，不仅能够做结构成像，还适合做功能性成像，因而使它与X射线、超声成像、CT等一起，成为当今几大最常用的医学成像技术。但是，核磁共振成像的一个重要不足是不能给出足够的信息说明正常组织与病理组织之间细胞代谢的区别。传统成像中利用磁共振性质的差异性来获得成像对比度，然而当这些性质的差异性很细微时，即使经过时间演化，还是难以得到可视的对比度。而本课题主要是通过利用辐射阻尼场能够很好的区别组织间细微的差异，进而使得生物组织中正常与非正常的部分能够清楚地被诊断出，以达到提高成像对比度并进一步设计新的磁共振成像

方式。

1.2 核磁共振辐射阻尼原理

核磁共振实验就是通过检测射频线圈中的感生电动势 EMF 来得到信号的，而电磁场则是由横向磁化矢量绕磁场旋进产生的，并且这一横向磁化矢量是与静磁场相垂直的。实质上，核磁共振信号产生的过程也就是电磁感应过程，因此在电磁感应中发生的各种效应同样也可能在核磁共振实验中产生。

在辐射阻尼研究早期，印度物理学家 Suryan 就曾经预言了辐射阻尼效应。Suryan 的工作引起了 Bloembergen 的重视，他和 Pound 深入的分析了辐射阻尼的物理机制。NMR 实验实际上可以看做是一对线圈的耦合：一个是真实存在的射频线圈，另一个是磁化矢量的旋进。线圈耦合的结果是，一方面旋进着的磁化矢量在射频线圈中感应产生了自由感应衰减(FID)电流，记录下来便成为时域的 NMR 信号；在另一方面，射频线圈中的 FID 电流又反馈到旋进着的磁化矢量本身，其结果是阻尼了磁化矢量的旋进，从而导致了衰减。这种阻尼可与量子跃迁中的协同式的相干自发辐射或超辐射^[4-6]相联系，因此就称为辐射阻尼。由于辐射阻尼可看成是线圈耦合所产生的结果，Bloembergen 引入 Maxwell 方程对此进行定量描述。之后，Szeoke 和 Meiboom 同样也做了相类似的实验，很好地说明了当 NMR 的检测线圈调谐得好时，自由感应衰减信号(Free Induction Decay, 简称 FID)衰减得快，而当线圈失谐时，FID 衰减得慢，有力地证明了辐射阻尼效应强度的变化与线圈 Q 值有很大的关系。

根据楞次效应可知，闭合回路中的感生电流在回路中产生的磁通量总是去抵消掉外界产生感生电流的磁通量的变化。辐射阻尼现象曾经由楞次定律解释其原理^[7]。在核磁共振试验中，磁化矢量的旋进就是外界在闭合回路中产生出的感生电流的磁通量变化，其强度由于受到自身在闭合回路中感生出来的电流的磁场的影 响而衰弱，最终导致旋进着的磁化矢量恢复到平衡状态，且磁通量最终变为零。这就是辐射阻尼，即磁化矢量被自身的感生电流的磁场驱回到平衡态的过程。但是由于磁化矢量的旋进是由静磁场 B_0 所驱动的，而磁化矢量自身感生出来的辐射阻尼场是与静磁场垂直的，所以磁化矢量的方向与辐射阻尼场的方向并不是相反的。因此楞次定律不能完全分析出辐射阻尼效应，最多只能定性的解释辐射阻尼效应产生的原因。

辐射阻尼效应也能够从磁化矢量与射频脉冲的关系方面来更好的理解。假设射频场的方向确定在 OZ 轴，射频线圈发射的射频脉冲的作用就是使得磁化矢量在 YZ 平面上章动，扫过的角度就叫做脉冲偏转角。同理，只要线圈中有交变电流通过，磁化矢量就能够被驱动。而磁化矢量自身也会在线圈中产生感生电流，只要当该交变电流足够强时，磁化矢量自身也会受到该电流的驱动，驱动方向与磁化矢量的初始极角有关。不论初始极角如何，在辐射阻尼效应的驱动下，磁化矢量会朝着 OZ 方向返回而达到平衡态。其中磁化矢量自身感生出来的电流的磁场就被称为辐射阻尼场，也就是 FID 电流产生的磁场。因此辐射阻尼看上去很像是一个与射频脉冲作用相反的过程。

图 1.1 所示为这种对比。在图 1.1(a)中，射频脉冲将磁化矢量转向 YZ 平面。当射频脉冲消失后，磁化矢量将沿着弛豫途径和辐射阻尼途径中的任意一种或同时两种途径恢复到平衡态，如图 1.1(b)所示。从图中可以看出，由磁化强度做为半径定义了一个 Bloch 圆球，弛豫是通过圆球内部回到基态，并且其磁化强度也同时发生变化；而辐射阻尼是通过圆球的表面恢复到平衡态，如同射频脉冲一样，辐射阻尼始终不离开圆球的表面且磁化强度保持不变。但是两者之间有一个区别就是：由射频脉冲产生的章动作用在 Bloch 圆球上是匀速运动，而辐射阻尼则是一个变速圆周运动。

由于辐射阻尼场的强度与感生电流的强度是呈正比的关系，并且感生电流的强度又与横向磁化矢量的大小有关，所以当横向磁化矢量最小且磁化矢量指向 OZ 负方向时，由于横向磁化矢量不存在，所以磁化矢量将沿着弛豫途径从 OZ 负方向指向 OZ 正方向恢复到基态，而与辐射阻尼无关；而当横向磁化矢量最大时，磁化矢量将沿着“经线”快速的恢复到平衡态。但是由于完全的自旋反转是难以获得，当弛豫可以忽略时，只要横向分量的强度达到 M_0 的 $1/10^{20}$ ，就会诱发出强的辐射阻尼效应。

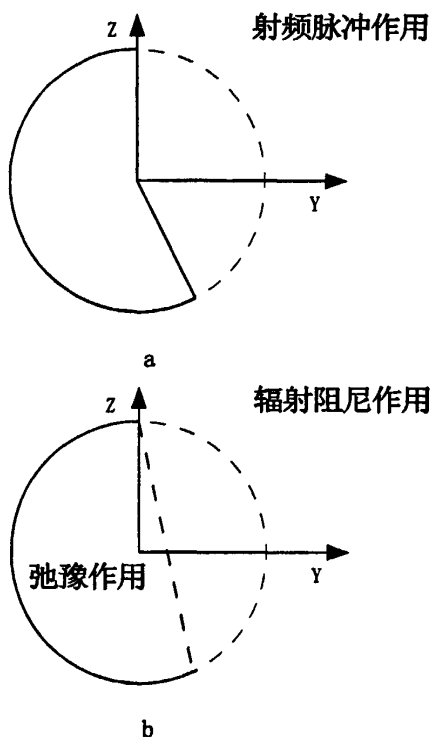


图 1.1 辐射阻尼、脉冲和弛豫对磁化矢量作用的对比

辐射阻尼的大小是由样品的磁化矢量和品质因子 Q 共同决定的，在人们对辐射阻尼的研究过程中也得到了一些重要的结果：当外加的射频场小于辐射阻尼场时，会导致不能够获得自旋反转；辐射阻尼不仅能够阻碍磁化矢量的转动并且还能加快它的旋进；同时磁化矢量的初始角会影响到信号的包络，而信号是由横向磁化弛豫和辐射阻尼共同决定的，当磁化矢量的初始角大于 90° 时，FID 信号将先上升后下降，并且弛豫能够被辐射阻尼所替代而使得磁化矢量恢复到基态。

1.3 辐射阻尼控制的历史与发展

在核磁共振研究发展的早期人们就开始了辐射阻尼的研究，Abragam 在 1961 年发表了关于核磁原理的著作，其中收集了早期人们对于辐射阻尼研究的工作。然而从 1960 年到 1988 年的近 30 年间，NMR 中的辐射阻尼研究明显地形成了一个空白。在近年来由于用于 NMR 研究的磁场强度仍在不断提高，而高磁场是强化辐射阻尼效应最重要的原因，人们重新开始对辐射阻尼的研究产生兴趣。辐射阻尼效应和弛豫一样也是 NMR 试验中的固有现象：只要线圈中存在 FID

电流,就会产生辐射阻尼现象,但是并不是所有的辐射阻尼效应都能够被观测得到。只有当辐射阻尼现象相对于弛豫来说不可忽略时,才能观测到辐射阻尼效应。在以往的 NMR 研究中,由于辐射阻尼效应不明显,所以在很长的一段时间之内都没有辐射阻尼相关的研究,因而未受到重视。但是随着强磁场技术的广泛运用,在磁场强度高、探头检测线圈品质因素 Q 值高的核磁共振谱学检测中,辐射阻尼可能对 FID 信号产生严重的干扰,并且对图谱的解析造成严重的影响,所以说它是一种消极的效应,因此通常需要抑制辐射阻尼效应^[8-9]。然而,对于大多数 MRI 仪器来说,由于探头检测线圈的灵敏度和品质因子较低,静磁场强度较弱,因此 MRI 检测中辐射阻尼效应较不明显^[10]。

在 NMR 实验中由于辐射阻尼效应的存在产生了很多用常理无法解释的实验现象,其中的大部分非但没用还给 NMR 的分析带来了影响。因此人们采取了各种办法来消除辐射阻尼效应。辐射阻尼效应的主要是由时间常数来决定的,时间越少则辐射阻尼效应就越强,因此研究者最初的设想就是采用延长时间常数的办法来降低辐射阻尼效应。然而时间常数主要是由品质因素 Q 和磁化强度来决定。即降低 Q 值能够延长时间常数,但是会破坏 NMR 实验的整体灵敏度;当样品溶剂为水时,则降低磁化强度变得行不通了。

在 MRI 中对于影像的品质,必须要考虑两个非常重要的因素:影像的对比度和影像的亮度。一般而言亮度主要是同信号的强度有关,而对比度则可以更加清楚地分辨出不同组织部位以及组织之间的细小差异,因此对比度在磁共振成像的研究中是更为重要的。成像对比度在传统的方式上主要是利用不同组织的弛豫时间差异,例如: T_1 及 T_2 , 或者分子运动的不同,但是当相邻组织之间的相关性差异很微小时,就很难在有效的时间内观测信号之间的对比度。近年来研究发现增强辐射阻尼效应可以提高由微小频率差异所产生的 MRI 对比度^[11-15]。在以往的研究中,关于辐射阻尼的研究主要都是针对抑制辐射阻尼效应的,而本设计则是期望人工模拟产生辐射阻尼效应,以达到增强成像对比度的目的。

1.4 论文研究主要内容

通过物理化学的方法利用核自旋的动态学 (Spin Dynamics) 来产生新的成像对比,利用非线性的动态学去发展新的成像技术,称之为“Active Feedback in MRI”原本此方法只能在高磁场及高敏感度的磁场及探头上实现,硕士科研期间,

作者在导师的悉心指导下,利用射频通信的技术,设计了基于 FPGA 的核磁共振辐射阻尼增强系统,使得一般的 MRI 也能产生类似辐射阻尼的射频反馈场。全文共五章:

第一章为绪论,主要介绍课题背景、研究的目的和意义、核磁共振辐射阻尼的原理以及对辐射阻尼控制的历史与发展。

第二章详细介绍了核磁共振辐射阻尼增强系统的设计方案、对辐射阻尼增强系统的总体介绍,包括信号反馈子系统和数字控制子系统。

第三章详细介绍了信号反馈子系统,其中包括低噪声放大器放大器与带宽可调滤波器以及射频数字移相器的设计方法。

第四章详细介绍了数字控制子系统、软件设计以及相关模块的设计方法。

第五章对全文作了简要的总结,并对本文中所设计的核磁共振辐射阻尼增强系统性能、硬件设计等优化工作进行了展望。

第二章 核磁共振增强系统设计方案

2.1 核磁共振辐射阻尼正反馈增强原理

辐射阻尼这一 NMR 中常见的现象主要发生在高敏感度的探头上^[16]。对于大多数高分辨率 NMR 实验来说,辐射阻尼会对信号产生干扰,但是在磁共振成像中,通过利用辐射阻尼对微小频率差异敏感的特性,能够在高磁场下增强 MRI 成像的对比度。

根据经典的核磁共振理论,核自旋系统在静磁场中以 Bloch 方程进行动力学演化,辐射阻尼以微扰场的形式出现在 Bloch 方程中,通过 FID 反馈的形式实现辐射阻尼增强即是对该微扰场的增强。反馈增强后的辐射阻尼与横向磁化矢量成正比,其表达式为^[17]:

$$\bar{B}_{AF}(t) = \frac{iGe^{-i\phi}}{\gamma} \int V M_{\perp}(\bar{r}, t) d\bar{r} \quad (2.1)$$

式中 $G = \gamma g \eta Q M_0 / 2$, 其中 γ 为共振核的旋磁比, η 为探头检测线圈的填充因子, Q 为线圈的品质因子, M_0 为平衡态的磁化矢量, g 为反馈系统的可控增益系数。 ϕ 为原始 FID 和反馈后 FID 的相位差,与反馈场和横向磁化矢量的相位有关,反馈系统可对 ϕ 进行控制。 $M_{\perp}(\bar{r}, t)$ 为横向磁化矢量。将 Bloch 方程中的辐射阻尼项用式(2.1)代替,可以得到磁化矢量在反馈增强作用下的演化情况。

辐射阻尼正反馈增强原理与消除辐射阻尼效应所运用的弱电流反馈方法的理论结构差不多。都是将辐射阻尼场产生的信号经过增益放大和相位调整后重新反馈给样品中的磁化矢量。该信号的频率与产生辐射阻尼效应的核自旋的 Larmor 频率相同。所以正反馈作用具有很高的选择性,即只作用到该核自身而对周围其他的核不会产生影响。在相位调整中与抑制辐射阻尼效应的方法正好相反,正反馈的信号与原来的 FID 信号完全相同时,能够最大程度的增强辐射阻尼效应对该核的作用。

线圈中的感生电流与横向磁化矢量的微商是成正比的,而在弛豫和辐射阻尼

的共同影响下，横向磁化矢量可以表示为：

$$M_{xy} = (M_0 T_{rd} q / T_2^*) \exp(-i\omega_0 t) \operatorname{sech}[(q/T_2^*)(t-t_0)] \quad (2.2)$$

式中 T_{rd} 表示辐射阻尼时间常数。对横向磁化强度微商可得：

$$\begin{aligned} (dM_{xy}/dt) = & M_0 \omega_0 \exp[-i(\omega_0 t - \pi/2)] \operatorname{sech}[(q/T_2^*)(t-t_0)] \\ & - M_0 \exp(-i\omega_0 t) (q/T_2^*) \operatorname{sech}[(q/T_2^*)(t-t_0)] \\ & \times \operatorname{sech}[(q/T_2^*)(t-t_0)] \end{aligned} \quad (2.3)$$

同时由 Bloch 方程可得

$$(dM_{xy}/dt) = -i\omega_0 M_{xy} - M_{xy}/T_2^* - M_{xy} M_z / M_0 T_{rd} \quad (2.4)$$

从式(2.4)中的右边三项可以看出，第一个为产生 FID 信号的振荡项；第二项为衰减项，它将使 FID 信号的幅度减小；第三个就是辐射阻尼项，其作用为改变 FID 信号幅度使其变大或者减小。并且式(2.4)的后两项之和就是式(2.3)中的最后一项。如果反馈回来的信号正好与式(2.4)所示的 FID 信号大小相等，方向相反，则会使信号完全消失，如果只是与最后一项正好抵消，则就能够消除掉辐射阻尼效应，这也就是前面所介绍的反馈电流法抑制辐射阻尼效应的原理。但是假设反馈回来的信号与原始 FID 信号叠加后使得最后一项即辐射阻尼项能够变大，特别是相位完全一致时，辐射阻尼项将达到最大值，且产生的辐射阻尼效应最明显。如果将这一原理应用到 MRI 成像上，使得只对某一特定频率的核产生足够的辐射阻尼效应，而相对组织中的其他的核不产生影响，则这样就能区分组织间的细微差异从而提高成像对比度。

再从射频信号传输角度分析辐射阻尼反馈信号。如图 2.1 所示为简化的反馈信号传输模型。在无需更改原有仪器的 RD 增强系统中，原高频 FID 和反馈高频 FID 共用检测线圈和传输通道 OA，传输方向相反，形成信号叠加，而在其它部分两者均以行波形式传输，互不干扰。线圈检测到的是一个幅度受到调制的高频信号。

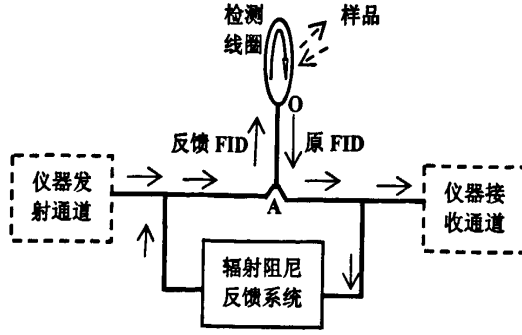


图 2.1 反馈信号传输模型

假设射频脉冲作用后， τ 时刻线圈检测到的高频 FID 为：

$$V_0(\tau) = a_1 A(\omega_1, \theta_1, \tau, T_1, T_2 \dots) \cdot a_0 C(\omega_0, \theta_0, \tau) \quad (2.5)$$

其中 $A(\omega_1, \theta_1, \tau, T_1, T_2 \dots)$ 即为通常所说的低频 FID， $C(\omega_0, \theta_0, \tau)$ 为载波， a_1 和 a_0 分别为两者的幅度系数； ω_1 为样品共振角频率与载波角频率差， θ_1 为 ω_1 的相位， T_1 和 T_2 为核自旋的纵向和横向弛豫时间， ω_0 为载波角频率， θ_0 为 ω_0 的相位。在仪器接收通道前端，辐射阻尼反馈系统耦合小部分高频 FID 信号，进行幅度和相位调整后，再由仪器发射通道传送回检测线圈。高频 FID 反馈信号到达检测探头时表达式为：

$$V_F(\tau+t) = a_{1F} A(\omega_{1F}, \theta_{1F}, \tau+t, T_1, T_2 \dots) \cdot a_{0F} C(\omega_{0F}, \theta_{0F}, \tau+t) \quad (2.6)$$

a_{1F} 和 a_{0F} 为经过反馈系统后的幅度系数， t 为系统延时时间； ω_{1F} 为经过反馈系统后样品共振角频率与载波角频率差， θ_{1F} 为 A 的相位， ω_{0F} 为载波角频率， θ_{0F} 为 C 的相位。假设反馈系统为线性，则 $\omega_{0F} = \omega_0$ 、 $\omega_{1F} = \omega_1$ 。

在检测线圈和共用传输通道 OA 段， $V_0(\tau+\Delta\tau)$ 和 $V_F(\tau+t)$ 传输方向相反，信号叠加后在 OA 段形成行驻波。通常需要增强 FID 反作用于样品，因此可考虑信号 $V_F(\tau+t)$ 大于 $V_0(\tau+\Delta\tau)$ 的叠加情况，即将 $V_F(\tau+t)$ 分解为两部分： $V_F(\tau+t) = V_{ST} + V_{TL}$ ， V_{ST} 和 $V_0(\tau+\Delta\tau)$ 叠加后为驻波，而 V_{TL} 为沿发射方向继续传播的行波。由于传输通道的损耗，驻波很快消散，剩下的行波 V_{TL} 与线圈感应到的

$\tau + \Delta\tau_N$ 时刻的 FID 信号叠加, 当两者的载波相位同相时 ($\theta_0 = \theta_{0F}$, 即公式(2.5)中的 $\phi = 0$), 表示反馈场与横向磁化矢量正交, 从而达到增强辐射阻尼的效果。

2.2 整体系统

对于大多数 MRI 仪器, 由于探头检测线圈的灵敏度和品质因子较低, 静磁场强度较弱, 因此 MRI 检测中辐射阻尼效应较不明显。基于突破辐射阻尼产生限制的考虑下, 本课题的重点在如何透过外加的电子线路将检测到的信号以回馈场形式回馈到样品中, 并模拟辐射阻尼作用, 进而增加磁共振成像对比度。为达到稳定可靠的辐射阻尼增强效果, 辐射阻尼增强系统需要具备的性能为: (1) 反馈后载波频率保持不变, 即 $\omega_{0F} = \omega_0$; (2) 反馈信号的幅度至少大于线圈接收 FID 幅度的 2 倍, 但又不能太大; (3) 系统延时时间尽可能短, 以保证反馈后低频 FID 项的相位基本一致 (即 θ_{1F} 和 θ_1 的差值尽可能小); (4) 载波相位在 $0 \sim 360^\circ$ 范围内精确可控, 从而满足 $\theta_0 = \theta_{0F}$; (5) 系统噪声尽可能小, 通常 FID 信号强度为几百微伏至几十毫伏, 反馈信号的强度也在这一范围, 因此系统的整体累加噪声应控制在合理的强度内。

根据以上理论分析, 设计了基于 FPGA 的辐射阻尼增强系统^[18], 其总体框图如图 2.2 所示。该系统不需要改变原有核磁共振仪器的硬件结构, 仅需在传输通道的接口处由信号耦合器将系统接入核磁共振仪器。整个辐射阻尼增强系统由信号调整和数字控制两个子系统组成。信号调整子系统包括对高频 FID 和低频 FID 信号幅度及相位的调整, 数字控制子系统以 FPGA 芯片为核心, 实现对信号调整子系统各参数的控制及扩展。

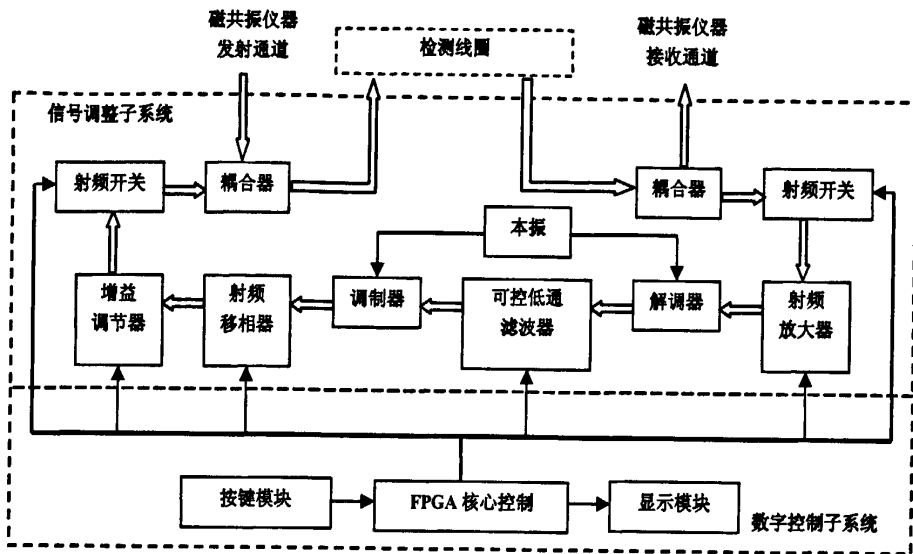


图 2.2 辐射阻尼增强系统总体框图

线圈检测到的高频 FID 信号被定向耦合器耦合出一小部分，经过射频开关送至低噪声放大器，经过增益可控放大后送入解调器，解调器输出低频 FID 信号，再送入可控低通滤波器滤除噪声干扰以及进行增益放大。滤波后及放大后的低频 FID 信号再经过调制器重新调制成高频 FID，送入移相器，移相器对高频 FID 的载波进行移相，调整 θ_{IF} 的值，经过相位调整后的高频 FID 信号送入增益调节器，实现增益调整。反馈信号最后由射频开关通过定向耦合器后送入核磁共振仪器发射通道，最终到达检测线圈。以 FPGA 为核心的控制部分实现对放大器、可控滤波器、移相器以及增益调节器的数字控制，通过键盘选择实现控制切换及 LCD 液晶显示。射频开关由脉冲序列控制，核磁共振仪器产生的控制门信号经过 FPGA，实现两个射频开关的反向开启/关闭控制。

在正反馈增强系统中主要考虑的是反馈信号的大小与相位两个方面，对其增益和相位进行合理恰当的取值也是不容易的，因此需要细心的调整。系统中对反馈信号增益的放大主要是因为线圈中所固有的电阻会衰减 FID 信号的电磁场。但是也不能过大否则整个反馈回来的噪声将对谱图造成严重的干扰，因此反馈信号的增益只能在非常弱的范围内。同时对反馈信号的相位选择必须先经过理论分析确定其取值范围再细心调节找出最佳相位。此外，提供反馈回路的调谐范围也必须非常的小，否则其它 FID 信号也会经过系统反馈回来从而造成谱图的失真。

由理论分析和信号传输特性分析可得, 为了达到辐射阻尼增强系统应具备的性能, 系统结构设计重点为: (1)外接本振频率需与原高频 FID 载波频率一致; (2)移相器需实现高精度准确控制; (3)低通滤波器的带宽和延时将对 θ_{IF} 和 θ_1 的一致性起决定作用; (4)低通滤波器直流电位的精确性以及调制器的本振隔离度将直接影响最终反馈信号的噪声特性; (5)放大器应为低噪声设计, 保证整个信号通道良好的噪声特性。

2.3 信号反馈子系统

辐射阻尼增强系统的基本架构主要是针对磁共振成像的应用而设计, 因此适当地将微弱信号放大, 并有效的反馈回谱仪是整个硬件设计的重点。虽然设计架构与一般射频通信所用的线路类似, 但细部设计则是针对磁共振成像仪架构来进行优化。辐射阻尼增强系统的基本架构主要包括两个部分: 信号调整子系统和数字控制子系统。

信号调整子系统主要是指从磁共振成像仪前置放大器接收到的原始 FID 信号经过辐射阻尼增强系统调整后的 FID 信号反馈回磁共振成像仪功率放大器, 其中所涉及的硬件电路部分包括定向耦合器、射频开关、增益调节器、调制解调器、带宽可调低通滤波器、射频移相器、射频放大器等。

由于低灵敏度的 RF 线圈和较差的场均匀性, 微成像系统的 FID 信号通常比 MRI 弱。因此为了产生足够强的反馈场, 必须对反馈信号进行放大。其中包括: 滤波器前的前置放大, 有源滤波器中的增益放大, 滤波器后的功率调整。具体的放大增益取决于实验条件。除了信号的放大外, 滤波器的设计对辐射阻尼的性能也有很大的影响。设计采用有源 Bessel 型低通滤波器结合正交调制与解调, 所选滤波器在反馈频带内具有最小相位变化, 同时可减少电路噪声。设计中采用的带宽可调滤波器和一个与原高频 FID 载波频率一致的外加射频信号发生源, 两者一起可实现反馈射频场的选择性。最后是数字移相器的设计, 由于反馈信号的相位(磁化矢量和反馈射频场之间的角度)也可以由增强系统加以控制。通过调节反馈信号的相位, 可以将特定的磁化矢量驱动到希望的方向上。因此设计的数控移相器就能够使谱仪硬件自动地控制反馈射频场的触发信号、相位和持续时间。

2.4 数字控制子系统

数字控制子系统主要是根据反馈射频场的选择要求,对信号调整子系统进行实时控制。作为数控系统,它主要是由以 FPGA 为核心的控制部分(包括复位电路、时钟单元、系统自检、配置方案、显示接口、键盘扫描控制驱动、主控制器、子控制器和扩展预留等),通过键盘选择实现数字控制及 LCD 液晶显示。能够精确地调节反馈信号的增益、相位以及进一步提高信噪比,使辐射阻尼效应达到最佳效果。

同时射频开关由脉冲序列控制,核磁共振仪器产生的控制门信号经过 FPGA,实现两个射频开关的反向开启/关闭控制。下面将主要介绍射频放大器、带宽可调滤波器以及数控移相器的设计与仿真。

第三章 信号反馈子系统的设计

3.1 低噪声放大器的设计

3.1.1 低噪声放大器的设计原理

低噪声放大器是一种小信号放大器，一般都采用S参数法进行设计。其原理为在特定的直流偏置下，运用选定的S参数替代复杂的等效电路模型，通过匹配网络的设计就能够满足电路的设计指标。S参数法是一种使用最为广泛的方法，对于线性电路的设计非常有效。下面将介绍放大器的设计一般流程^[19]：

- 选择合适的晶体管和电路结构

晶体管是整个放大电路的核心，其主要要求是高增益、低噪声以及足够的动态范围。在选取微波晶体管时要考虑两个方面的因素：一是微波晶体管的噪声系数要很小且工作频段足够高，一般要求晶体管的 f_T 比工作频率大2~3倍，对于微波低噪声放大器来说则要求大6倍。一般如果放大器的低频段增益较大，则会导致稳定系数小于1，因此放大器的单级设计其增益不能太高。二是微波晶体管的S参数，一般包括 S_{11} 、 S_{22} 以及 S_{21} 等。 S_{11} 和 S_{22} 主要是要求晶体管自身的驻波性能要好，否则在设计过程中就需要牺牲噪声来满足驻波比； S_{21} 主要是要求晶体管有比较高的增益和动态范围，一般要求当输入信号达到晶体管最大值时，交调分量必须要小于基底噪声。

- 工作状态的选择

晶体管的工作状态一般是由噪声、增益以及饱和输出电平等共同决定的。在设计过程中第一级以最小噪声系数为标准来选择工作电流，防止噪声信号对后级产生影响，并且需要有一定的增益。中间级则从增益的角度来考虑，同时也要注意噪声的问题。末级则以饱和输出电平为要求来考虑。

- 判断稳定性

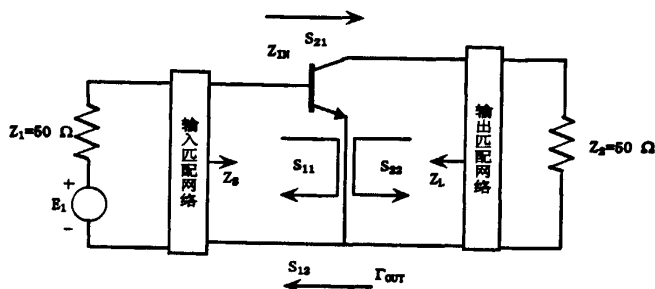


图 3.1 放大器 S 参数与匹配电路

图 3.1 为放大器 S 参数与匹配电路，图中 S_{12} 为电压波反射系数。由于微波管都存在内部反馈，实际上 S_{12} 就是表示内部反馈。 S_{12} 越大，则表示信号反射的越多，会对放大器的稳定性产生影响，甚至会产生自激振荡。 S_{21} 为电压波正向传输系数即放大倍数。对于 S_{21} 来说也并非越大越好，当 S_{21} 达到一定强度时，会使得 S_{12} 也变大，同样也会影响放大器的稳定性。

● 设计输入输出匹配网络

对于单级放大电路来说，匹配网络就是为了实现晶体管与源和负载之间的匹配。低噪声放大器的匹配主要是提高增益、满足驻波比以及提高稳定性。在设计过程中由于有内部反馈 S_{12} 的存在，当输入匹配完成后在进行输出匹配时则会都输入匹配造成影响。因此对于匹配网络的设计需要进行综合考虑，使得整体性能得以满足。

在设计微波放大器匹配网络的过程中，常用的方法有两种：图解法和计算机辅助设计法。图解法是最传统的方法，主要是利用 Smith 圆图，适合设计窄带放大器。目前主要是运用微波电路 CAD 软件（如 ADS）进行优化设计。

3.1.2 设计目标和设计方案

系统射频模块的工作频率范围为 250MHz~450MHz，以匹配 7.0T 成像仪和具有微成像功能的 400MHz 谱仪氢通道的工作频率。射频放大和增益控制模块均采用两级放大结构和可控衰减结构，从而满足系统对射频增益及调节的要求。在设计过程中，主要考虑工作频段、放大增益、稳定性、噪声系数以及输入输出电压驻波比等方面。

放大电路的稳定性是在低噪声放大器设计过程中必须首先考虑的因素，如果设计和制造放大器不能保证在其工作频段内的稳定性，即在某一个频率点上自

激, 则会使放大器无法正常工作。因此稳定性对于放大器电路来说是非常重要的^[20]。放大器的稳定性一般分为两类: 潜在不稳定和绝对稳定。潜在不稳定又叫做有条件稳定, 即只能在负载和信号源的阻抗满足一定条件的情况下, 放大器才能稳定地工作; 绝对稳定又可称为无条件稳定, 即不论信号源和负载的阻抗为何种情况下, 放大器都能稳定地正常工作。

在微波放大电路中, 放大器的增益也是设计的重要性能指标, 通常用功率增益进行描述。微波放大电路功率增益主要有三种表达方式: 可用功率增益 G_A , 功率增益 G_P , 转换功率增益 G_T ^[21]。其具体表达式如下:

转换功率增益 G_T :

$$G_T = \frac{1 - |\Gamma_S|^2}{|1 - \Gamma_{IN}\Gamma_S|^2} |S_{21}|^2 \frac{1 - |\Gamma_L|^2}{|1 - S_{22}\Gamma_L|^2} = \frac{1 - |\Gamma_S|^2}{|1 - S_{11}\Gamma_S|^2} |S_{21}|^2 \frac{1 - |\Gamma_L|^2}{|1 - \Gamma_{OUT}\Gamma_L|^2} \quad (3.1)$$

工作功率增益 G_P :

$$G_P = \frac{1}{1 - |\Gamma_{IN}|^2} |S_{21}|^2 \frac{1 - |\Gamma_L|^2}{|1 - S_{22}\Gamma_L|^2} \quad (3.2)$$

可用功率增益 G_A :

$$G_A = \frac{1 - |\Gamma_S|^2}{|1 - S_{11}\Gamma_S|^2} |S_{21}|^2 \frac{1}{1 - |\Gamma_{OUT}|^2} \quad (3.3a)$$

其中:

$$\Gamma_{IN} = S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{22}\Gamma_L} \quad (3.3b)$$

$$\Gamma_{OUT} = S_{22} + \frac{S_{12}S_{21}\Gamma_S}{1 - S_{11}\Gamma_S} \quad (3.3c)$$

从以上公式中可以看出放大电路的功率是与信号源和负载的参数, 晶体管的散射参数以及输入输出匹配电路参数等有关的。设计时除了要考虑放大器的增益以外, 还必须考虑增益平坦度。增益平坦度是指放大器在工作频带内的增益波动或带内纹波, 一般用频带内最高增益与最低增益之差表示。对于微波放大器来说, 要求在频带内增益平坦度小, 变化要平缓, 不能出现陡变现象^[22]。

噪声是一种存在于电路内部的固有扰动随机号, 在任何时候都不能确定其大小。由于噪声总是与有用信号混同在一起, 因此噪声将决定电路输入信号的上

下限。当输入信号可以与噪声大小差不多时，信号就会受到严重的干扰。所以噪声决定了电路输入信号的下限。同时，当没有输入信号时，对于放大电路来说，在输出端也会产生很大的噪声信号。所以噪声也限制了增益的上限。

在分析放大器电路的噪声性能时，常用噪声系数来表征其参数。放大器的噪声系数定义为：放大器输入信号与输出信号信噪比的比值：

$$N_f = \frac{SNR_{in}}{SNR_{out}} \quad (3.4)$$

对单级放大器来说，其具体表达式为：

$$F = F_{\min} + \frac{4r_n |\Gamma_s - \Gamma_{opt}|}{(1 - |\Gamma_s|^2) \times |1 + \Gamma_{opt}|^2} \quad (3.5)$$

式中： F_{\min} 表示晶体管最小噪声系数； Γ_{opt} 表示最佳源反射系数； r_n 表示晶体管等效噪声电阻； Γ_s 表示晶体管输入端的源反射系数。

对于N级放大电路组成的系统，假设第i级放大器的噪声系数为 F_i ，第i级放大器的增益为 G_i ，则系统总噪声与各级噪声之间的关系为：

$$F = F_1 + \frac{F_2 - 1}{G_{A1}} + \frac{F_3 - 1}{G_{A1}G_{A2}} + \frac{F_4 - 1}{G_{A1}G_{A2}G_{A3}} + \dots \quad (3.6)$$

从式(3.6)可以看出，系统放大器的总噪声是与各级增益和噪声有关的，且决定电路噪声的主要是第一级放大电路。因此在低噪声放大器设计中，需要折衷考虑增益与噪声系数关系，其噪声的优化一般取决于前级放大器。

我们设计的低噪声放大器的期望指标如下：

工作频段：250MHz~450MHz 增益：≥22dB

噪声系数：≤0.7dB 输入输出电压驻波比：VSWR≤1.5

具体设计的时候我们采用图3.2的设计流程，在下面会主要介绍直流偏置网络的设计和电路的整体优化。

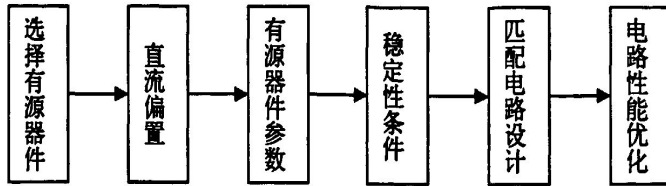


图 3.2 低噪声放大器设计流程图

放大器采用低噪声放大器MGA-62563，该晶体管采用GaAs MMIC技术，由于它内部采用电流镜像偏置，外部采用电阻校正偏置电路结构，使其在10MHz~500MHz之间具有较高的线性。放大结构采用最小噪声设计法，以降低系统的整体噪声。

仿真软件采用Agilent公司的ADS来对电路仿真与优化。其功能非常强大、简明直观，可实现多种仿真分析手段，能极大的提高科研人员的设计效率，是非常好的微波射频电路设计工具。

3.1.3 直流工作点扫描和偏置电流

- 直流工作点扫描

微波晶体管正常工作需要一个合适的静态工作点，直流偏置网络不仅能提高静态工作点，同时还能降低环境温度的影响和晶体管参数对放大电路的影响。

首先分析晶体管的传输特性，结合MGA-62563的使用手册上的典型应用，采用 $V_{dc}=3V$ 、 $I_{dc}=35mA$ 的工作点。MGA-62563的直流传输特性的测量电路如图3.3所示。

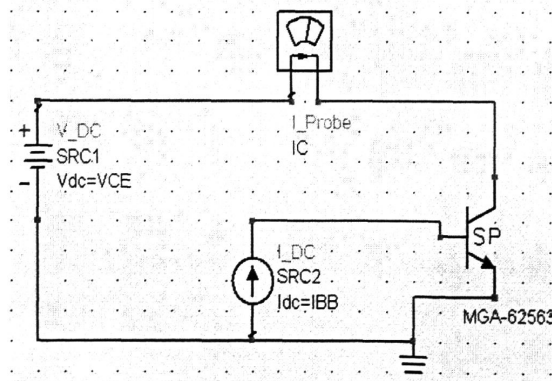


图 3.3 直流电路工作点扫描

当放大器在A类工作状态下，能够确保最小的谐波失真以及信号的线性放大。在对晶体管进行直流分析以后，确定一个合理的静态工作点。根据MGA-62563的直流传输特性曲线和典型应用，决定选择直流工作点 ($V_{ds}=3V$ 、 $I_{ds}=35mA$)，由于其位于放大区的区域，因此比较适合于放大电路的设计。

● 偏置电路的设计

确定好晶体管的静态工作点之后就要开始设计偏置电路。偏置电路的功能主要有：给晶体管管芯提供所需要的稳定电压和最大值的电流；保证放大器在整个频段上的稳定性；去耦滤波和隔离的作用，保证直流信号与射频信号之间相互不干扰^[23]。

一般直流偏置电路外加电源分为两种：一种是双电源供电，另一种是单电源供电。如图3.4所示为双电源供电，是指正压和负压分别向漏极正电压和栅极负电压供电。双电源供电由于在高频段能够提供较好的噪声特性因此主要运用在高频电路中，但是由于其设计的复杂性以及尺寸的问题所以本设计不采用双电源供电。

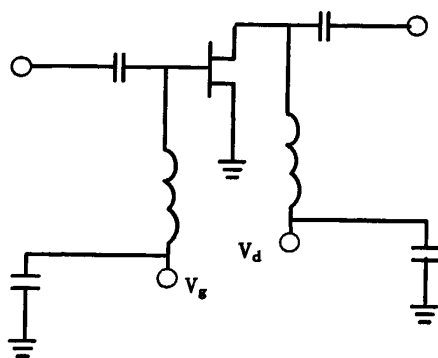


图 3.4 双电源供电偏置电路结构图

单电源供电也称为自偏压供电，主要是利用源极的电阻提高源栅之间的电压，使得晶体管能够工作在适当的直流偏置下。单电源供电设计结构简单，但是对噪声会产生影响，因此单电源供电一般用于对噪声指标要求不太严格的低频放大器中。本论文采用的是单电源供电，经过仿真优化后的偏置网络如图3.5所示。

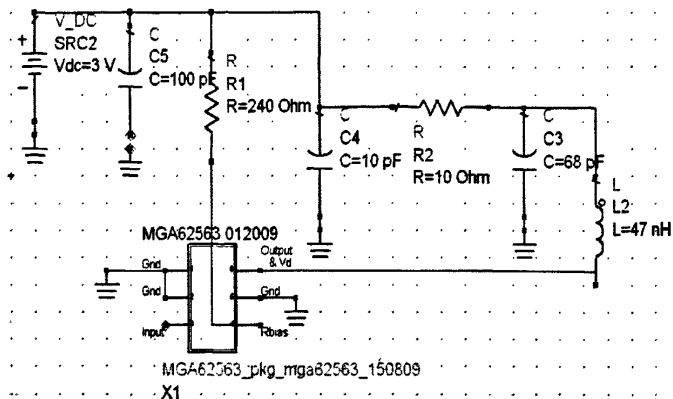


图 3.5 放大器偏置电路

如图3.5中所示，R1为晶体管提供直流工作点所需要的电压，R2用于提高放大器的稳定性和输出平坦性，L2为高频扼流圈，C3，C4为滤波电容，减少直流纹波电压，C5为去耦电容。连接在电源与地之间的电容的作用主要有：为放大电路蓄能；滤除晶体管与电源之间的噪声，防止两者之间造成相互干扰。

3.1.4 稳定性设计

通常在分析放大器的稳定性时是将其看做一个二端口网络，该网络由 S 参量、 Γ_L 以及 Γ_S 的确定，放大电路射频绝对稳定条件为：

$$|\Gamma_L| < 1, |\Gamma_S| < 1 \quad (3.7a)$$

$$|\Gamma_{in}| = \left| \frac{S_{11} - \Gamma_L \Delta}{1 - S_{22} \Gamma_L} \right| < 1 \quad (3.7b)$$

$$|\Gamma_{out}| = \left| \frac{S_{22} - \Gamma_S \Delta}{1 - S_{11} \Gamma_S} \right| < 1 \quad (3.7c)$$

其中

$$\Delta = S_{11} S_{22} - S_{12} S_{21} \quad (3.7d)$$

在设计放大器过程中只有满足以上所有条件时，才能保证放大器的绝对稳定性。判定放大器的稳定性主要有两种方法：稳定性判定圆和 S 参数

- 稳定性判定圆

通常可以利用图解法来判定晶体管的稳定性。首先令式(3.7b)中的 $|\Gamma_{in}| = 1$ 和 $|\Gamma_{out}| = 1$ ，从而确定 Γ_L 和 Γ_S 的取值范围，能够得到下面的公式：

$|\Gamma_{in}|=1$, 则 Γ_L :

$$r_L = \frac{|S_{12}S_{21}|}{|S_{22}|^2 - |\Delta|^2} \quad (\text{半径}) \quad (3.8a)$$

$$\rho_L = \frac{(S_{22} - \Delta S_{11}^*)^*}{|S_{22}|^2 - |\Delta|^2} \quad (\text{圆心}) \quad (3.8b)$$

$|\Gamma_{out}|=1$, 则 Γ_S :

$$r_S = \frac{|S_{12}S_{21}|}{|S_{11}|^2 - |\Delta|^2} \quad (\text{半径}) \quad (3.9a)$$

$$\rho_S = \frac{(S_{11} - \Delta S_{22}^*)^*}{|S_{11}|^2 - |\Delta|^2} \quad (\text{圆心}) \quad (3.9b)$$

通过上式将任意频率 S 参数代入能够求出半径和圆心, 在 Smith 圆图就能够很明显的看出 $|\Gamma_{in}|=1$ 和 $|\Gamma_{out}|=1$ 的 Γ_L 和 Γ_S 。在 Γ_L 的平面上, 稳定圆边界一边为 $|\Gamma_{in}|<1$ 另一边为 $|\Gamma_{in}|>1$ 。同理, 在 Γ_S 的平面上也一样。下面以 Γ_L 平面为例来判别稳定圆的哪一边是稳定的, 在 Smith 圆心有 $\Gamma_L=0$, 且 $|\Gamma_{in}|=|S_{11}|$, 当 S_{11} 的幅值小于 1 亦即 $|\Gamma_{in}|<1$ 时, 则说明圆图中心处是稳定的, 再根据稳定圆和中心的关系则能够确定稳定圆的哪一边是稳定的。

● S 参数的解析式

通过 S 参数的解析式也能够判定放大器的稳定性, 通常采用以下三个标准来判定放大器是否处于绝对稳定

标准一: 三参数判断准则

$$\begin{cases} K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}S_{21}|} = 1 \\ \frac{1 - |S_{11}|^2}{|S_{12}S_{21}|} > 1 \\ \frac{1 - |S_{22}|^2}{|S_{12}S_{21}|} > 1 \end{cases} \quad (3.10)$$

标准二: K-Δ 判断准则

$$\begin{cases} K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}S_{21}|} > 1 \\ \Delta = |S_{11}S_{22} - S_{12}S_{21}| < 1 \end{cases} \quad (3.11)$$

标准三: K - B_1 判断准则

$$\begin{cases} K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}S_{21}|} > 1 \\ B_1 = 1 + |S_{11}|^2 - |S_{22}|^2 - |\Delta|^2 > 0 \end{cases} \quad (3.12)$$

上式中 K 称为稳定系数或稳定性因子, B_1 称为辅助稳定系数。在放大器设计过程中一般要求稳定系数在整个频带内大于 1, 在工作频带中, K 只不宜过高, 一般为 1.05~1.15 为最佳。上面三个标准中只要任意一个满足, 其余两个就会自动满足^[24-25]。因此三个标准是等价的。

在设计放大器匹配网络前, 应该对其稳定性进行设计。如图 3.6 所示为未加反馈电阻时的稳定系数。从图中可以看出在工作频率外即小于 100MHz 时, 稳定系数小于 1, 因此会产生自激现象。

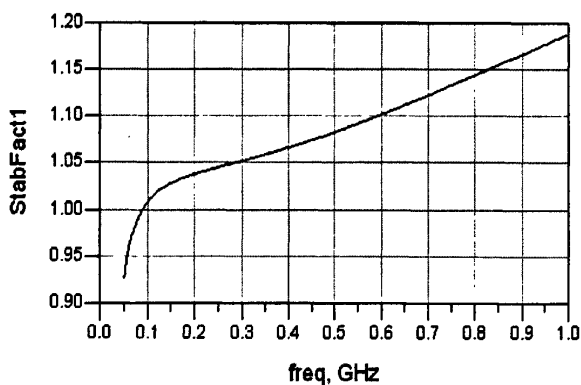


图 3.6 改善前稳定系数

提高放大器稳定性的方法一般有: 在输入电路、输出电路中串联或者并联纯电阻以及在电路中引入负反馈。在输入端增加电阻一般会引起热噪声, 因此在 LNA 设计时一般采用输出端加入电阻; 对于电阻的连接方式选择, 当输出阻抗小于 50Ω 时, 通常采用串联接入, 当输出阻抗大于 50Ω 时, 通常采用并联接入。增加电阻来提高稳定会产生一个比较大的问题是会损耗低噪声放大器的增益。负反馈设计分为: 放大器源极负反馈和放大器集电极漏极负反馈。一般是在栅极和

漏极之间加入 RLC 反馈网络，或者在源极串联感性元件形成负反馈，通常采用微带线来实现，设计方便简单、便于调试。引入负反馈方式除了能够提高稳定性以外还可以有效地拓宽频带。但是缺点是在低频段容易引起自激振荡。图 3.7 所示为加入反馈电阻后的反射系数，从图中可以看出放大器在整个频带内稳定系数都是大于 1 的，因此满足设计要求。

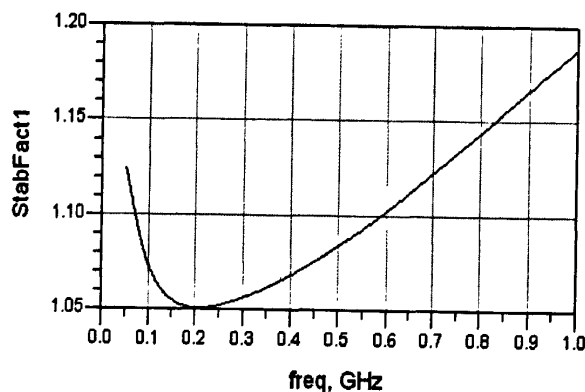


图 3.7 改善后稳定系数

3.1.5 整体优化设计

整体电路的优化在微波软件进行^[26]。通过对上面的分析讨论，按照设计所需的性能指标，仍然采用ADS设计对电路进行优化仿真，使电路的各项指标均达到要求。常用的仿真优化主要是随机法和梯度法，随机法主要是在初步仿真时大范围的搜索最佳结果，梯度法则是用于局部范围内的搜索。本电路设定优化目标噪声系数在250MHz~450MHz时约为1dB，在工作频率内增益大于20dB，驻波比约为1.5。一般是先用随机法优化，再进一步用梯度法仿真来优化。论文设计中采用了先调谐再优化，优化时先用随机优化在较大范围内搜索再用梯度法在局部收敛，在优化过程中要注意应该使得优化指标同时成立。并且低噪声放大器的稳定性应该是在整个频段内都要是绝对稳定的，否则会使放大器烧坏。如图3.8所示为优化后完整的低噪声放大器电路。

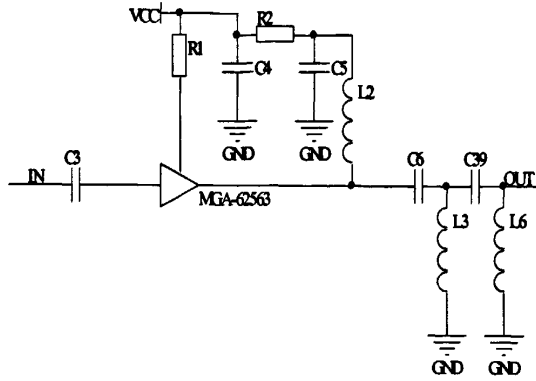


图 3.8 放大器电路图

如图3.9、3.10所示为利用ADS软件对优化后的放大电路仿真得到的增益、噪声系数、输入输出驻波比、稳定系数和反射系数。

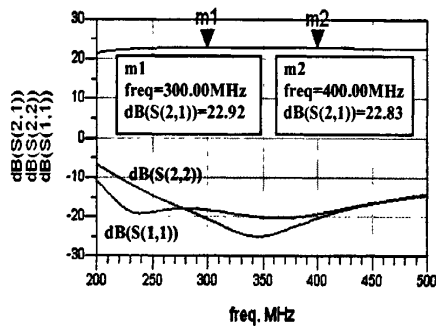


图 3.9 散射参数仿真结果

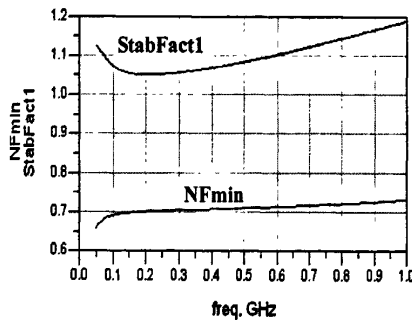


图 3.10 噪声系数及稳定系数仿真结果

从以上数据可以看到，经过优化后的放大电路在250~450MHz频带内增益大于22dB，噪声系数约为0.7dB，增益平坦度小于1dB，稳定系数大于1，在300MHz

和400MHz频率点上具有良好的输入输出匹配特性，模块性能均符合设计要求。

3.2 带宽可调滤波器的设计

3.2.1 滤波器简介

滤波器在信号处理过程中是一个重要的单元，其特点是指让特定频段的信号能够顺利通过，而对其他频段的信号则会造成衰减而不能通过。它在工程上常用于数据传输、抑制干扰等方面，因此得到了广泛的应用^[27]。

滤波器按照组成的元器件不同可以分为：无源滤波器、有源滤波器和开关电容滤波器。无源滤波器是指主要由无源元器件电阻、电容和电感组成，其优点为噪声低、功耗小以及面积小等。无源滤波器又可以分为RC滤波器和LC滤波器。RC滤波器相对于LC滤波器来说又具有体积小、成本低等优点，但RC滤波器由于电阻的存在因此会有损耗，而LC在理论上则无。由于RC一阶滤波器只能够提高6dB每倍频的斜率，而一般要求上升或下降的斜率不能太陡峭，所以在大多数情况下，反馈网络都使用RC滤波器^[28]。RC滤波器比较适合小电流系统，而LC则在大电流有谐振时比较适合，且在高频时一般都采用LC滤波器。

有源滤波器主要是由集成运算放大器和RC网络共同构成，由于其不采用电感元件，所以不存在电感所固有的缺点。有源滤波器的优点为设计标准化、模块化、体积小、重量轻等。由于运算放大器的开环电压增益和输入电阻高而输出电阻低，所以能提供增益和缓冲的作用。对于高阶滤波器可以通过对低阶滤波器级联而得到且调谐很方便。因此在实际应用中一般都广泛的采用有源滤波器。下面将简要介绍设计原则^[29-30]：

- 滤波器类型

根据通带内的频率响应特性又可以分为：巴特沃斯型、切比雪夫型、椭圆函数型以及贝塞尔型。前三种是考虑振幅的频率响应，而贝塞尔型则主要是从通带内的线性相位来考虑，以避免信号的失真。

- 滤波器阶数

滤波器的阶数主要由带外的衰减需求所决定的。一般来说，一阶滤波器可以获得-6dB每倍频的衰减，二阶滤波器可以获得-12dB每倍频的衰减。

- 元器件选择

对于运放，为了满足滤波特性以及深度反馈的要求，一般其开环增益应该要

大于80dB。当输入信号很小时，则应该选择输入阻抗高、漂移低的运放。对于电容电阻的选取来说，由于限制元件参数的数目要少于带选取元件的数目，且可供选择的数目比较多因此需要自行选取某些元器件。在自行选取时，一般先选择电容的参数再选电阻，这是因为电容的标称值比较少，而电阻的较多容易匹配。表3.1所示为滤波器工作频率与电容取值对应关系。

表 3.1 滤波器工作频率与电容取值对应关系

频率(Hz)	1~10	10~10 ²	10 ² ~10 ³	10 ³ ~10 ⁴	10 ⁴ ~10 ⁵	10 ⁵ ~10 ⁶
电容(μF)	20~10	10~0.1	0.1~0.01	0.01~10 ⁻³	10 ⁻³ ~10 ⁻⁴	10 ⁻⁴ ~10 ⁻⁵

3.2.2 低通滤波器的技术指标

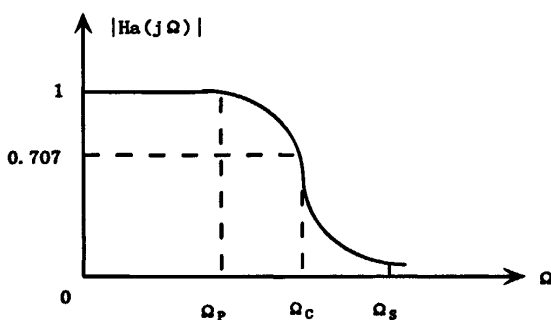


图 3.11 低通滤波器技术指标

如图 3.11 所示为低通滤波器的幅频特性。其中 Ω_p 称为通带截止频率，通带频率范围为 $0 \leq \omega \leq \omega_p$ ， α_p 表示通带频率范围内最大衰减。

$$\alpha_p = 10 \lg \frac{|H_a(j0)|^2}{|H_a(j\Omega_p)|^2} \quad (3.13)$$

Ω_s 为阻带截止频率，阻带频率范围为 $\omega_s \leq \omega \leq \pi$ ， α_s 表示通带频率范围内最小衰减。

$$\alpha_s = 10 \lg \frac{|H_a(j0)|^2}{|H_a(j\Omega_s)|^2} \quad (3.14)$$

当 $\Omega = \Omega_c$ ， $\alpha_p = 3\text{dB}$ ，此时称 Ω_c 为 3dB 通带截止频率。而在 ω_p 与 ω_s 之间的范

围称为过渡带。

滤波器的技术指标主要包括通带的带宽、中心频率、通带波动、群时延。下面将具体分析^[31]：

- 带宽：在低通滤波器中一般常指 3dB 带宽，即低通滤波器衰减曲线衰减到 3dB 时的频率段。其实际值与标称频率的差称为通带宽度偏差。
- 中心频率：中心频率主要是指在带通或者带阻滤波器中两个截止频率的平均值。其实际值与标称频率的差称为中心频率偏差。
- 通带波动：主要是指在通带范围滤波器衰减曲线的最大衰减值。
- 群时延：信号通过滤波器所产生的时延。对于贝塞尔滤波器来说，其群时延为各种频率经过滤波器传输都产生同样的延时，因此在整个通带范围内都是非常稳定的。

3.2.3 方案选择

对于系统来说，滤波器的性能好坏将直接影响到整个系统，由于有源 RC 滤波器是由运放、电阻和电容共同组成的滤波器，具有体积小、重量轻等优点，因此在设计硬件是常采用有源滤波器。

滤波器设计方案分析：

方案一：传统分立元件组成的无源滤波器存在诸如带内不平坦、频带范围窄、结构复杂等缺点。

方案二：运算放大器构成的有源滤波器设计简单。集成运放的开环电压增益和输入阻抗均很高，输出电阻小，且构成有源滤波电路后还具有一定的电压放大和缓冲作用。

放大器设计方案分析：

方案一：对放大器采用可编程设计，首先将输入信号作为高速数模转换器的基准电压，通过控制数模转换器来调节信号增益。但是由于数字量和增益是指数关系而并非线性关系，因此会降低放大器精度。

方案二：采用宽带运算放大器构成放大电路具有线路简单、免调试、故障率低等优点，使得如今许多电子产品中的放大电路普遍采用运放构成。综上所述，故系统的滤波器与放大器设计均选用方案二。

3.2.4 滤波器设计

滤波器的设计对反馈射频场的性能也有很大的影响。对于任何滤波器电路，必须考虑电路的群延时和频率响应，特别是反馈回路为实时情况时。由于生物组织信号自旋在一个相对比较宽的频率范围，因此为获得最佳的正反馈增强，频率不同引起的相移必须最小化，设计采用有源贝塞尔型低通滤波器。贝塞尔滤波器的特点是相频特性在一段范围内线性度较好，且相移比巴特沃思或者切比雪夫的相移小。虽然贝塞尔滤波器在它的通频带内提供平坦的幅度和线性相位响应。但它的选择性比同阶的巴特沃思或者切比雪夫要差。因此，为了达到特定的阻带衰减水平，需要设计更高阶的贝塞尔滤波器。

低通滤波器的可调频率范围为 DC~1MHz，调节截止频率就是要调节电路中的电阻或电容或两者都调节。设计中采用模拟开关实现电阻网络控制，达到所需调节的频率步进。图 3.12 所示为二阶无限增益多路反馈滤波器结构框图，通过级联二阶滤波器构成八阶低通滤波器。通过控制电阻网络的通断，实现对低通滤波器截止频率的控制。贝塞尔低通滤波器以低噪声高精度 CMOS 运算放大器 UA741 为核心器件，它具有单位增益稳定和很低的内在噪声。将放大器的反相增益级连接起来，就可以保持恒定的输入共模电压，并有助于失真降低至最低。在整个电路中使用小电阻的电阻器，可以降低阻值器的热噪声影响。

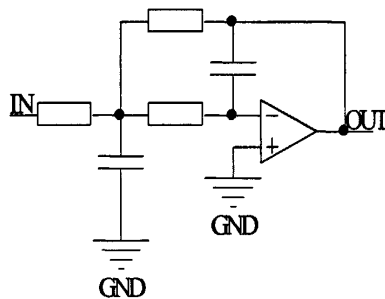


图 3.12 低通滤波器基本框图

由于 FID 信号幅值很小，滤波器的零电位精度将对电路后级产生重大影响，因此在试验前都需要对滤波器直流输出电位调零。运放 UA741 的 1、5 引脚是为提高运算精度，在 1、5 引脚之间接入一个调零电位器。调零时，将输入端接地，调零端接入电位器，用直流电压表测量输出电压，通过调节电位器使失调电压为

零。

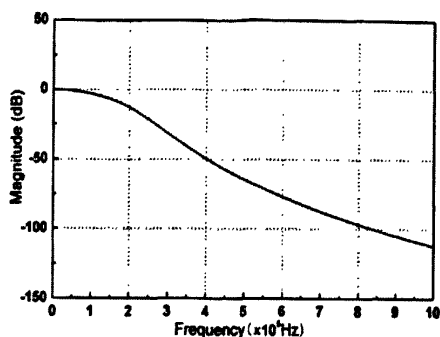


图 3.13 低通滤波器幅频特性曲线

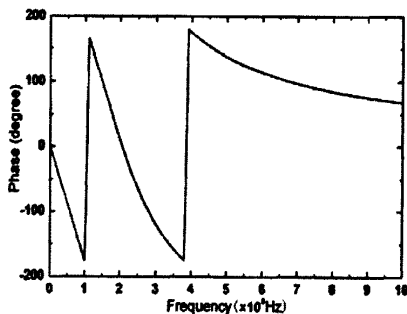


图 3.14 低通滤波器相频特性曲线

上图所示为滤波器仿真结果，可控滤波器设置截止频率为 100KHz。图 3.13 显示了测得的滤波器的幅频响应，8 阶贝塞尔滤波器在 100KHz 时处于 -3dB 点。图 3.14 显示了测得的滤波器的相频响应，8 阶贝塞尔滤波器在截止频率内具有线性相位。本滤波器电路仿真结果基本达到要求。

在带宽可调滤波器设计中，在滤波器的前端和后端分别设计了增益可调的低频放大器。输入级放大器以 NE5532 与 OP07 为核心器件，实现 0-40dB 之间的增益可调。选用 NE5532 宽带放大器实现两级放大，保证具有一定的增益带宽积；选用 OP07 低噪声放大器，以便提高可控放大器抗干扰的能力；采用跟随器的接线方法，提高带载能力和减少信号源对可控放大器的影响。输出级放大器采用三级放大，提高放大倍数又保证具有一定的带宽；为了保证不失真，电路又具有抗

干扰能力，输出级放大器以 OP07 为核心器件，实现 0-60dB 之间的增益可调。如图 3.15 所示。

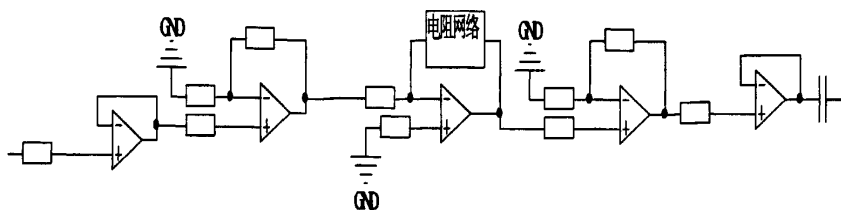


图 3.15 低频放大器电路图

如图 3.15 所示的电阻网络是由反馈电阻所构成。通过控制模拟开关，改变反馈电阻，控制电阻网络的通断，就能够实现对放大器放大倍数的控制。电阻网络的电阻数值由测试得到，测试按表 3.2 进行。在满足放大倍数条件下测出未加入模拟开关的反馈电阻，填在表 3.2 中。由于加上模拟电阻后，各个通道有一定的导通电阻，重新再测试一次各反馈电阻，如表 3.2 所示。

表 3.2 电阻网络的电阻数值测试

增益	放大倍数	输出电压 (mV)	反馈电阻 (Ω)	加模拟开关后反馈电阻 (kΩ)
60	1000	20000	83000	81000
50	316.22	6320	25000	24000
40	100	2000	8000	8000
30	31.62	632	2320	2360
20	10	200	827	665
10	3.16	63	263	124
0	1	20	78	17

3.3 数字移相器的设计

3.3.1 移相器简介

移相器是在输入端和输出端之间产生相位差的一种二端口网络，一般通过直

流偏置作为其控制信号^[32-34]。移相器根据工作方式的不同，可以划分为传输式与反射式；根据电路拓扑的不同，可以分为开关线型、加载型以及开关网络型等；根据控制方式的不同，总体上一一般可分为模拟移相器与数字移相器。对于模拟或者数字移相器来说，都是通过利用直流偏置作为其控制信号来改变信号的传输相位。

模拟移相器就是信号相位差会随着控制信号相应的连续改变，其特点为相移连续可调；而数字移相器则只能按照一些预先设定的离散值进行变化，其特点是相位只能阶跃变化。例如本论文设计的以 1.4° 、 2.8° 、 5.6° 、 11.2° 、 22.5° 、 45° 、 90° 、 180° 为主要相移位的八位数字移相器，其步进相移为 1.4° 。总之移相器的相移位越多，控制信号则要求越精确，移相器自身及其控制电路同样也会变得越复杂。

3.3.2 数字移相器的性能指标

数字移相器的性能指标主要有：工作频带、电压驻波比、衰减和波动、相移量、相移精度、动作时间、功率容量等^[35]。

- 工作频带

移相器的各项技术指标满足设计要求的频率范围就称为移相器工作频带。对于数字移相器来说，由于绝大部分是利用不同长度的传输线构成，对于一定长度的传输线，当不同频率的信号经过时产生的相移不一样，所以移相器工作频带一般都是窄频带。

- 输入输出驻波比

电压驻波比是指传输线上相邻的波腹点和波谷点之间的电压振幅之比。由于本文所设计的移相器是多级级联的数字移相器，所以要求每一个移相位电路的输入输出驻波比都要尽可能的小，如果输入输出驻波比过大，则移相器会由于反射而降低移相精度，以便使得级联后的电路满足设计性能。

- 插入衰减和波动

数字移相器是由微波开关和传输网络组成而成的，根据移相器的工作情况，两种移相状态通过不同的传输路径来完成信号的传输，同时非理想开关在“导通”和“截止”时的插入衰减也会不同，导致移相器在不同状态时的插入衰减不一样，从而使得输出信号产生寄生幅度调制，因此在实际设计过程中要求移相器的插入

衰减波动尽量小，从而降低对整体电路性能的影响。

- 相移量

相移量是指电路经过相移后的输出信号相位相对于初始状态时信号的相对相位差。移相器是非常典型二端口网络，通常都需要给出移相器的位数或相移步进值。N位移相器就能够产生 $M=2^N$ 个离散的相位状态，相应地相移步进值就为 $360^\circ/2^N$ 。

- 相移精度

对于任何一个特定的频率点来说，实际的相移量又与理想状态下的相移值存在一定的偏差，并且在整个频带内由于频率不相同，则相移量更加不同。相移精度指标通常有两种表示方法：一是最大相移偏差法，即用各频率点的实际相移量与各步进值的最大偏差值来表示；而是均方根误差法，即用各步进值相位偏差的均方根值来表示。RMS误差的计算公式为：

$$\Delta E(\text{RMS}) = \sqrt{\frac{(M_1 - D_1)^2 + \dots + (M_n - D_n)^2}{n}} \quad (3.15)$$

式中： $\Delta E(\text{RMS})$ 表示均方根误差； M_i 表示实测值， $i=1, \dots, n$ ； D_i 表示设计值。

- 动作时间

动作时间通常由开关时间决定，而开关时间是指开关元器件的通断转换所需要的时间。一般移相器的开关时间主要是由开关元器件的开关时间和驱动器共同决定的。例如采用PIN二极管作为开关元器件，则其开关时间约为微秒级。

- 功率容量

功率容量是指移相器所能承受的最大功率。一般情况下主要取决于导通时所能承受的最大电流以及截止时所能承受最大反向电压。同时还要承受移相器正常工作是产生的热能，保持相移的稳定免受输入功率的影响。

3.3.3 PIN 二极管理论

PIN二极管是目前使用最为广泛、重要的控制器件。PIN二极管移相器的优点包括体积小、易于集成、很小的微波损耗、较快的控制速度、良好的开路 and 短路特性以及具有可逆性等。其中最主要的性能就是只需要很少的直流能量就能够控大功率信号^[36-37]。因此有必要对PIN二极管数字移相器作详细研究。为了方便对PIN二极管数字移相器的工作原理分析和理解，下面将首先探讨PIN二极管管理

论。

通常理想的 PIN 二极管是在重掺杂的 P 区和 N 区之间加入一层较宽的不掺杂的本征区所构成。加上本征区可以使二极管极间电容减小, 击穿电压提高。当 PIN 二极管处于正偏流时, P 区和 N 区的空穴和电子就流入到本征区, 形成如同关闭状态的高电导等离子区。当 PIN 二极管处于反偏压时, 本征区的空穴和电子将被抵消掉, 形成如同断开状态的高阻态。PIN 二极管的微波阻抗主要与直流偏置的大小和极性有关, 而与交流信号的大小无关。当 PIN 二极管处于“关态”时比“开态”时的阻抗大 10^5 倍。所以它能够有效地作为微波开关。

虽然 PIN 二极管在正偏流和反偏压的情况下具有良好的“开态”和“关态”, 其相关参数对移相器指标有很重要的影响。在移相器的仿真设计过程中, 首先需得到 PIN 二极管的等效电路从而建立二极管模型, 使实际结果与仿真结果更加一样。

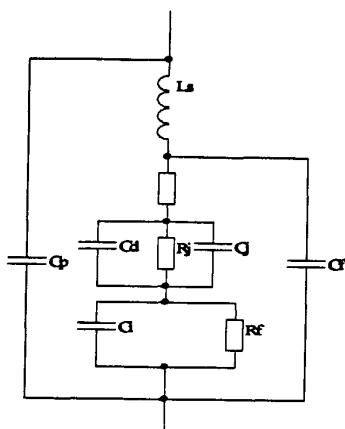


图 3.16 PIN 二极管等效电路

如图 3.16 所示为 PIN 二极管的等效电路。图中 C_p 代表封装的寄生电容; 边缘电容 C_f 为二极管两端的杂散电容; L_s 代表二极管的总串联电感; C_d 、 C_j 和 R_j 是二极管耗尽区的等效参数, 其中 C_j 表示耗尽区边界的电荷贮存, R_j 表示耗尽区内的载流子的电导的倒数, 扩散电容 C_d 是流过耗尽区的电荷贮存; C_i 和 R_i 为耗尽区外本征区的电容和电阻; R_s 表示 P^+ 、 N^+ 区与引线产生的电阻之和。

不带封装的 PIN 二极管与带封装的 PIN 二极管的等效电路是不同的, 并且

在正偏流和反偏压下等效电路还能够简化。下面将分别分析封装的 PIN 二极管等效电路和不封装的 PIN 二极管等效电路。

● 封装 PIN 二极管的等效电路^[38]

在正向偏流状态下，扩散电容 C_d 将变大，使得结参数将短路。P⁺区与 N⁺区的载子注入本征区，因此， R_i 与 I_0 关系为：

$$R_i = \frac{W_i}{2\mu_{AP}\tau I_0} \quad (3.16)$$

式中： W_i 表示本征区宽度； μ_{AP} 表示空穴和电子的有效平均迁移率； τ 表示载流子寿命； I_0 表示偏置电流。从式(3.16)中可以看出，在一定条件下，偏置电流 I_0 与 R_i 是反比的关系。当 I_0 为毫安级时， R_i 一般不会超过几 Ω 。因此 PIN 二极管的等效电路能够简化成图 3.17，图中 $R_f = R_s + R_i$ 。

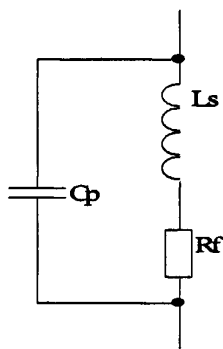


图 3.17 封装 PIN 二极管正向偏流等效电路

在反向偏压条件下，扩散电容 C_d 将减小直至消失，同时结电阻 R_j 将变大，使得 C_j 在电路中起重要作用。当反向偏压使得本征区完全耗尽时，等效电路将简化成图 3.18。图中， $R_f \approx R_s$ ， R_f 表示总串联电阻。

在考虑封装的情况下，由于封装的寄生电容 C_p 与串联电感 L_s 的存在，使得 PIN 在高频情况下作为开关的性能在很大程度上降低了。因此封装的 PIN 二极管不适用于高频段。

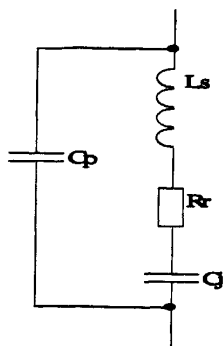


图 3.18 封装 PIN 二极管反向偏压等效电路

● 不带封装 PIN 二极管的等效电路

在正向偏置的情况下，不带封装的 PIN 二极管等效电路非常简单，如图 3.19 所示。图中 $R_f = R_s + R_i$ ， R_s 表示引线 and 电极的电阻之和，随着正偏流的加大， P^+ 区和 N^+ 区的载流子将更多的注入本征区，使得 R_i 变得更小，电容可以忽略不计。因此可以将 R_s 和 R_i 合并为一个正向的电阻 R_f 。

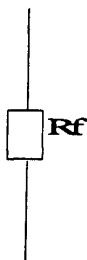


图 3.19 PIN 管芯正向偏流等效电路

如图 3.20 所示为反偏压等效电路，由于串联电感 L_s 和封装的寄生电容 C_p 极其微小，所以可以将其忽略。

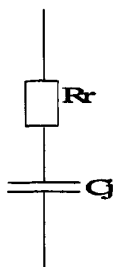


图 3.20 PIN 管芯反向偏压等效电路

3.3.4 常见数字移相器

常见的数字移相器包括开关线移相器、加载移相器、反射式移相器以及开关网络移相器，由于每一种拓扑结构都具有自身的优缺点，下面就对这几种数字移相器工作原理进行详细分析^[39]，以便最终选择合适的移相器。

开关线移相器又称为路径选择移相器，是拓扑最简单的一种移相器。它是从延迟线电路理论发展出来的，通过四个 PIN 二极管构成的开关选择信号的传输路线，开关可以用串联或者并联的方式接入电路。传输路线上的两条微带传输线电长度之差是由所需相移量确定的，通过控制开关使得信号在不同传输路线上产生相位差。其基本公式为：

$$\Delta\phi = \beta(L_2 - L_1) = \frac{2\pi}{\lambda_g}(L_2 - L_1) = \frac{2\pi f}{v_p}(L_2 - L_1) \quad (3.17)$$

式中： $\Delta\phi$ 表示相位差； β 表示传输线相位常数； λ_g 表示信号波长； v_p 表示传输线相速； f 表示信号频率。

由式(3.17)可知，该移相器的相移量是与频率成正比的，属于色散型移相器，因此不适合于宽频带。开关线性移相器的插损主要是由 PIN 二极管的损耗和微带传输线所构成的。虽然开关线移相器原理比较简单，结构上也容易实现。但是需要注意几个技术问题：

- 开关线移相器相移差是由两个微带传输线长度 L_1 和 L_2 之差所决定。由于断开支路的隔离度并非理想中的无穷大，当断开支路的长度和二极管电抗所构成的总电长度达到某个频率的半波长或整数倍时，移相器将产生谐振现象，衰减量将急剧上升且相位误差也很大^[40]。因此在对开关线长度的选择是应该要尽可能的短，以避免在工作频率上产生谐振现象。

● 在移相器工作时，由于它的输入端和输出端之间一直处于导通的状态，因此不同状态下，需要输入端的匹配都很好，插入衰减也都要很小并且要尽可能相等，如果输出信号大小不同将会导致信号的寄生调幅。

● 两条微带传输线之间需要足够大的距离，避免产生互耦情况，从而造成信号的衰减和相位误差；在实际的设计过程中，为减少互耦情况的影响，通常需要增加移相器整体面积。

开关串联配置时的等效电路成图 3.21 所示。在正偏流情况下二极管等效为一个小电阻 R_f ，信号源电压为 V_g ，内阻和 Z_0 相等，负载阻抗 $Z_L = Z_0$ ，则在 R_f 上的平均耗散功率为：

$$P_D = \frac{V_g^2 R_f}{2(2Z_0 + R_f)} \quad (3.18)$$

信号源输出的资用功率为：

$$P_a = \frac{1}{2} \left(\frac{V_g}{2Z_0} \right)^2 Z_0 = \frac{V_g^2}{8Z_0} \quad (3.19)$$

将式(3.18)中的 V_g 代入式(3.19)得

$$P_a = \frac{Z_0 P_D}{R_f} \left(1 + \frac{R_f}{2Z_0} \right)^2 \quad (3.20)$$

假设 PIN 管所允许最大耗散功率为 P_{D_m} ，开关串联时的平均功率容量为：

$$P_{am} = P_{D_m} \frac{(2Z_0 + R_f)^2}{4Z_0 R_f} \quad (3.21)$$

如图 3.22 所示为开关并联配置时的等效电路。同理可得并联时的平均功率容量为：

$$P_{am} = P_{D_m} \frac{(Z_0 + 2R_f)^2}{4Z_0 R_f} \quad (3.22)$$

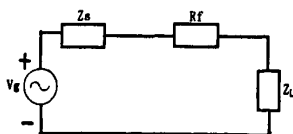


图 3.21 开关串联配置等效电路

当 PIN 二极管在反偏压时，其反向击穿电压决定了它所能承受的最大电压。因此开关线移相器的功率容量一般在两种不同状态情况下取最小值。

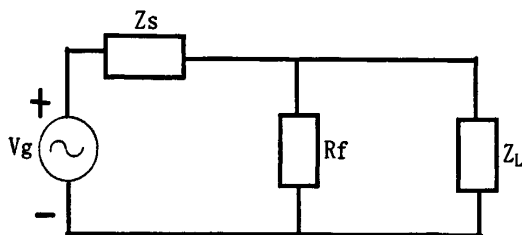


图 3.22 开关并联配置等效电路

虽然开关线移相器的原理简单、容易实现，但是它不再使用于当前大多数移相器的设计，一般只在低频、窄带中应用。

加载线移相器又称为负载线式移相器，主要是通过主传输线上改变电抗元件的工作状态，使得信号产生相移^[41]。一般按照加载支节数目的不同可以分为两支节或多支节电路。

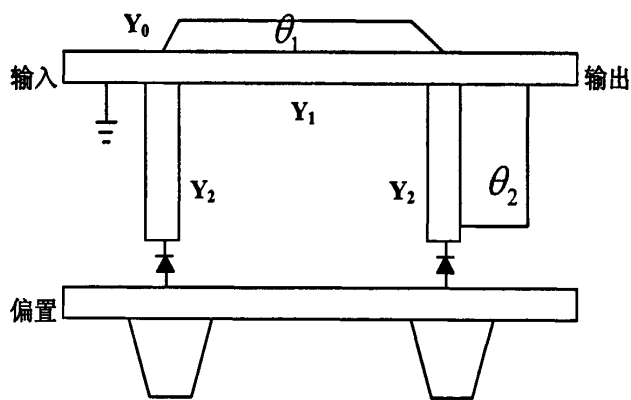


图 3.23 加载线移相器电路结构

加载线移相器的电路结构如图 3.23 所示。一般它由三段微带传输线组成，其中 $Y_0=1/50$ (S)，为主线特性标准导纳。中间段主传输的特定导纳为 Y_1 ，电长度为 ϕ_1 。两端一般由 PIN 二极管开关和微带线并联组成，其导纳为 Y_2 ，电长度为 ϕ_2 。假定 PIN 开关为理想开关，当其正偏时并联分支电纳为 jB_1 ；反偏时并

联分支纳为 jB_2 。其等效电路如图 3.24。

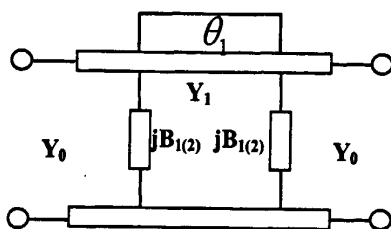


图 3.24 加载电纳电路

图 3.25 所示为加载导纳图的等效电路图。其中，特性导纳为 Y_0' ，电长度为 $\phi_{(2)}$ 。移相器的相移为 $\Delta\phi = \phi_1 - \phi_2$ 。对于图中所示的传输线，为了满足 $Y_0' = Y_0$ 的匹配条件。对 Y_0 进行归一化转移矩阵可得：

$$[a] = \begin{pmatrix} \cos \phi_{1(2)} & j \sin \phi_{1(2)} \\ j \sin \phi_{1(2)} & \cos \phi_{1(2)} \end{pmatrix} \quad (3.23)$$

由于转移矩阵有 $[A] = [A_1][A_2][A_3]$ ，即：

$$[A] = \begin{pmatrix} 1 & 0 \\ jB_{1(2)} & 1 \end{pmatrix} \begin{pmatrix} \cos \phi_1 & j \frac{1}{Y_1} \sin \phi_1 \\ jY_1 \sin \phi_1 & \cos \phi_1 \end{pmatrix} \begin{pmatrix} 1 & 0 \\ jB_{1(2)} & 1 \end{pmatrix} \quad (3.24)$$

$[A]$ 再对 Y_0 归一化

$$[a] = \begin{pmatrix} \cos \phi_1 - B_{1(2)} \frac{1}{Y_1} \sin \phi_1 & j \frac{Y_0}{Y_1} \sin \phi_1 \\ j \frac{Y_1 \sin \phi_1 + 2B_{1(2)} \cos \phi_1 - B_{1(2)}^2 \frac{1}{Y_1} \sin \phi_1}{Y_0} & \cos \phi_1 - B_{1(2)} \frac{1}{Y_1} \sin \phi_1 \end{pmatrix} \quad (3.25)$$

由于图 3.24 与图 3.25 是等价的，因此它们的转移矩阵是相等的，即式(3.23)和式(3.25)对应阵元应该完全相等：

$$\cos \phi_{1(2)} = \cos \phi_1 - B_{1(2)} \frac{1}{Y_1} \sin \phi_1 \quad (3.26)$$

由有关阵元可得：

$$\frac{Y_1 \sin \phi_1 + 2B_{1(2)} \cos \phi_1 - B_{1(2)}^2 \frac{1}{Y_1} \sin \phi_1}{Y_0} = \frac{Y_0}{Y_1} \sin \phi_1 \quad (3.27)$$

从而得到:

$$B_1 = Y_1 \cot \phi_1 + \sqrt{Y_1^2 \csc^2 \phi_1 - Y_0^2} \quad (3.28a)$$

$$B_2 = Y_1 \cot \phi_1 - \sqrt{Y_1^2 \csc^2 \phi_1 - Y_0^2} \quad (3.28b)$$

在理论上, ϕ_1 可选取任意值, 再根据相移量算出 Y_1 和 $jB_{1(2)}$ 。一般在实际设计过程中, 需要在输入端使两分支加载电纳所产生的反射互相抵消, 从而获得良好匹配, 因此根据移相器的设计要求, 必须对 Y_1 、 Y_2 、 ϕ_1 和 ϕ_2 进行合理的取值。

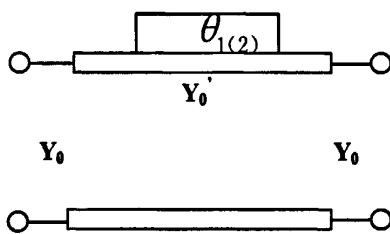


图 3.25 等效传输线

加载线移相器的相移为:

$$\phi = \frac{Z_1 \sin \theta + Y_1 \sin \theta - B^2 Z_1 \sin \theta}{2 \cos \theta - B Z_1 \sin \theta} + B \cos \theta \quad (3.29)$$

由于加载线移相器传输线的电长度和加载电纳都是随着频率的变化而改变, 上述的分析仅只说明指定的频率点, 宽频带内的频率性能各不同, 因此加载线移相器不适合应用于宽带数字移相器。移相器的工作频带与设计指标中的相移量大小、电长度的取值等有关。相移度数越高, 则工作频带越窄。因此它适合小度数的相移量。当相移为 45° 时, 移相器的各项性能指标都比较好, 且能够完全抵消掉反射波, 使得此时的移相器能够得到最大的带宽。加载线移相器的设计结构同时还优化了电路的复杂程度、输入电压驻波比以及插入损耗^[42]。

反射式移相器又称混合型移相器, 通常由 3dB 电桥和电抗性负载组成^[43]。

它主要是利用开关改变接在传输线终端的负载特性,使入射波和反射波之间产生相位差。例如当终端反射系数由 $\Gamma_1 = |\Gamma_1|e^{j\phi_1}$ 变化为 $\Gamma_2 = |\Gamma_2|e^{j\phi_2}$ 时,这时的相移就是 $\Delta\phi = \phi_2 - \phi_1$,其中 Γ_1^2 和 Γ_2^2 为反射功率。当 $|\Gamma_1| = |\Gamma_2| = 1$,则表示移相器插入损耗为零。

反射型移相器的实现形式主要有两种:第一种是采用电抗网络终端,如图 3.26 所示。电抗网络的输入电抗会随着开关状态改变而发生变化。

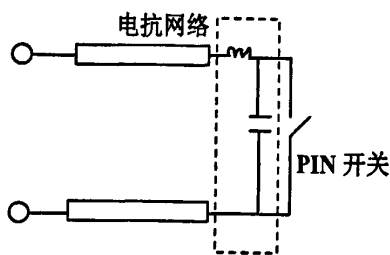


图 3.26 反射式移相器电抗变换型

第二种为单刀单掷开关,一般在后面加上一段终端短路传输线。如图 3.27 所示。当开关闭合时,信号通过 PIN 开关反射回来,而当开关断开时,信号通过传输线到附加的终端短路线再反射回来,因此移相器在断开状态下所经过的线电长度为闭合时的 2 倍,利用传输线电长度之差产生所需的相移量,比较类似于开关线移相器。

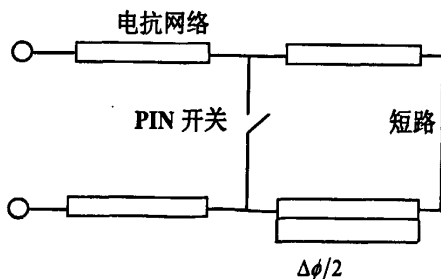


图 3.27 反射式移相器短路延迟线型

在移相器的设计过程中,根据设计指标要求和二极管的实际参数,选择合适

的电抗网络拓扑且必须进行优化设计实现。这种反射式移相器在优化设计时需要考虑诸多因素的综合调节，例如通过改变焊盘的大小能够微调相移量。由于移相器需要比较少的器件，设计方便使用，所以目前使用较多。

开关网络移相器的基本框图如图 3.28 所示。由于在低频段，需要使用电长度很大的微带传输线来产生准确的相移量，使得体积大损耗高而造成设计的不方便，因此在设计低频段的移相器时一般都选择开关网络移相器。当信号被开关从网络 1 切换到网络 2 时，能够产生相移差 $\Delta\phi = \phi_2 - \phi_1$ 。它的优点主要是： ϕ_1 和 ϕ_2 会随着频率的变化而同时发生改变以使得整个移相器的相位差保持不变。因此这种移相器比较适合宽频带。前面所介绍的开关线移相器是开关网络移相器的一种特殊形式。只是开关线移相器中的网络是使用的微带传输线。

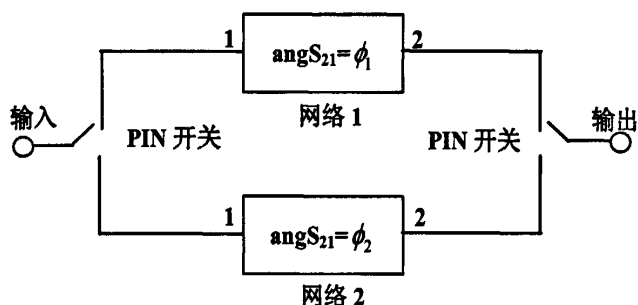


图 3.28 开关网络移相器基本结构框图

开关网络移相器中最常用的两种网络：高通网络和低通网络。根据电子电路分析，高通滤波器具有超前的插入相移，低通滤波器具有滞后的插入相移。因此对于一定频率来说，所需的相移量就是两者的插入相移的绝对值之和。由于本文所设计的移相器就是采用的开关网络移相器，因此在下面将进行比较详细的介绍。

如图 3.29 所示的低通网络的归一化转移矩阵为：

$$[a] = \begin{bmatrix} 1 & jX_n \\ 0 & 1 \end{bmatrix} \begin{bmatrix} 1 & 0 \\ jX_n & 1 \end{bmatrix} \begin{bmatrix} 1 & jX_n \\ 0 & 1 \end{bmatrix} = \begin{bmatrix} 1 - B_n X_n & j(X_n - B_n X_n) X_n \\ jB_n & 1 - B_n X_n \end{bmatrix} \quad (3.30)$$

式中： B_n 表示传输线特性阻抗 Z_0 的归一化； X_n 表示特性导纳 Y_0 的归一化。则其插入相移 ϕ 可表示为：

$$\phi = \arctan\left(\frac{B_n + 2X_n - B_n X_n^2}{2(1 - B_n X_n)}\right) \quad (3.31)$$

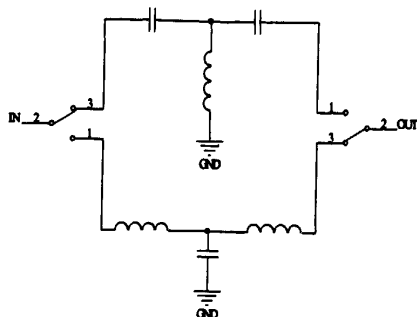


图 3.29 T 型结构

当 B_n 、 X_n 均改变符号时则变成如图 3.30 所示的高通网络，同理可求出插入相移 ϕ 的符号改变而绝对值不变。

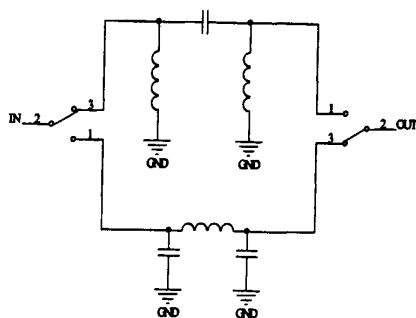


图 3.30 π 型结构

因此，移相器从低通网络到高通网络转换时引起的相移差为：

$$\phi = 2 \arctan\left(\frac{B_n + 2X_n - B_n X_n^2}{2(1 - B_n X_n)}\right) \quad (3.32)$$

当系统网络是无耗的情况下，为了满足匹配的要求，则需要使 $|s_{11}| = 0$ 。即：

$$|s_{11}| = \sqrt{1 - |s_{21}|^2} \quad (3.33)$$

由此可得：

$$B_n = \frac{2X_n}{1+X_n^2} \quad (3.34)$$

因此，相移量 $\Delta\phi$ 可由 X_n 单独表示：

$$\Delta\phi = 2\arctan\left(\frac{2X_n}{X_n^2-1}\right) \quad (3.35)$$

因此可以求得 B_n 、 X_n ：

$$B_n = \sin\left(\frac{\Delta\phi}{2}\right) \quad (3.36a)$$

$$X_n = \tan\left(\frac{\Delta\phi}{4}\right) \quad (3.36b)$$

同理可求得图 3.30 中 B_n 、 X_n 的值：

$$B_n = \tan\left(\frac{\Delta\phi}{4}\right) \quad (3.37a)$$

$$X_n = \sin\left(\frac{\Delta\phi}{2}\right) \quad (3.37b)$$

开关网络移相器采用高通/低通网络，整体设计方案与开关线移相器是类似的，只是将微带传输线用高通/低通网络所替代。由于高通滤波器的串联电抗和并联电纳都与频率成反比，而低通滤波器则成正比，因此匹配程度在较宽的频率范围内可以近似认为满足要求。同时随着信号频率的变化，高通滤波器和低通滤波器的相位也同时发生改变，使得在宽频带内两者之间的相位差保持相对恒定^[44]。开关网络移相器能够得到更小的移相量，例如本设计中的步进 1.4° ，因此在工作带宽方面它可以和反射式滤波器相提并论。同时它在宽频带范围内的相移平坦度非常小，使得在整个较宽频带内的相移量都能非常准确地满足设计要求。

对于 90° 或者更小的相移， $\Delta\phi$ 变化范围会不超过正负 2° ，移相器可以在一个倍频程范围内满足精度要求。对于超宽带的大相移量，则需要增加滤波器节数。但是移相量不仅和滤波器的带宽有关，也和插入损耗与开关的带宽有关，同时在设计的过程中也还必须要考虑连接网络的传输线电长度，否则可能会产生谐振现象。

3.3.5 移相器的级联

在实际应用中，通常数字移相器都需要实现很多个相位状态，为了用尽可能少的基本位移相器个数，并实现覆盖 $0\sim 360^\circ$ 相移范围，通常采用 N 个相移步进的 n ($n=1, 2, \dots, N$) 倍的二态移相位进行级联，同时采用二进制码控制各 PIN 二极管的驱动器。

在完成基本位移相器的设计后，就需要对移相器进行级联仿真设计。在电路级联过程中必须严格控制各基本位的输入输出驻波比。如果驻波比过大，即便每个基本位在单独设计时都已经满足要求，但当全部级联时，由于驻波比的影响，会使每个基本位相移量都发生变化，使得最终整个移相器的误差变大。因此，在设计整体版图电路时需要考虑各基本位的布局：驻波比最差的放在中间，最好的两个放在左右两边，剩下的则按照驻波比从大到小的关系，从里向外放置。

3.3.6 电路设计与仿真

移相器对高频 FID 载波的相位实现精确稳定的控制，调节反馈 FID 和线圈接收到的 FID 信号的相位差。设计中采用开关网络构成的八位数字移相器，高通/低通网络中所需的元件选用高 Q 值和高自谐振频率的电感和电容，网络结构选用 π 型结构。八位移相器有八个独立的二态移相电路，相移在设计的中心频率上分别为 180° 、 90° 、 45° 、 22.5° 、 11.2° 、 5.6° 、 2.8° 和 1.4° 。图 3.31 为八位数字移相器基本框图。对于 180° 的大相移位，采用两节网络级联，即采用两个 90° 移相位级联获得 180° ，以满足相移精度的要求。

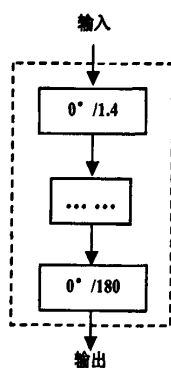


图 3.31 八位数字移相器基本框图

根据总体方案，下面对 1.4° 、 2.8° 、 5.6° 、 11.2° 、 22.5° 、 45° 、 90° 和 180° 的

八个二态移相位高通/低通网络中的电感、电容值进行计算。本移相器的工作频率为 250~450MHz, 其中心频率 $f_0 = \frac{250+450}{2} = 350\text{MHz}$ 。总体方案网络选用的 π 型结构。推出 π 型结构高通/低通网络电感电容值为:

$$L_H = \frac{50}{2\pi f_0 \tan\left(\frac{\Delta\phi}{4}\right)} \quad (3.38a)$$

$$C_H = \frac{1}{100\pi f_0 \sin\left(\frac{\Delta\phi}{2}\right)} \quad (3.38b)$$

$$L_L = \frac{50\sin\left(\frac{\Delta\phi}{2}\right)}{2\pi f_0} \quad (3.38c)$$

$$C_L = \frac{\tan\left(\frac{\Delta\phi}{4}\right)}{100\pi f_0} \quad (3.38d)$$

式中: L_H 表示高通网络电感值; C_H 表示高通网络电容值; L_L 表示低通网络电感值; C_L 表示低通网络电容值。

表 3.3 开关网络电感、电容值计算

相移量(°)	L_H (nH)	C_H (pF)	L_L (nH)	C_L (pF)
1.4	3.7×10^3	7.4×10^2	0.27	0.055
2.8	1.9×10^3	3.7×10^2	0.55	0.11
5.6	9.3×10^2	1.9×10^2	1.1	0.22
11.2	4.6×10^2	0.93×10^2	2.2	0.45
22.5	2.3×10^2	0.47×10^2	4.4	0.90
45	1.1×10^2	0.24×10^2	8.7	1.8
90	55	0.13×10^2	16	3.8
180	23	9.0	23	9.1

如图 3.32 所示为基本位电路原理图(图中未画出相应的微带线),根据表 3.3 中计算得到的各基本位高通/低通网络中电感和电容值,设计并运用微波电路仿真软件 ADS 对电路仿真,验证方案的可行性。

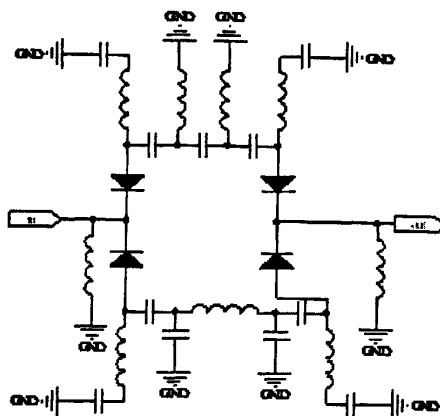


图 3.32 一位移相电路结构

下面就将各基本位的电感电容值分别代入电路对应的变量 L_H 、 C_H 、 L_L 、 C_L 中进行仿真,并且隔直电容均取 100pF,在仿真过程中,可以对电容电感参量进行优化,使得相移量具有更小的误差。仿真结果如图 3.33(这里只标示 5.6°仿真结果)。结果表明指标基本达到设计要求,方案是可行的。

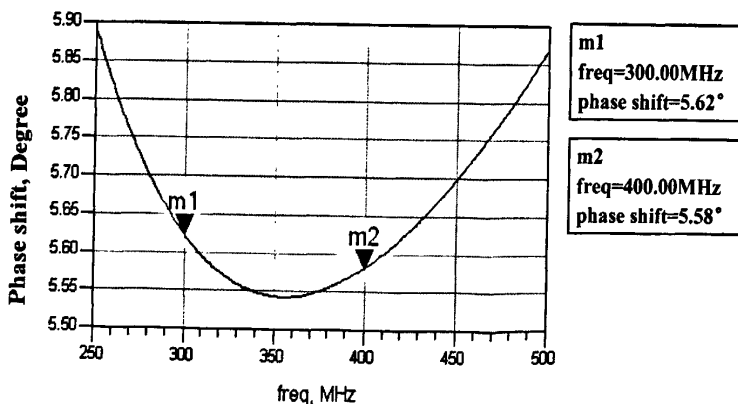


图 3.3 5.6°移相位仿真结果

3.3.7 驱动电路的设计

驱动电路在数字移相器的设计中是非常重要的,本设计采用通过晶体管与电

阻组合而成的晶体管双态驱动器对 PIN 二极管进行控制，控制信号为 TTL 电平信号，控制 PIN 二极管的“开启”与“闭合”，从而得到所需要的相移量。

如图 3.34 所示为本设计的驱动器电路原理图。控制输入端增加了非门，运用非门的目的是主要有两个：一是增强外部控制的驱动能力；二是抗大功率微波脉冲泄露对控制输入端的干扰。增加非门后使得输出端存在两种完全不同的电压，以便控制 PIN 二极管开关。当输入 TTL 信号为高电平时，上面的输出端为正电压同时下面的输出端为负电压；同理当输入 TTL 信号为低电平时，则上面的输出端为负电压而下面的输出端为正电压。同时可以通过改变电阻大小调节输出电流的大小。

本设计中总共需要八个这样的晶体管双态驱动器构成移相器的驱动电路。在电路中采用了多种不同的电容，其作用各不相同：三极管处所加的电容是去耦的作用；电源端口所加的电容是滤波的作用，并且其耐压都非常高；另外在电路中使用了加速电容，以提高驱动器的速度。

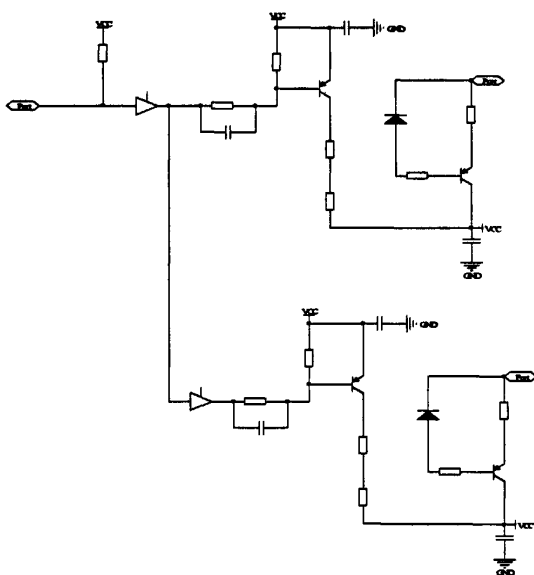


图 3.34 驱动器电路图

在设计晶体管双态驱动器是要注意一些问题：

- 驱动器作为电流、电压缓冲器必须要提供足够的正向电流和反向电压。一般电流为毫安级，电压最高需要达到几百伏。
- 当 PIN 二极管工作在反向偏压状态时，要求驱动器提供一定反向电流，

以防止 PIN 二极管过热被突然烧坏；

- 需要优化驱动器以及 PIN 二极管开关速度；同时还需要考虑其他一些基本的参数，例如：功率容量、击穿电压，导通时间等。

第四章 数字控制子系统及相关模块

4.1 FPGA 设计研发环境

4.1.1 FPGA 设计流程

在 FPGA 的开发过程中，通常利用 EDA 软件和编程工具进行研发设计^[45]。一个基本的设计流程包括设计电路、设计输入、功能仿真（前仿真）、综合实现、时序仿真与验证（后仿真）、下载调试等主要步骤。其设计流程如图 4.1 所示。

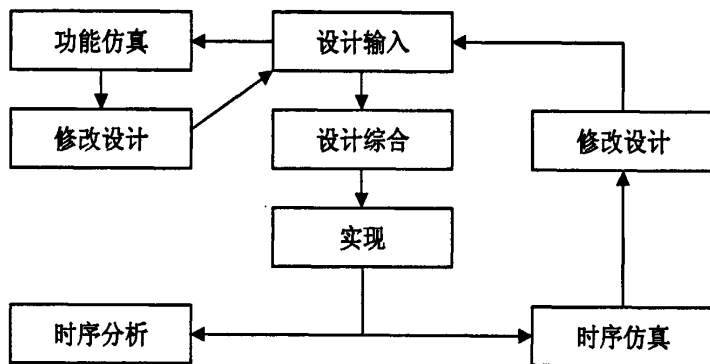


图 4.1 FPGA 设计流程图

下面将详细介绍设计流程的每个步骤^[46-47]：

- 设计电路：通常设计采用的是从上向下的方法，对系统进行逐步划分，使得最小单元能够在开发软件的元件库中实现。
- 设计输入：一般设计输入包括状态图、原理图输入以及硬件描述语言。设计中通常采用硬件描述语言的方式，目前比较常用的硬件描述语言主要是 Verilog HDL 和 VHDL。Verilog HDL 比较适合小系统，其设计风格自由，不需要库文件，与 C 语言相通。适合行为级描述，一线公司大多使用 Verilog HDL。而 VHDL 适合大系统的设计，其语法严谨，适合顶层建模。因此本系统采用 Verilog HDL。
- 仿真与验证：FPGA 设计过程中的仿真包括功能仿真和时序仿真。功能

仿真也叫前仿真，主要是对系统的逻辑功能仿真，前仿真不包括线路与器件延时的时序参数。时序仿真也叫做后仿真，是在前仿真的基础上，将延时时序参数添加到网表中进行仿真检测，能够很好的反映出系统的运行情况。

- **综合实现：**综合实现包括设计综合与设计实现。设计综合主要是指将硬件描述语言中的高级层转换为低级层，同时生成一定的逻辑网表，通过加入一些约束条件，满足系统要求。设计实现是指将逻辑网表映射到 FPGA 中，选择最佳的逻辑布局通道进行连线。

- **下载调试：**在仿真验证成功以后，将综合生成的位流文件下载到 FPGA 中，在芯片配置中，可以通过 JTAG 口把配置信息下载到 FPGA 芯片内，掉电后配置信息丢失，或者下载到非易失的 Flash 配置芯片（掉电后配置信息不丢失）进行上电时自动配置。

4.1.2 FPGA 开发工具

本系统设计采用 Altera 公司提供的 FPGA/CPLD 开发集成环境—Quartus II。Altera 公司作为世界上第一个发明可编程逻辑器件的 FPGA 供应商，提供了完美的 FPGA 设计工具。公司早期的设计软件就是应用非常广泛的 Max+Plus II，Quartus II 可编程逻辑软件属于 Altera 公司推出的第四代 PLD 开发平台，其界面友好，方便设计者使用，拥有 Max+Plus II 的全部特色，并且对 Max+Plus II 进行了优化完善。Quartus II 的设计环境与结构无关，使设计者能够方便的进行设计操作。它包括：不同的设计输入（硬件描述语言，状态图和原理图输入）、时限分析工具、布局布线工具、综合优化工具、评估工具和验证仿真工具。这些工具能够极大的提高设计者的效率^[48-49]。

Quartus II 能够在各种操作系统上使用，不仅能够使用 Tcl 脚本完成设计流程，同时还提供完善的用户图形界面设计方式。对第三方 EDA 工具的提供很好的支持也使用户能够在设计流程的各个阶段使用熟悉的第三方 EDA 工具。Quartus II 支持 Altera 的 IP 核，包含了 LPM/MegaFunction 宏功能模块库，使用户可以充分利用成熟的模块，简化了设计的复杂性、加快了设计速度和提高了设计效率。同时，Quartus II 通过和 DSP Builder 工具与 Matlab/Simulink 相结合，能够很好地实现各种 DSP 应用系统；支持 Altera 的集系统级设计，SOPC 开发、可编程逻辑设计、嵌入式软件开发于一体，是一种综合性的开发平台。Quartus II

作为一种可编程逻辑的设计软件，由于其强大的设计能力和直观易用的接口，越来越受到系统设计者的欢迎。

由于一个芯片上通常集成了数以万计的器件，因此一般采用自顶向下的设计方法。因此，设计通常由系统级设计开始，将系统分成若干个基本的功能模块，然后再把每个功能模块划分为下一层次的基本单元。通过自顶向下的设计方法，能够实现结构化，便于层次化的管理。其结构如图 4.2 所示。

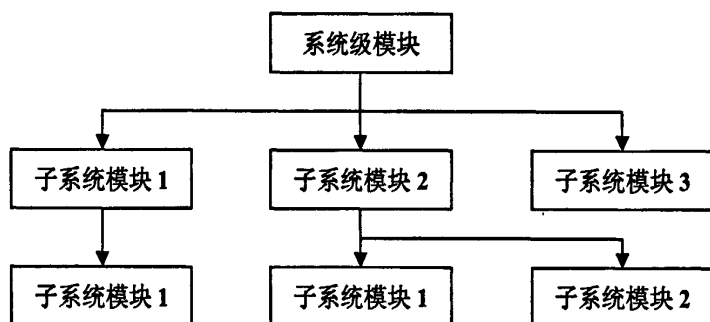


图 4.2 自顶向下设计流程

4.1.3 硬件描述语言 Verilog HDL

硬件描述语言是通过形式化的方式来描述数字逻辑系统和电路，使用者能够通过 HDL 由上层至下层描述自己的设计思想，可以用一些基本模块实现复杂的大系统，并利用 EDA 工具逐层进行仿真验证，再自动综合转换成门级网表，最终通过 FPGA/ASIC 实现其功能。在当今业界的标准中（IEEE 标准）中，VHDL 和 Verilog HDL 是使用最广泛的两种硬件描述语言^[50]。

Verilog HDL 语言支持编程语言接口，使得能够在仿真期间接口可以从外部访问设计。Verilog HDL 语言包括以下描述能力：设计的结构组成、设计的数据流特性、设计的行为特性以及波形产生和时延机制。它用于从算法级、RTL 级、门级到开关级的数字建模^[50-52]。

由于 Verilog HDL 继承了 C 语言汇总的多种操作符和结构，因此如果具有 C 语言基础，就很容易掌握。Verilog HDL 语言对语法结构都有很明确的要求，同时对模型能够提供扩展能力。下面列出其主要功能：

- 拥有寄存器数据类型与线网数据类型。寄存器类型代表抽象的存储元件，

而线网类则表示器件之间的连线。

- 可监视模拟验证的实施和设计任意大小规模的系统。
- 提供数据流方式、结构化方式和行为描述方式对设计建模。
- 提供从开关级、门级、RTL 级到算法级等多层次描述。
- 可以使用模块和门实例化语句在结构级中进行描述。
- 模拟激励与制定测试的验证约束条件可以由同一语言描述。
- 在行为级描述中, Verilog HDL 同时能够在算法级行为和体系结构级描述上进行描述。
- 能够使用内置开关级对设计完整建模。

4.2 数字控制子系统的设计

4.2.1 FPGA 子系统设计

本系统选用 Altera 公司的 FPGA 为控制子系统核心, 实现反馈信号幅度调节和相位控制、低通滤波器增益、带宽和类型的选取以及系统自检等功能, 而且为后续研发中的伺服功能和低通滤波器数字化等功能预留扩展空间。所设计的数字控制子系统在 FPGA 仿真系统上进行了功能验证, 结果表明各控制状态均达到设计需求。FPGA 子系统的功能结构框图如图 4.3 所示, 虚线框内为 FPGA 控制核心内部模块。

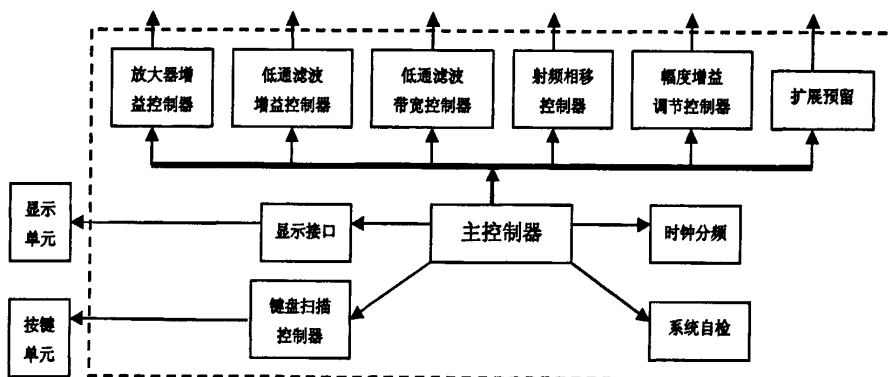


图 4.3 FPGA 子系统结构框图

主控制器将键盘扫描得到的键值进行数据处理用于控制低通滤波器、放大器、增益调节器、移相器的工作参数, 并传送数据。增益控制器和低通滤波控制

器均根据键盘值控制放大器输入输出、低通滤波器的电阻网络通断。时钟分频模块将输入的50MHz晶振电路高频时钟信号变成1k和40k的低频时钟信号。下面将介绍主要功能模块的设计。

● 键盘模块

键盘模块主要是用于扫描键盘和设置放大器增益、截止频率、相移量等。扫描键盘根据方式的不同又可分为软件扫描和硬件扫描。硬件扫描主要是由硬件逻辑来实现，为了防止机械性抖动，在设置硬件延时电路时，应该要延时一段时间后才能读取键值。其优点为不用主机负担任何扫描任务，只有当有键值产生后才向主机发出中断请求，这样就能够很大程度的降低 CPU 的运行量，使得 CPU 能够去运行其他的程序。

● 主控制器模块

当键盘扫描完成后，产生一个控制信号给主控制器，用以接收扫描到的键盘数据，同时传输一个子控制器的选择信号。主控器的输出部分包括两个部分：子控制器使能端部分和数据输出部分。主控制器的部分 Verilog 代码如下所示：

```
always@(ctl)
begin
case (ctl)
3b'000:
begin
lpf_freq<=1;
lpf_gain<=0;
gain<=0;
phase<=0;
att<=0;
data1<=data[7:0];
end
3b'001:
begin
lpf_freq<=0;
lpf_gain<=1;
```



```
gain<=0;
phase<=0;
att<=0;
data2<=data[7:0];
end
3b'010:
begin
lpf_freq<=0;
lpf_gain<=0;
gain<=1;
phase<=0;
att<=0;
data3<=data[7:0];
end
3b'011:
begin
lpf_freq<=0;
lpf_gain<=0;
gain<=0;
phase<=1;
att<=0;
data4<=data[7:0];
end
3b'100:
begin
lpf_freq<=0;
lpf_gain<=0;
gain<=0;
phase<=0;
att<=1;
```

```

        data5<=data[7:0];
    end
end case

```

```
end
```

● 子控制器模块

子控制器包括：低通滤波增益控制器、放大器增益控制器、低通滤波带宽控制器、射频相移控制器和幅度增益调节控制器。子控制器主要是将接收到的数据转换成各自所需的数据形式。例如射频相移控制器就将数据转换成八位高低电平，放大器增益控制器根据键盘数据控制放大器的电阻网络的通断。下面只显示放大器增益控制器部分的 Verilog 代码：

```

always@(data or posedge clk or ctl or abc)
    begin
        data=conv_integer(adc[7:4]*10+abc[3:0]);
    if(ctl==1)
        case (data)
            2d'00:
                dout<=4b'0100;
            2d'10:
                dout<=4b'0011;
            2d'20:
                dout<=4b'0010;
            2d'30:
                dout<=4b'0001;
            2d'40:
                dout<=4b'0000;
            2d'50:
                dout<=4b'0101;
            2d'60:
                dout<=4b'0110;
        end case;
    end

```

end

4.2.2 键盘子系统设计

系统共设计了两组键盘。第一组键盘由3个按键组成，可以切换选择控制输入放大器增益、输出放大器增益、低通滤波器的截止频率、增益控制器以及移相器。第二组为4×4键盘，键盘中的按键分为功能键和数字键。功能键包括步进值选择，步进加、减，确认键，回退键，清零键。

4.3 系统显示设计

由于以前广泛应用于显示终端的 LED 不能够方便的显示图形和中文而逐渐被淘汰。而近来液晶显示(LCD)器逐渐取代传统的 LED。LCD 具有功耗低、体积小、控制方便等优点。常用的液晶显示模块按显示方式可以分为：点阵字符、点阵图形和段位式等。

本设计选用的液晶显示模块是由点阵 LCD 和行驱动、LED 背光、负电压电路及分压电路组成的一种能完整显示 128 列 64 行的用户终端，可以显示 8×4 个 16×16 点阵汉字。LCD 主要显示当前系统的状态和相关放大、移相、衰减、滤波参数等。

4.4 系统软件设计

在进行系统软件设计过程中，采用模块化的设计，这样有利于修改和后续软件的研发。系统软件设计流程图如图4.4所示。

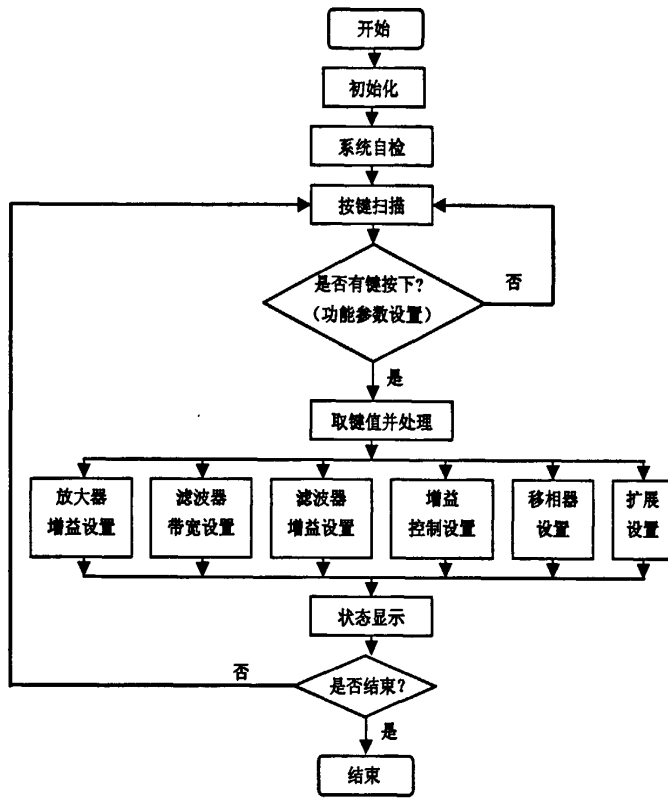


图 4.4 系统软件流程

第五章 全文总结与展望

5.1 全文总结

利用辐射阻尼增强来提高磁共振成像的对比度是近年来磁共振研究领域的热点之一。本文根据磁共振理论,对辐射阻尼正反馈增强的机理进行了深入的研究,应用电子信息技术,创新性研发具有自身特色的磁共振辐射阻尼正反馈增强系统,本课题的研究与设计主要取得了如下结论:

- 通过在核磁共振理论研究的指导下,发展了相位和强度可控的辐射阻尼场增强硬件技术。设计不同的反馈控制方式和技术参数,实现对辐射阻尼效应的可控性,从而提高磁共振成像的对比度。

- 在理论上研究了辐射阻尼正反馈增强自旋动力以及提高成像对比度的原理。根据其“可以有效地检测出组织之间的细小差别磁化参数”的性质,通过辐射阻尼硬件系统的控制,能够有效地控制辐射阻尼场的幅度、相位以及作用时间。

- 对辐射阻尼增强系统的信号传输特性进行了分析,对系统中的信号传输模块进行了仿真分析,在此基础上设计的辐射阻尼增强系统,通过在FPGA仿真开发系统上对数字控制结构及软件进行了功能验证,各项数据指标基本上达到了要求,设计的系统能够对相位和增益能够精确控制,具有良好的延时特性和信噪比,可用于300MHz~400MHz磁共振动物成像仪器或谱仪。

5.2 展望

本课题设计的单板辐射阻尼正反馈增强系统在国内尚属首次,对辐射阻尼增强技术提高磁共振成像对比度进行了研究。从理论和硬件上,研究更加灵活可靠的相位和强度的控制方式,探索在临床低场磁共振成像仪中的应用,为提高磁共振成像对比度提供新的实验装置和实验方法。

本文所设计的单板辐射阻尼正反馈增强系统还有很大的改进空间。例如在滤波器的设计中进一步提高直流电位的精确性;对于调制器而言,由于本设计中采用的是调制器芯片,在本振隔离度上可能不是很高,因此可以自己设计专门的调制电路,提高本振隔离度从而最终改善反馈信号的信噪比;同时移相器的精度可

以的进一步提高；由于滤波器的带宽和延时都将对反馈信号产生影响，反馈信号相位的确定是一个重要的因素，当反馈信号的相位与原始信号中辐射阻尼项的相位完全一致时，辐射阻尼效应将达到最强，所以需要通过理论分析来确定反馈系统整体相位。因此对于辐射阻尼正反馈增强系统的整体分析设计可进一步优化和提高。

参 考 文 献

- [1] 高汉宾, 张振芳. 核磁共振原理与实验方法[M]. 武汉: 武汉大学出版社, 2008.
- [2] 赵喜平. 磁共振成像[M]. 北京: 科学出版社, 2004.
- [3] 熊国欣, 李立本. 核磁共振成像原理[M]. 北京: 科学出版社, 2007.
- [4] Dicke R H. Coherence in spontaneous radiation processes [J]. *Physical Review Letters*, 1954, 93(1): 99-110.
- [5] Bloembergen N, Pound R V. Radiation damping in magnetic resonance experiments [J]. *Physical Review Letters*, 1954, 95(1): 8-12.
- [6] Suryan G. Nuclear magnetic resonance and the effect of the methods of observation [J]. *Current Science*, 1949, 18: 203-204.
- [7] Warren W S, Hammes S, Bates J. Dynamics of radiation damping in nuclear magnetic resonance [J]. *Chemical Physics*, 1989, 91(10): 5895-5904.
- [8] Broekaert P, Jeener J. Suppression of radiation damping in NMR in liquids by active electronic feedback [J]. *Journal of Magnetic Resonance Series A*, 1995, 113(1): 60-64.
- [9] Louisjoseph A, Abergel D, Lallemand J Y. Neutralization of radiation damping by selective feedback on a 400 MHz NMR spectrometer [J]. *Journal of Biomedolecular NMR*, 1995, 5(2): 212-216.
- [10] 毛希安. 核磁共振中的辐射阻尼效应[M]. 北京: 科学出版社, 1998.
- [11] Huang S Y, Chung A P, Lin Y Y. Visualizing feed back-enhanced contrast in magnetic resonance imaging [J]. *Concepts in Magnetic Resonance Part A*, 2007, (30): 378-393.
- [12] Datta S, Huang S Y, Lin Y Y. Contrast enhancement by feedback fields in magnetic resonance imaging [J]. *Journal of Physical Chemistry B*, 2006, (110): 22071-22078.
- [13] Huang S Y, Furuyama J K, Lin Y Y. Designing feedback-based contrast enhancement for in vivo imaging [J]. *Magnetic Resonance Materials in Physics Biology and Medicine*, 2006, 19(6): 333-346.
- [14] Huang S Y, Wolahan S M, Mathern G W. Improving MRI differentiation of gray and white matter in epileptogenic lesions based on nonlinear feedback [J]. *Magnetic Resonance in Medicine*, 2006, (56): 776-786.
- [15] Louis J A, Lallemand J Y, Abergel D. Nonlinear dynamics of a magnetization subject to RF feedback field: New experimental evidence [J]. *Comptes Rendus Chimie*, 2004, 7(3): 329-333.

- [16] Abragam A. The principles of nuclear magnetism [M]. Oxford: Clarendon Press, 1961.
- [17] 黄圣言, 林永雅, 黄良平. 利用主动式回馈场的磁共振成像的研究[J]. 波谱学杂志, 2010, 27(3): 1812-1815.
- [18] 马新星, 孙惠军, 倪祖荣, 蔡淑惠, 郑振耀. 基于 FPGA 的核磁共振辐射阻尼增强系统的设计[J]. 现代电子技术杂志, 2011, 34(7): 174-178.
- [19] Razavi B. RF microelectronics [M]. Prentice Hall, Inc: New Jersey, 1998.
- [20] 赵建勋, 陆曼如, 邓军. 射频电路基础[M]. 西安: 西安电子科技大学出版社, 2010.
- [21] Fish P J. Electronic noise and low noise design [M]. Macmillan, 1993.
- [22] Guillermo G. Microwave transistor amplifier analysis and design [M]. 2nd ed. Prentice Hall, Inc: New Jersey, 1984.
- [23] Rizzi P A. Microwave Engineering-Passive circuit [M]. Prentice Hall, 1988.
- [24] Yang C L. Design of a CMOS LNA with an integrated on-chip filter for DVB-S applications [J]. Microwave and Optical Technology Letters, 2009, 51(6): 1580-1584.
- [25] Henkes, Dales D. LNA design uses series feedback to achieve simultaneous low input VSWR and low noise [J]. Applied Microwave and Wireless, 1998, 10(8): 12-15.
- [26] 陈艳华, 李朝晖, 夏玮. ADS 应用详解—射频电路设计与仿真[M]. 北京: 人民邮电出版社, 2008.
- [27] Suwaki H, Ohira T. A very small MMIC variable filter based on a new active filter design concept [J]. Technical Digest-GaAs IC Symposium, 1990: 93-96.
- [28] Young C C, Sangduk Y. An active-RC filter with variable bandwidth and channel-selectivity characteristics [J]. 2008 International Socp Design Conference, 2008: 113-116.
- [29] Galter R, Mayper V. Reducing noise in a switched-capacitor low-pass filter [J]. Sensors, 1996, 13(12): 18-24.
- [30] Garq S, Sinha R K, Deori K L. Design parameters of a tunable semiconductor multiple quantum well electron wave filter [J]. Semiconductor Science and Technology, 2003, 18(4): 292-296.
- [31] Shum K M, Chiu C Y. Design of a compact low-pass filter with wide rejection bandwidth [J]. Microwave and Optical Technology Letters, 2005, 44(3): 236-238.
- [32] Doddamani N D, Nandi A V. Design and implementation of SPDT switch, 6dB digital attenuator, 6dB digital phase shifter for L-band T/R module using 0.7μm GaAs MMIC technology [J]. Institution of Electronic and Telecommunication Engineers Journal of Research, 2007, 53(6): 523-532.
- [33] Jemison W D, Berceci T, Paoletta A. Optical control of a digital phase shifter [J]. IEEE MTT-S International Microwave Symposium Digest, 1990, (1): 233-236.

- [34] Asoodeh A, Atarodi M. A 6-bit active digital phase shifter [J]. Institute of Electronics, Information and Communication Engineers Electronics Express, 2011, 8(3): 121-128.
- [35] Ali F, Mitchell S, Moqri J. Single chip C-band GaAs monolithic five bit phase shifter with on chip digital decoder [J]. IEEE MTT-S International Microwave Symposium Digest, 1990, (3): 1235-1237.
- [36] Yu Y, Baltus G M. A 60 GHz phase shifter integrated with LNA and PA in 65 nm CMOS for phased array systems [J]. IEEE Journal of Solid-State Circuits, 2010, 45(9): 1697-1709.
- [37] 李芹, 王志伟, 李伟. 6-18 GHz 四位数控移相器单片集成电路的设计 [J]. 固体电子学研究与进展, 2008, 28(2):208-211.
- [38] Mazumder S R, Isham C M. Performance of a 6 to 18 GHz frequency translator utilizing GaAs MMIC 5-bit digital phase shifter [J]. IEEE Microwave and Millimeter-Wave Monolithic Circuits Symposium, 1995: 141-144.
- [39] Kang D W, Hong S. A 4-bit CMOS phase shifter using distributed active switches [J]. IEEE Transactions on Microwave Theory and Techniques, 2007, 55(7): 1476-1483.
- [40] Myaqubishi K, Hieda M, Hangai M. An ultra compact C-band 5-bit MMIC phase shifter based on all-pass network [J]. Proceedings of the 1st European Microwave Integrated Circuits Conference, 2007: 277-280.
- [41] An J, Wang G M, Zhang C X. Broadband digital phase shifter based on composite right/left-handed transmission line [J]. Microwave and Optical Technology Letters, 2008, 56(9): 2365-2368.
- [42] Bahl I J, Dayton M. A Ku-band 4-bit compact octave bandwidth GaAs MMIC phase shifter [J]. Microwave Journal, 2008, 51(6): 30-42.
- [43] 赵世巍, 唐宗熙, 张彪. 一种新型的六位数字相移器的设计[J]. 电子测量与仪器学报, 2010, 24(1): 7073-7080.
- [44] Morton M A, Comeau J P, Cressler J D. 5 bit, silicon-based, X-band phase shifter using a hybrid pi/t high-pass/low-pass topology [J]. IET Microwave Antennas and Propagation, 2008, 2(1): 19-22.
- [45] 李洪革. FPGA/ASIC 高性能数字系统设计[M]. 北京: 电子工业出版社, 2011.
- [46] 王振红. FPGA 开发与应用[M]. 北京: 清华大学出版社, 2010.
- [47] 刘岚, 黄秋元, 陈适. FPGA 应用技术基础教程[M]. 北京: 电子工业出版社, 2008.
- [48] 俞一鸣. Altera 可编程逻辑器件的应用于设计[M]. 北京: 机械工业出版社, 2007.
- [49] 王诚. Altera FPGA/CPLD 设计[M]. 北京: 人民邮电出版社, 2005.
- [50] 刘睿强. Verilog HDL 数字系统设计与实践[M]. 北京: 电子工业出版社, 2011.
- [51] 潘松, 黄继业, 潘明. EDA 技术实用教程: Verilog HDL [M]. 北京: 科学出版社, 2010.

- [52] 贺敬凯. Verilog HDL 数字设计教程[M]. 西安: 西安电子科技大学出版社, 2010.

攻读硕士学位期间科研成果

- [1] 马新星, 孙惠军, 倪祖荣, 蔡淑惠, 郑振耀. 基于 FPGA 的核磁共振辐射阻尼增强系统的设计, 现代电子技术, 2011, 34(7): 174-178.

致谢

三年的研究生学习生活转眼即逝,衷心感谢我的导师蔡淑惠教授在科研和生活上对我的悉心关怀和指导,蔡老师为人和善、知识渊博、严谨的治学态度和科学的工作方法给予我极大的帮助和影响,并将指导我今后为人做事的方向。在此谨向蔡老师表示衷心的感谢和最诚挚的祝福!

同时要特别感谢孙惠军高级工程师,作为我的项目指导老师,从论题的选择到论文的最终完成,始终给予我细心的指导和不懈的支持,这都让我受益匪浅。

感谢陈忠教授给了我参加本课题的机会,使我能够将自己所学的专业理论知识,应用到实际项目的研发之中,既巩固了专业理论知识,提高了专业技能,又丰富了项目开发经验。

感谢台湾中正大学黄圣言教授对本论文工作的关心和支持。

感谢郑振耀副教授、倪祖荣老师、陈志伟副教授、蔡聪波等老师对我的无私帮助,使我能够较好的完成科研项目。

感谢项目研制组的各位同学在学习和生活中给予的帮助和积极的配合,在此向他们表达我的感激之情!

本论文的工作得到了国家科技支撑计划“300MHz~500MHz 核磁共振波谱仪的研制”课题(2006BAK03A22)和福建省发展和改革委员会产业技术开发专项项目“核磁共振仪器关键技术的研发”的资助,特此致谢!

最后,我要感谢父母的养育之恩,是他们教会了我做人的道理,教会了我如何勇敢地面对挫折与困难,感谢家人对我学业的大力支持和鼓励,使我顺利完成毕业,在此表示我深深的谢意。

马新星

2011年5月