



中华人民共和国国家标准

GB/T 38345—2019

宇航用半导体集成电路通用设计要求

General design requirements of semiconductor integrate circuit for
space application

2019-12-31 发布

2020-07-01 实施

国家市场监督管理总局
国家标准化管理委员会 发布

目 次

前言	Ⅲ
1 范围	1
2 规范性引用文件	1
3 设计流程和内容	1
3.1 设计流程	1
3.2 设计内容	3
4 通用设计要求	6
4.1 结构设计要求	6
4.2 逻辑和电路设计要求	6
4.3 版图设计要求	7
4.4 封装设计要求	7
4.5 可靠性设计要求	8
4.6 可测性设计要求	10
附录 A (规范性附录) 数据表	11
附录 B (资料性附录) 设计指南	12

前 言

本标准按照 GB/T 1.1—2009 给出的规则起草。

请注意本文件的某些内容可能涉及专利。本文件的发布机构不承担识别这些专利的责任。

本标准由全国宇航技术及其应用标准化技术委员会(SAC/TC 425)提出并归口。

本标准起草单位:北京微电子技术研究所。

本标准主要起草人:陈雷、倪玮琳、李鑫云、张东明、林建京、田俊杨、马建华、庄伟、李建成、李学武、孔瀛、张铁良。

宇航用半导体集成电路通用设计要求

1 范围

本标准规定了宇航用半导体集成电路的通用设计要求,包括结构设计、逻辑和电路设计、版图设计、封装设计、可靠性设计和可测性设计等要求。

本标准适用于宇航用半导体集成电路设计要求,不适用于特殊电路设计要求。

2 规范性引用文件

下列文件对于本文件的应用是必不可少的。凡是注日期的引用文件,仅注日期的版本适用于本文件。凡是不注日期的引用文件,其最新版本(包括所有的修改单)适用于本文件。

IEEE Std 1149.1—2001 IEEE 标准测试接口和边界扫描结构(IEEE Standard Test Access Port and Boundary—Scan Architecture)

3 设计流程和内容

3.1 设计流程

宇航用半导体集成电路设计一般包括结构设计、逻辑设计、电路设计、版图设计和封装设计。在具有设计要求的容错系统进行的流程,对于宇航用不同类型的集成电路允许特殊实现。在设计过程中遵守现有的标准和规范。宇航用户需求的可行性和风险分析,以验证其功能和性能需求的合理性。设计应遵循完善的流程要求,对不同类型的宇航电路,各阶段活动内容可进行针对性裁剪。为了确保设计的正确性,应对每一个阶段的设计结果进行计算机模拟与验证。将设计输入要求按照任务分解到每个设计阶段,实现并验证每个步骤直到完成宇航用半导体集成电路的所有目标和要求。图 1 是设计流程示意图。